

PECVD 법으로 구리 막 위에 증착된 실리콘 박막의 이차전지 음전극으로서의 전기화학적 특성

심홍택* · 전범주 · 변동진* · 이중기†

한국과학기술연구원 나노 환경 연구센터

*고려대학교 재료공학과

(2004년 8월 6일 접수 : 2004년 10월 11일 채택)

Electrochemical Characteristics of the Silicon Thin Films on Copper Foil Prepared by PECVD for the Negative Electrodes for Lithium Ion Rechargeable Battery

Heung-Taek Shim*, Bup-Ju Jeon, Dongjin Byun*, and Joong Kee Lee†

Eco-Nano Research center, Korea Institute of Science and Technology, P.O. BOX 131, Cheongryang, Seoul, 130-650, Korea

*Dept. of Materials Science & Engineering, Korea University, Seoul, 136-701, Korea

(Received August 6, 2004 : Accepted October 11, 2004)

초 록

플라즈마 화학 기상 증착법으로 구리 막(foil, 35 μm) 표면 위에 SiH_4 와 Ar 혼합가스를 공급하여 실리콘 박막을 증착한 후 리튬 이온전지의 음극으로 활용하였다. 증착 온도에 따라 비정질 실리콘 박막과 copper silicide 박막 형태의 다른 두 종류의 실리콘 박막 구조가 형성되는 것이 관찰되었다. 200°C 이하의 온도에서는 비정질 실리콘 박막이 증착되었고, 400°C 이상의 온도에서는 실리콘 라디칼과 확산된 구리 이온의 반응에 의한 그레놀러 형태의 copper silicide 박막이 형성되었다. 비정질 실리콘 박막은 copper silicide 박막 보다 높은 용량을 나타냈으나 충·방전 반응에 의한 급격한 용량 손실을 나타냈다. 이것은 비정질 실리콘 박막의 부피 팽창에 의한 것으로 추정 된다. 그러나 copper silicide 박막을 음극으로 사용했을 때는 copper silicide를 형성한 실리콘과 구리의 화학결합이 막 구조의 부피변화를 감소 시켜 줄 뿐 아니라 낮은 전기 저항을 갖기 때문에 싸이클 특성이 향상되었다.

Abstract : Silicon thin film were synthesized from silane and argon gas mixture directly on copper foil by rf PECVD and then lithium ion batteries were prepared from them employed as the negative electrodes without any further treatment. In the present study, two different kinds of silicon thin films, amorphous silicon and copper silicide were prepared by changing deposition temperature. Amorphous silicon film was prepared below 200°C, but copper silicide film with granular shape was formed by the reaction between silicon radical and diffused copper ions under elevating temperature above 400°C. The amorphous silicon film gives higher capacity than copper silicide, but the capacity decreases sharply with charge-discharge cycling. This is possibly due to severe volume changes. The cyclability is improved, however, by employing the copper silicide as a negative electrode. The copper silicide plays an important role as an active material of the electrode, which mitigates volume change cause by the existence of silicon and copper chemical bonding and provides low electrical resistance as well.

Key words : PECVD, Silicon thin film, Copper silicide, Anode, Li ion battery.

1. 서 론

리튬 이차전지는 고전압과 높은 에너지 밀도 때문에 전자제품의 구동 전원으로 사용되어 왔고, 갈수록 소형화 되는 휴대용 기기의 전원으로로서의 요구에 부응하기 위해 고출력, 장수명, 대용

량전지 개발을 목표로 연구가 진행되고 있다. 이처럼 리튬 이차전지의 발전은 대기중이나 수분에 불안정한 리튬 금속을 대신하여 리튬 이온의 삽입과 탈리가 가능한 탄소계 재료를 사용함으로써 가능하게 되었다.^{3,11)} 그러나 탄소계 재료를 음극으로 사용하는 데 있어서 몇 가지 문제점이 나타나게 되었다. 첫 번째 문제는 첫 싸이클의 충전과 방전 사이에 나타나는 큰 비가역 손실과 후연계의 부적절한 high rate 특성 때문이다. 이 비가역

†E-mail: leejk@kist.re.kr

손실은 주로 전해질의 분해에 의한 탄소계 재료의 표면에 SEI (solid electrolyte interphase) 또는 피막(passivation film)이 형성되는 과정에서 약간의 리튬이 소비되기 때문에 발생하며, 이것은 리튬 이차 전지에 있어 중요한 현상이다. 그러므로 첫 번째 리튬의 삽입 반응 동안 탄소계 재료에서 발생하는 비가역 용량은 실제 전지에서는 최소화 되어야 한다.¹⁰⁾

두 번째 문제점으로 탄소계 재료는 지속적인 충·방전 과정을 반복 하면서 리튬의 삽입 및 탈리에 의한 결정 구조가 팽창과 수축을 반복함으로써 리튬을 가두어 두는 매트릭스로서의 기능이 저하되어 용량감소를 초래하게 되는 문제가 존재한다. 또한 현재 음극 재료로 많이 사용하는 탄소계 재료 중 흑연의 최대 용량이 372 mAh/g 이다.^{10,11)} 그러나 휴대용 장비의 동력 원으로 사용되는 리튬 이차전지는 IT기술의 급속한 발전으로 인한 사회적 요구로 인해 최소 두 배 이상의 용량을 가져야 하며 수명 또한 많이 개선 되어야 한다. 이러한 사회적 요구에 따라 리튬 이차전지의 음극 재료는 단위 부피당 고용량의 에너지를 저장할 수 있는 새로운 물질로 대체 되어야 하고, 이를 위한 많은 연구가 진행되고 있다. 그 중 가장 주목을 받는 음극재료는 실리콘으로 리튬과 좋은 조화성을 보이고 첫 사이클에서 나타나는 비가역 반응이 적기 때문에 많이 연구되고 있다.^{4,6)} 실리콘은 실리콘 원자 하나 당 리튬 원자 4.4개가 반응을 하여 $\text{Li}_{4.4}\text{Si}$ 결합을 이루고 이 결합이 $\text{Li}_{22}\text{Si}_5$ 이 되었을 때 실리콘의 이론 용량인 4000~4200 mAh/g을 갖게 된다.^{1,4,7)} 그러나 고용량을 나타내는 실리콘도 사이클 특성이 좋지 않아 수명과 용량을 개선 시키기 위한 많은 연구들이 진행 중이다. 그 연구들 중에는 실리콘 입자 표면에 탄소를 CVD 법으로 증착시킨 방법이나, 졸-겔 법으로 흑연 복합물 구조에 실리콘 입자를 집어넣는 방법, 구리를 집전체로 하여 그 표면 위에 비정질 실리콘 박막을 증착시켜 3500 mAh/g이라는 고용량과 많이 개선된 사이클 수명을 갖는 리튬 이차전지를 연구한 사례도 있다.⁴⁾ 그러나 진행된 많은 연구들 역시 실리콘을 리튬 이차전지의 음극 재료로 사용하기에는 여전히 부족한 결과를 보여주고 있다.

본 실험에서는 구리 막(35 μm)을 집전체로 하여 구리 표면 위에 PECVD법으로 온도에 따라 실리콘 박막을 증착 시켰다. 많은 예비 실험을 통해 증착 온도가 170°C 이하의 온도에서는 비정질 형태의 실리콘이 증착됨을 확인 할 수 있었고, 400°C 이상의 온도 범위에서는 증착된 실리콘이 구리 기판 내부로 확산하면서 그래놀러 형태의 copper silicide 결합을 표면에서부터 이루고 있음을 알 수 있었다. 따라서 표면 결정 구조가 다른 두 실리콘 박막을 리튬 이차전지의 음극 재료로 사용하였을 때 실리콘 박막 구조가 전기 화학적 성능에 미치는 효과를 조사하였다.

2. 실험

실리콘 박막 증착은 SiH_4 를 반응 기체로 하여 플라즈마 화학 기상 증착법 (Plasma Enhanced Chemical Vapor Deposition: PECVD)으로 준비했다. 초기 압력은 1.5×10^{-5} torr를 유지 한 후 Argon을 PECVD 장비의 반응기 안에 흘려주어 플라즈마를 형성했다. 이때 RF(Radio frequency) 출력은 80 W로 하여 플라즈마를 안정시킨 뒤 본 실험에서 반응기체로 사용한 SiH_4 가스를 흘려주고 RF 출력을 120 W로 올려주어 실리콘 박막을 증착시켰다.

증착하는 동안 작업 압력은 3.0×10^{-2} torr를 유지했고 증착

시간은 30분으로 하였다. 증착 온도는 실리콘 박막의 구조 변화를 확인하기 위하여 copper silicide 구조를 갖게 된다고 보고 된 200°C를 기준으로 비정질 실리콘 구조를 갖는 온도 구간인 170°C와 copper silicide 구조를 갖는 온도 구간인 400°C에서 두 가지 실리콘 박막 증착 실험을 수행하였다⁹⁾. 증착한 실리콘 박막 구조의 분석과 전기 화학적 테스트를 위한 집전체로 사용할 기판으로는 35 μm 두께의 구리 막(foil)을 사용했다. 증착한 실리콘 질량을 분석할 때 170°C에서 증착한 실리콘 박막의 경우는 실험 조건에서 추정했던 비정질 실리콘이라 생각하고 a-Si:H의 밀도 값인 $\rho_{\text{a-Si:H}} = 2.2 \text{ g/cm}^3$ 과 400°C에서 증착 한 실리콘 박막의 경우는 결정형 실리콘의 밀도값 $\rho_{\text{Si}} = 2.38 \text{ g/cm}^3$ 을 이용하여 증착된 실리콘의 두께와 면적을 측정하여 계산 하였다. 실리콘 박막의 전기화학 테스트를 위해 반쪽 전지(Half cell)를 제작했다. 구리 막 위에 증착 한 실리콘 박막은 3×3 cm 크기의 전극으로 제작한 후 전극 제작 시 흡착된 수분을 제거 하기 위해 80°C로 유지된 진공 오븐에서 하루동안 건조했다. 전기 화학 특성 테스트를 위한 반쪽 전지는 구리 막 위에 증착된 실리콘 박막을 작업 전극(working electrode)으로 하고 구리 메쉬(mesh)위에 리튬 막(foil, 3×3 cm)을 접착시켜서 상대 전극(counter electrode)으로 사용하였다.

리튬 이온의 이동을 돕기 위한 전해질로는 1 M-LiPF₆ (Lithium hexafluorophosphate, Aldrich) 염이 용해되어있는 EC(Ethylene carbonate), EMC(Ethyl methyl carbonate), DMC(Dimethyl carbonate)가 1:1:1 (volume ratio)로 혼합된 전해질을 사용하였고 분리막(separator)은 PP (Pro-ppylene)를 사용하였다. 모든 반쪽 전지 조립 과정은 상대습도가 항상 0.3% 미만으로 유지되는 건조실 내에서 수행하였다.

정전류(Galvanostatic) 사이클 테스트 시 주사할 전류량은 실리콘 무게를 이용하여 결정 하였다. 반쪽전지의 사이클 테스트 시 전지의 표면이 화학적으로 불안정한 상태이기 때문에 처음 사이클은 c-rate를 C/10로 하여 전지의 표면을 안정화 시킨 후 다음 사이클은 c-rate를 C/5로 하여 전지의 사이클 진행에 따른 용량 변화와 안정성 변화를 알아보았다.

반쪽전지의 전기 화학적 특성을 테스트 하기 위한 장비로는 WBCS 3000(Won A Tech)과 MACCOR(series-4000) 충·방전 시험기에 전지를 연결하여 사이클 특성을 테스트하였다. 충·방전 시험 시 cut off 구간은 0.0~2.0 V로 설정하였고 충전과 방전 종료 시 각각 20분씩 휴식 시간을 주어 전지가 전기화학 평형에 이르게 하여 테스트를 진행시켰다.

증착한 실리콘 박막은 XRD(Rigaku社, model Miniflex)분석을 통해 실리콘 박막의 표면 결정 상태를 확인하였다. 전지의 사이클 테스트 전, 후에 실리콘 박막의 표면을 구성하고 있는 원소의 종류를 분석하기 위해 AES/SAM (PERKIN-ELMER社, model PHI-670)를 실시하였다.

실리콘 박막의 표면형태와 결정상태, 증착 두께를 알기 위해 SEM (HITACHI社, model S-4200), TEM(PHILIPS社, model CM-30) 단면 분석을 진행하였다.

3. 결과 및 고찰

PECVD법으로 제조한 결정 구조가 다른 두 종류의 실리콘 박막에 대한 XRD분석결과를 Fig. 1에 나타냈다. Fig. 1에 나타난 것처럼 170°C에서 증착한 a-Si:H박막은 기판으로 사용한 구리 외에 다른 피크는 나타나지 않았다. 그러나 400°C에서 증착

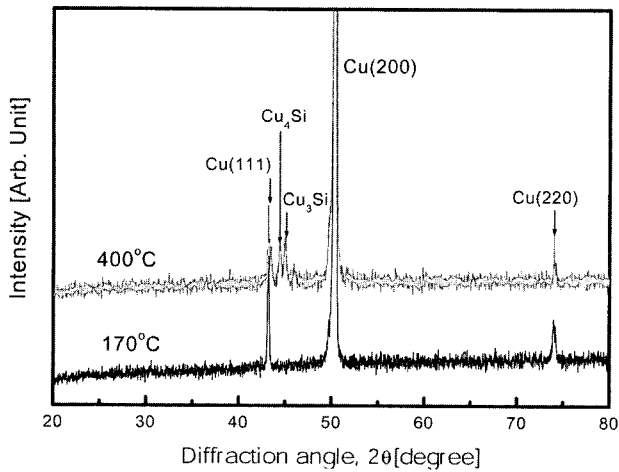


Fig. 1. XRD patterns of (a) a-Si:H and (b) copper silicide film deposited on copper foil by rf PECVD.

한 실리콘 박막은 집전체로 사용한 구리막이 확산되어 실리콘과 반응해 Cu_3Si , Cu_4Si 와 같은 copper silicide 구조를 형성한 것을 확인할 수 있었다.

Fig. 2는 각기 다른 반응 온도에서 제조된 두 종류의 실리콘

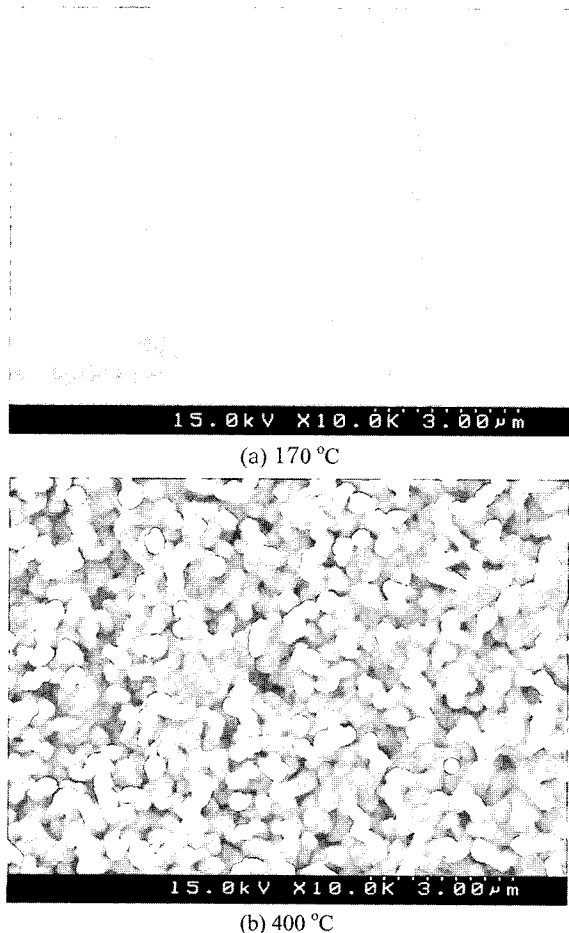


Fig. 2. SEM surface morphologies of (a) a-Si:H and (b) copper silicide film deposited on copper foil by rf PECVD.

박막의 표면상태를 scanning electron microscope(SEM)에 의해 나타내었다. 170°C에서 증착한 실리콘 박막의 경우 표면이 매끄러운 형태로 비정질(a-Si:H) 막이 증착된 것을 추정할 수 있었다. 반면에 400°C에서 증착한 실리콘 박막은 구리 막 표면 내부로 실리콘 원자들이 확산하여 거친 표면을 가진 그래놀러형상의 copper silicide가 형성되어 있음을 확인할 수 있었다.

SEM분석에 의한 실리콘 박막의 단면 사진은 Fig. 3에 나타냈는데 박막 두께를 알기 위해 사용하였다. Fig. 3(a)는 170°C에서 증착한 박막의 단면 모습으로 계면의 경계가 뚜렷하고 표면이 균일하게 보인다. 그러나 Fig. 3(b)에 나타나 있는 400°C에서 증착한 실리콘 박막은 구리 막 내부로 실리콘이 확산하여 copper silicide가 형성되어 있어서 표면이 불균일함을 보여주고 있다. 두 박막 모두 2800Å 정도의 동일한 두께를 가지고 있음을 확인할 수 있었다.

Fig. 4는 copper silicide 구조의 형성을 확인 하기 위해 나타낸 transmission electron microscope(TEM)단면 사진이다. 그림에 나타난 것처럼 구리 막 위에 copper silicide 구조가 층을 형성하고 있고 부분적으로 a-Si:H가 나타나고 있다. a-Si:H는 대략 1~100 MΩ·cm 정도의 저항 값을 보이나 copper silicide는 60 μΩ·cm 정도의 작은 체적 저항 값을 갖는다.^{11,13)} 따라서 구리 표면에 존재하는 a-Si:H가 높은 온도의 영향으로 구리 내부로 확산되면서 박막 표면의 저항이 감소하고 전도도가 증가하

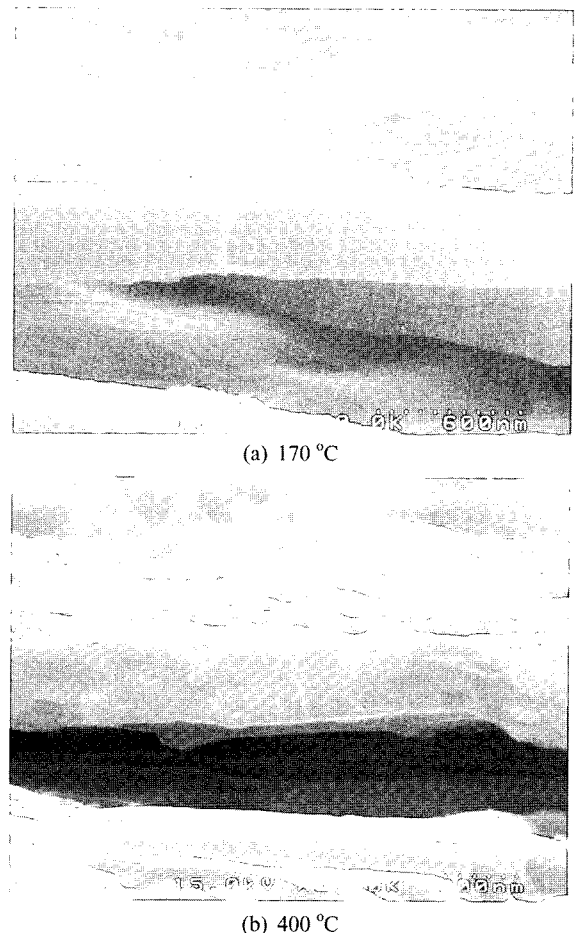


Fig. 3. SEM cross sectional morphologies of (a) a-Si:H and (b) copper silicide film deposited on copper foil by rf PECVD.

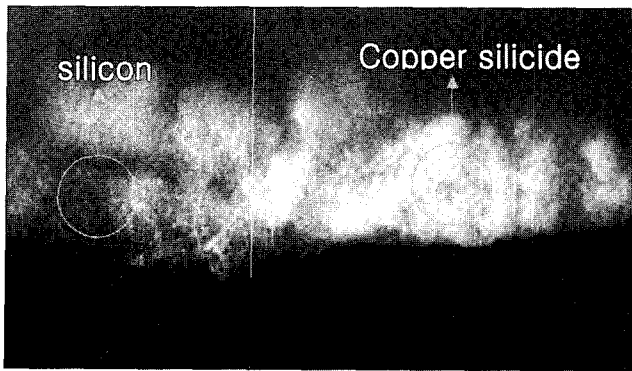
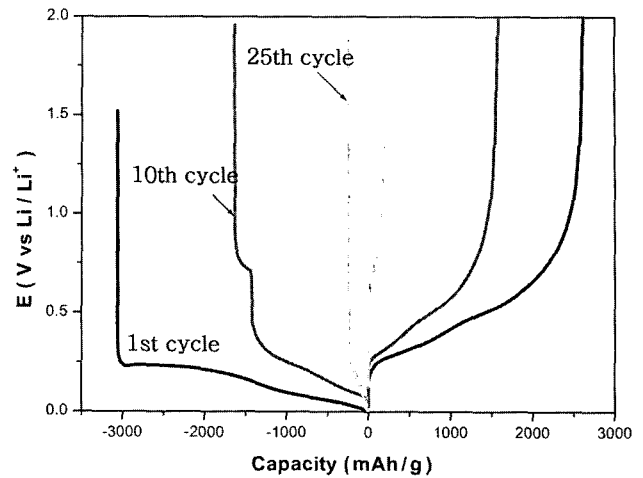


Fig. 4. TEM photographs of cross section of copper silicide film deposited on copper foil before cycle.

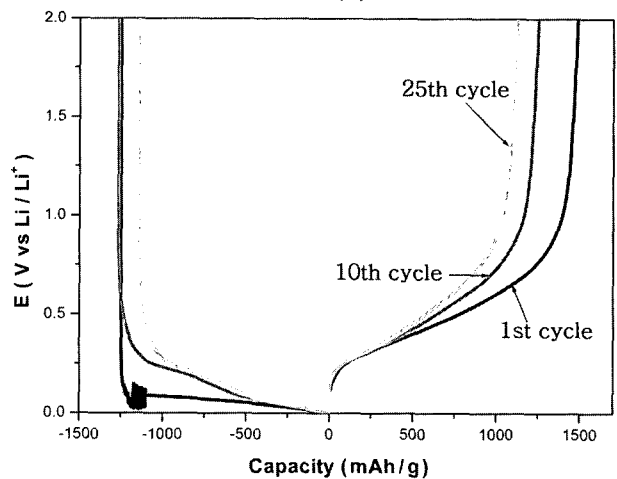
여 저항에 의해 발생하는 스트레스를 줄일 수 있어 수명의 안정화를 향상시키는 효과를 갖는 것으로 추정 된다. 이것은 내부 저항이 커지면 순간적으로 온도상승에 따른 열팽창에 의한 부피 팽창이 발생하는데 그레놀러 형상은 열팽창에 의한 부피 팽창이 판상보다 작기 때문에 박막 구조의 붕괴를 지연 시키는 것으로 사료된다.

Fig. 5는 a-Si:H와 copper silicide로 표면 구조가 다른 두 전지의 1 사이클부터 25사이클까지 총·방전 용량의 변화를 나타내고 있다.

Fig. 5(a)는 첫 사이클에서의 큰 비가역 용량과 급격한 용량 감소를 보여주고 있다. 첫 사이클에 나타나는 비가역 용량은 PECVD 장비 내에 남아있는 공기와의 반응에 의한 실리콘의 산화 때문이거나 깨끗하게 준비된 박막이 공기 중에 드러나는 순간 표면 산화에 의해서 나타나는 현상일 수 있다.⁴⁾ 첫 사이클에서는 2800~3200 mAh/g 정도의 고용량을 나타냈지만 이후 비가역 반응으로 인한 용량 손실로 전지의 수명이 급하게 저하됨을 확인할 수 있다. 이러한 현상의 원인은 사이클 과정 중에 Li^+ 이온의 삽입과 탈리로 인하여 나타나는 실리콘 박막 구조의 반복되는 부피의 수축과 팽창에 의한 스트레스에 의해 박막의 물리적인 붕괴가 발생 하기 때문이다.¹⁾ 이것은 비정질 실리콘 구조는 결정성 구조보다 불규칙적인 결합 구조로 인하여 밀도가 낮은 막이 형성되고 구조 자체가 비교적 많이 개방되어 있기 때문이다. 또한 전기화학 반응 시 다른 원자가 비정질 구조에 많이 삽입할 수 있게 되고 그에 따라 큰 격자 팽창을 갖게 되어 Li^+ 이온의 삽입-탈리에 의한 박막의 붕괴가 빠르게 진행되는 것으로 사료된다.^{7,14)} 그러나 Fig. 5(b)는 Copper silicide를 형성한 박막으로 제작한 전지는 초기 총·방전 용량은 a-Si:H 박막으로 제작한 25사이클 동안에도 큰 용량 변화를 보이고 있지 않다. 이것은 이미 표면에서부터 구리 막과 실리콘 원자가 고온확산에 의해 결합하여 copper silicide를 형성하고 있기 때문에 실리콘 원자 하나 당 리튬 원자 4.4개가 반응을 하여 $\text{Li}_{4.4}\text{Si}$ 결합을 이루고 $\text{Li}_{22}\text{Si}_5$ 일 때 최고 용량인 4000 mAh/g에 도달할 수 있는 양보다 상대적으로 작기 때문에 1200~1500 mAh/g 정도의 용량을 보이는 것으로 사료된다. 이와 같이 a-Si:H 박막은 박막 구조 내로 리튬이 자유롭게 반응하여 높은 용량을 갖지만 결정을 이루고 있는 실리콘 구조 내로 삽입된 리튬은 Li-Si 결합을 이루기가 쉽지 않기 때문에 고용량이 발현되지 않는 것으로 사료된다.^{1,2,5)} 또한 copper silicide는 집전체로 사용된 구리 막과 그레놀러 형상의 매우 견



(a)

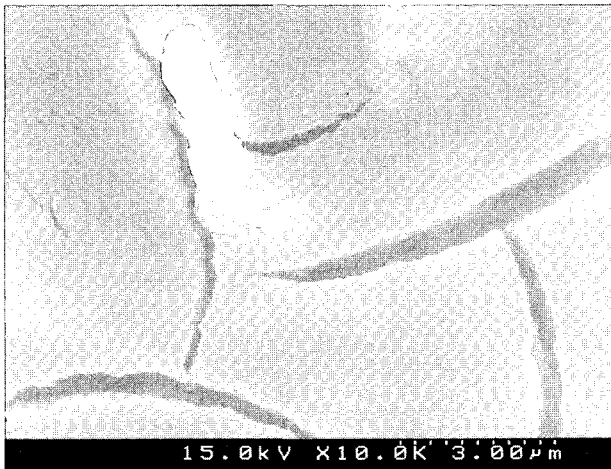


(b)

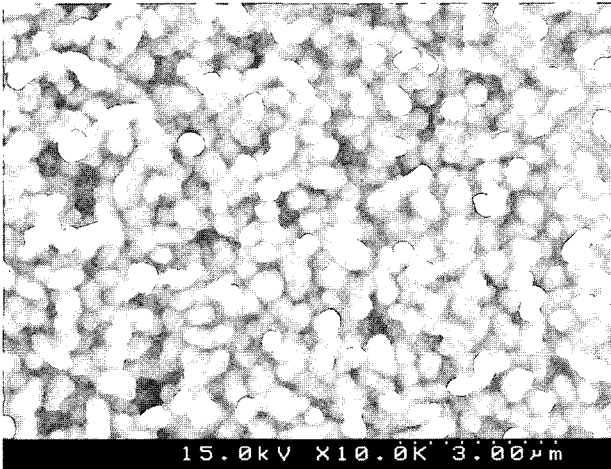
Fig. 5. Constant current charge-discharge curves from 1 cycle to 25 cycles (initial c-rate is C/10, subsequent c-rate is C/5) of (a) a-Si:H and (b) copper silicide.

고한 결합을 이루고 있어 구리 막과 실리콘의 내부 확산에 의해 생성된 copper silicide가 리튬과 실리콘의 전기 화학적 반응에 따른 실리콘의 부피 팽창에 의한 표면 구조의 붕괴를 지연시켜 안정된 사이클 수명을 가질 수 있도록 도와주는 것으로 추정된다.

a-Si:H과 copper silicide 박막으로 제작한 전지의 처음 충전 과정에서 나타나는 평탄 구역은 반응 시에 박막 표면에 서로 다른 두 가지 상이 공존한다는 것을 의미한다. 평탄구역은 두 번째 사이클부터 관찰되지 않는데 그 이유로 Huggins⁸⁾에 따르면 핵 형성 과정에서 방해받으면 평탄 구역을 전개 할 수 없게 된다. 그리하여 다음에 나타날 평형 상은 방해받고 평탄 구역이 나타나지 않는다. 게다가, 구조 변화는 초기상 내에서만 발생한다.⁵⁾ 또한 평탄 구역이 나타나는 전위 구간 역시 상을 형성하고 있는 성분에 따라 달라진다. Fig. 5(a)의 평탄 구역은 0.25 V에서 짧게 나타나는데 이것은 a-Si:H과 Li_xSi_y 형태의 두 상이 공존하는 구간으로 비정질 실리콘에 삽입과 탈리가 비교적 용이해 높은 용량을 나타내고 있으나 Fig. 5(b)의 평탄 구역은 0.1 V 아래에서 나타나고 이때 공존하는 두 상은 Cu_xSi_y 형



(a) a - Si:H after 25 cycles



(b) copper silicide after 25 cycles

Fig. 6. SEM surface morphologies of (a) a-Si:H and (b) copper silicide film deposited on copper foil after 25 cycles test.

태의 결합과 Li_xSi_y 결합이 공존하고 있는 구간으로 리튬과 결합할 수 있는 실리콘의 양이 적기 때문에 높은 용량을 나타내고 있지 못하는 것을 추정할 수 있다.^{7,8)}

전지의 충·방전 사이클 테스트 시 발생하는 화학 반응이 실리콘 전극 표면 구조에 미치는 영향을 확인하기 위해 테스트 후의 전지를 분해하여 SEM 사진을 분석해 보았다.

Fig. 6에서 볼 수 있는 바와 같이 관상 형상의 a-Si:H 전극 표면은 충·방전 반응에 따른 리튬 이온의 삽입과 탈리가 반복되면서 부피 팽창과 수축으로 인한 스트레스가 발생하여 표면 구조가 깨져있는 것을 확인 할 수 있었고, 그에 따라 실리콘 박막 자체가 구리 막 표면에 결합되어 있지 못하고 떨어져 나가는 것을 확인할 수 있었다. 그러나 copper silicide 박막은 Fig. 2에서 확인하였던 그늘러 형태의 결합 구조를 유지한 상태로 표면을 이루고 있었으며 전해질에 포함된 리튬 염 ($LiPF_6$)과 리튬-실리콘 반응에 참여한 리튬 원자들이 표면에 남아 있어서 Fig. 2(b)의 사진 보다 약간 뿌옇게 보이는 것이다.

충·방전 반응 25 사이클 후 박막 표면에서의 조성분포를 확인하기 위해 AES/SAM 분석을 진행 하여 그 결과를 Fig. 7에 나타냈다. copper silicide 전극의 사이클 테스트 전 막의 조성

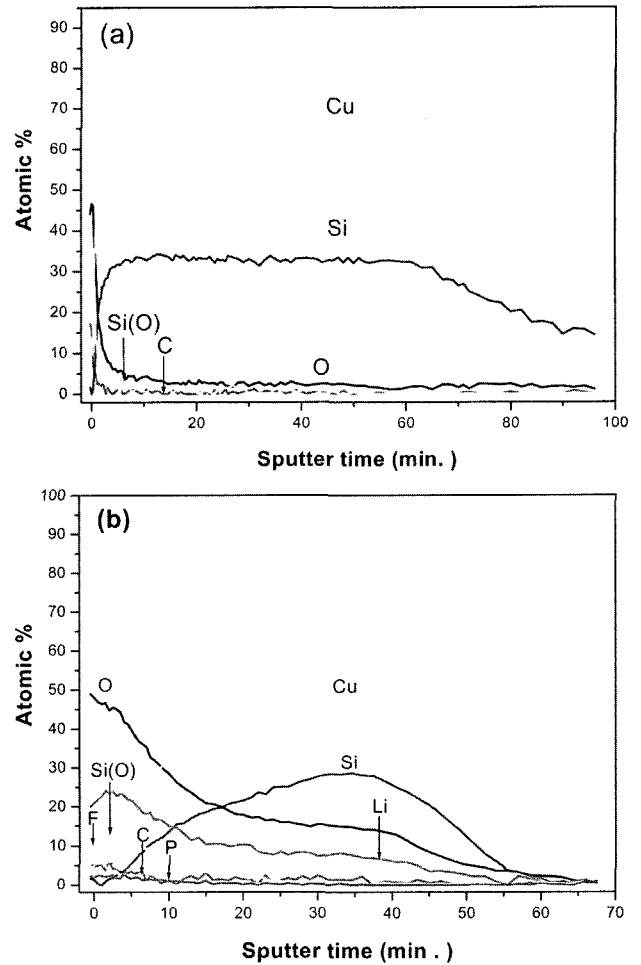


Fig. 7. AES depth profiles of copper silicide film deposited on copper foil (a) before cycle test and (b) after 25 cycles test.

분포를 나타낸 Fig. 7(a)는 구리 막과 실리콘이 표면에서부터 견고한 결합을 이루고 구리 표면 내부까지 확산한 것을 확인할 수 있었다. 그래서 충·방전 반응 시 실리콘을 표면에서 잡아 두어 반응에 의한 구조 붕괴를 지연시킴으로써 안정성을 유지 시킬 수 있었다.

그러나 Fig. 7(b)와 같이 충·방전 반응 후 조성분포는 실리콘 원자와 쉽게 반응할 수 있는 막 표면에서 리튬 농도가 높게 나타났으며 내부로 들어 갈수록 확산 저항의 증가로 리튬 농도가 줄어들음을 확인 할 수 있었다.

또한 구리와 실리콘이 결합을 이루고 있어서 리튬과 결합할 수 있는 실리콘 원자가 상대적으로 줄어들어 용량이 줄어드는 것을 알 수 있었다.

충·방전 반응 후 Copper silicide에 대한 표면 구조 분석을 하기 위해 충·방전 사이클 테스트 후 분해한 실리콘 박막 (copper silicide)의 XRD 분석 결과를 Fig. 8에 나타냈다. 충·방전 반응 전에 나타났던 구리 피크 외에 copper silicide 피크 또한 그대로 남아 있음을 확인 할 수 있었다.

한가지 특이한 사항은 기존에 보이던 피크 외에도 새로운 copper silicide 피크가 나타났다. 이것은 전지 충·방전 사이클 테스트 중 리튬의 삽입과 탈리 과정의 반복에 따른 표면의 구조 변화가 발생하면서 나타난 현상으로 추정할 수 있다.

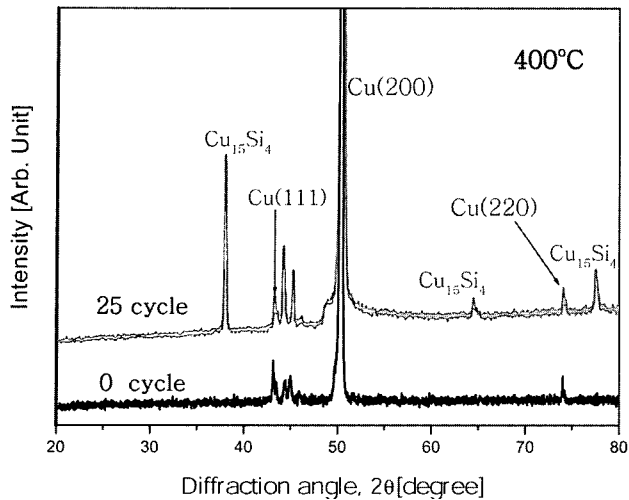


Fig. 8. XRD patterns of copper silicide film deposited on copper foil after 25 cycles test.

4. 결 론

PECVD법으로 구리 막 위에 실리콘 박막을 증착시 기판의 온도에 따라 구조 변화가 나타나는 것을 알 수 있었다. 구조가 다른 두 박막을 리튬 이차전지의 음극재료로 하여 전기화학적 특성을 조사한 결과 170°C에서 증착된 비정질(a-Si:H)로 추정되는 박막으로 제조한 전지는 전기화학 반응 시 리튬 원자가 비정질 형태인 표면 구조에 많이 삽입할 수 있기 때문에 실리콘과 많은 결합을 이루어 초기에는 2800~3200 mAh/g 정도의 높은 용량을 가질 수 있었다. 그러나 큰 격자 팽창과 수축이 반복 됨에 따라 표면에서 물리적인 붕괴가 일어나기 때문에 증착된 비정질(a-Si:H)막이 구리 막에서 떨어져 나가 용량이 급격히 감소되는 것을 알 수 있었다.

그러나 400°C에서 증착한 그래놀러 형태의 결정성(copper silicide) 박막으로 제작한 전지는 표면에서부터 구리 막과 실리콘 원자가 결합하여 copper silicide를 형성하고 있기 때문에 실리콘 원자 하나 당 리튬 원자가 결합할 수 있는 양이 상대적으

로 너무 작기 때문에 1200~1500 mAh/g 정도의 용량을 나타냈다. 그러나 실리콘이 구리 막 내부로 확산되면서 생성된 그래놀러 형태의 copper silicide가 리튬과 실리콘의 전기화학적 반응에 따른 실리콘의 부피 팽창이나 표면 구조의 붕괴를 막아주어 사이클 안정성을 가질 수 있도록 중요한 영향을 미치는 것을 알 수 있었다.

감사의 글

본 연구는 과학기술부 21세기 프론티어 연구개발사업인 나노소재기술개발사업단의 지원(과제번호 04K1501-02120)으로 수행 되었습니다.

참고문헌

1. S. Bourderau, T. Brousse, and D. M. Schleich, *J. Power Sources*, **81**, 233 (1999).
2. H. J. Jung, M. Park, S. H. Han, H. Lim, and S. K. Joo, *Solid State Communications*, **125**, 387 (2003).
3. J. K. Lee and B. W. Cho, *Carbon Science*, **3**, 155 (2002).
4. S. Ohara, J. Suzuki, K. Sekine, and T. Takamura, *J. Power Sources*, **119**, 591 (2003).
5. H. Jung, M. Park, S. H. Han, H. Lim, and S. K. Joo, *J. Power Sources*, **115**, 346 (2003).
6. T. Takamura, S. Ohara, M. Uehara, J. Suzuki, and K. Sekine, *J. Power Sources*, **129**, 96 (2004).
7. S. J. Lee, J. K. Lee, S. H. Jung, H. Y. Lee, S. M. Lee, and H. K. Baik, *J. Power Sources*, **97**, 191 (2001).
8. Robert A. Huggins, *J. Power Sources*, **81**, 13 (1999).
9. C. A. Achete, F. L. Freire Jr, G. Mariotto and Zanghellini, *Material Letters*, **18**, 218 (1994).
10. W. C. Choi, J. K. Lee, D. J. Byun, and B. W. Cho, *J. of the Korean Electrochemical Society*, **6**, 103 (2003).
11. C. Rong, J. Zang, and W. Li, *Applied Surface, Science*, **220**, 40 (2003).
12. T. H. Kang, Ph. D. Dissertation, Hongik Univ, Seoul, Korea, (2000).
13. J. Hu, H. M. Branz, R. S. Crandall, S. W, and Q. W, *Thin Solid Film* **430**, 249 (2003).