

# 방해물 감지 장치용 캐패시턴스 변화 감지기의 설계

김재민<sup>†</sup> · 송윤섭 · 이상렬 · 김수원

## The Design of Capacitance Variation Detector for the Obstacle Detection System

Jae-Min Kim<sup>†</sup>, Yun-Seob Song, Sang-Yeoul Yi, and Soo-Won Kim

### Abstract

Today, the obstacle detection system has massive size and restrictive detection range. To solve these problems, this paper proposes the capacitance variation detector using the variated capacitance value as a result of the obstacle approaching. If obstacle approaches, the capacitance value of capacitance sensor is increased and the operating frequency of oscillator is decreased. Then this changed frequency appears to the output of the mixer that operate down conversion. The capacitance variation detector is produced by Hynix0.35  $\mu$  CMOS process. In experiment result, the frequency of final output is 6.81 MHz at no obstacle and 31.45 MHz at approaching obstacle. In conclusion, proposed capacitance variation detector has small size, low power consumption and easiness to set up anywhere. So it is expected to substitute the obstacle detector.

**Key Words :** capacitance, sensor, obstacle detector

### 1. 서 론

출입구, 엘리베이터, 혹은 자동차등에서 위험상황 즉, 인체의 일부분에 의해 방해받게 된 경우를 감지하여 자동으로 출입구 개폐를 제어하는 안전장치의 중요성이 커지고 있다. 현재 이러한 시스템은 대부분 물리적으로 방해물(신체의 일부분)이 접촉했을 때 이를 감지하여 제어하거나, 적외선 감지장치를 사용하여 제어한다. 그러나 이러한 시스템은 부피가 크고 감지할 수 있는 범위도 제한적이어서 사용하는 데는 문제점이 많다고 할 수 있다.

본 논문에서는 이러한 단점들을 해결하기 위해 물체가 접근할 때의 유전율의 변화에 따른 캐패시턴스의 변화를 감지하는 방법을 제안 하였다. 이 방법은 방해물이 접촉하지 않아도 이 물체의 접근을 감지할 수 있고, 변형이 가능한 air core sensor strip 형태의 캐패시턴스 센서를 사용하여 넓은 범위의 감지 범위를 갖는다. 또한 캐패시턴스 변화 감지기를 CMOS공정으로 구현하여 크기가 작고, 저전력으로 동작하여 광범위한

응용이 가능한 장점이 있다.

### 2. 캐패시턴스 변화 감지기

캐패시턴스 변화 감지기는 그림 1과 같이 네 부분으로 이루어진다. 캐패시턴스 센서는 방해물의 접근에 의해 캐패시턴스의 변화를 일으키고, 오실레이터는 발생한 캐패시턴스의 변화를 이용해 발진 주파수를 변화시킨다. 오실레이터의 발진된 신호는 믹서를 통과하여 낮은 주파수로 변환되고, 이렇게 만들어진 신호는 비교기

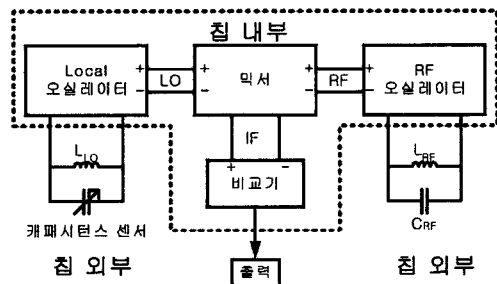


그림 1. 캐패시턴스 변화 감지기의 구조  
Fig. 1. Structure of capacitance variation detector.

고려대학교 전자공학과 ASIC LAB.(ASIC Laboratory, Korea University)

<sup>†</sup>Corresponding author: junemyth@asic.korea.ac.kr  
(Received : April 27, 2003, Accepted : February 10, 2004)

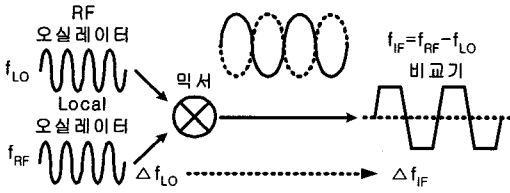


그림 2. 캐패시턴스 변화 감지기의 신호 흐름  
Fig. 2. Signal follow of capacitance variation detector.

에 의해 디지털 신호로 변환되게 된다.

그림 2에서 Local 오실레이터는 캐패시턴스 센서와  $L_{LO}$ 에 의해  $f_{LO}$ 를 생성한다. 또한 기준이 되는 RF 오실레이터는  $C_{RF}$ 와  $L_{RF}$ 에 의해  $f_{RF}$ 를 생성한다. 믹서는 두 신호를 주파수의 차이를 이용하여 낮은 주파수로 변환한다. 이때의 믹서의 출력 주파수는  $f_{RF} - f_{LO} = f_{IF}$ 이다. 그런데 캐패시턴스 센서의 캐패시턴스 값이 변하여 Local 오실레이터에  $\Delta f_{LO}$ 가 생기면 출력은  $f_{RF} - (f_{LO} + \Delta f_{LO}) = f_{IF} + \Delta f_{IF}$ 가 생성되고, 이것은  $|\Delta f_{LO}| = |\Delta f_{IF}|$ 를 의미한다. 즉 캐패시턴스 센서의 캐패시턴스 변화에 의해 변화된 Local 오실레이터의 주파수는 출력단의 주파수의 변화로 나타난다.

비교기에서는 믹서의 약한 출력신호를 버퍼링한다. 이때 믹서 출력의 주파수를 그대로 출력하게 된다. 결국 Local 오실레이터의  $\Delta f_{LO}$ 가 최종 출력단의  $\Delta f_{IF}$ 로 출력되게 된다.

### 2.1. 캐패시턴스 센서

캐패시터의 캐패시턴스는 유전체의 유전율에 비례하므로 유전율을 변화시켜 캐패시턴스의 값을 변화시킬 수 있다. 그림 3에서 보는바와 같이 캐패시턴스 센서는 일종의 캐패시터라 할 수 있다.

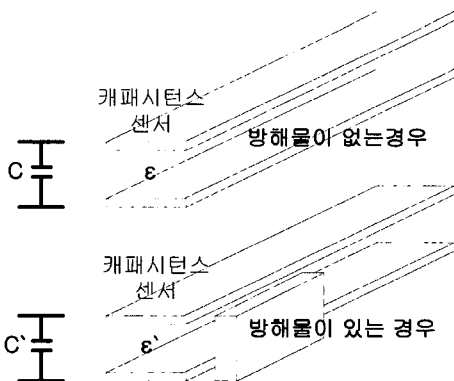


그림 3. 캐패시턴스 센서의 캐패시턴스 값의 변화  
Fig. 3. Capacitance variation of capacitance sensor.



그림 4. 캐패시턴스 센서  
Fig. 4. Capacitance sensor.

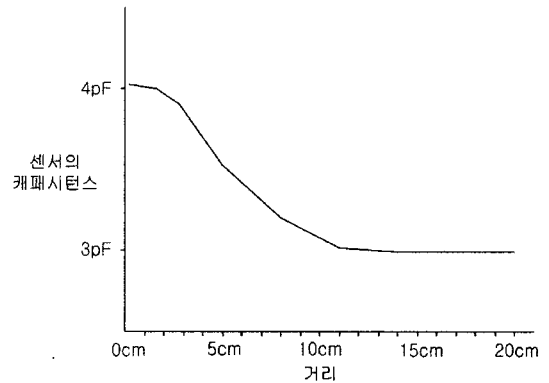


그림 5. 방해물의 거리에 따른 센서의 캐패시턴스 값  
Fig. 5. Capacitance value by the distance of obstacle.

$$C = \frac{\epsilon S}{d} \tag{1}$$

즉 캐패시턴스값은 두전극 사이의 유전율과 면적에 비례하고, 거리에 반비례한다. 이 캐패시턴스 센서에 유전율이 공기보다 높은 방해물이 접근하게 되면 두 전극 사이의 유전율이  $\epsilon$ 에서  $\epsilon'$ 로 증가하고, 식 1에서와 같이 센서의 캐패시턴스 값은  $C$ 에서  $C'$ 로 증가하게 된다.

이러한 캐패시턴스 센서는 그림 4와 같이 제작되었으며, 방해물 즉 사람의 손이 센서에 위에서 아래로 접근할 때 거리에 따른 센서의 캐패시턴스값의 변화를 그림 5에 나타내었다.

### 2.2. 오실레이터

오실레이터의 구조는 그림 6에서 보는바와 같이 인덕터와 캐패시터로 이루어진 LC 탱크와 이 LC 탱크를 이용하여 발진을 시키는 M1, M2, M3, M4의 발진부로 이루어져 있다. 발진부는 cross-coupled differential

pare로 이루어져 있고 M1, M2와 M3, M4는 각각 대칭되는 MOS에 반전된 귀환 루프를 생성하고 있다. 이렇게 구현된 회로의 발진 주파수는 (식 2)와 같다. 이 식에서 캐패시턴스 값이 높아지면 발진 주파수는 낮아짐을 알 수 있다<sup>11)</sup>.

$$f_{osc} = \frac{1}{2\pi\sqrt{L_{osc}C_{osc}}} \quad (2)$$

캐패시턴스 센서의 작은 캐패시턴스 변화를 감지하기 위해서 오실레이터는 발진 주파수는 높아야 하며, 안정적으로 발진해야 한다. 그러기 위해서는 정확한 L과 C값이 필요하며, 큰 Q값이 필요하다. CMOS로 구현된 인덕터와 캐패시터는 공정상에서 변화율이 대략 20%정도 이상이고, 더욱이 인덕터는 많은 저항성분이 존재하게 되어 낮은 Q값에 의해 안정성이 매우 낮다. 따라서 본 논문에서 구현한 오실레이터는 이러한 문제를 해결하기 위해 인덕터와 캐패시터를 외부에 연결하였다. 사용된 L과 C는 13.8 nH와 3pF으로 오실레이터의 동작 주파수는 대략 400 MHz이다.

2.3. 믹서

믹서는 두 신호를 곱해주는 회로이다. 따라서 출력은 두신호의 주파수의 합과 차가 나타나게 되는데, 본 논문에서는 다음 단에 연결된 비교기의 저역 통과 필터 특성에 의해 두 신호의 주파수 차이만을 이용한다. 구현된 믹서의 구조는 그림 7과 같다. 구현된 믹서는 gilbert 셀<sup>12)</sup>의 cross-coupled differential pare구조로 되어있다. 그림 7의 gilbert 셀의 출력 전압  $V_{IF}$ 와 입력 전압  $V_{LO}$ ,  $V_{RF}$ 는 다음과 같은 식이 성립한다<sup>13)</sup>.

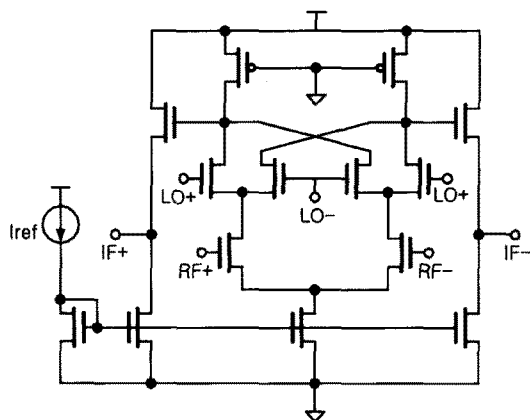


그림 7. 믹서  
Fig. 7. Mixer.

$$V_{IF} \propto V_{RF} \times V_{LO} \quad (3)$$

따라서 출력전압의 주파수는 낮은 주파수로 변환되어 입력전압의 차가 되어 낮은 주파수로 변환 된다(식 3).

$$f_{IF} = f_{RF} - f_{LO} \quad (4)$$

이렇게 생성된 출력 전압은 다음단의 비교기에 의해 펄스파로 변형된다.

2.4. 비교기

믹서에서 출력된 신호는 첨두치 전압이 800 mVp-p 정도로 매우 작다. 따라서 방해물 감지 장치에 입력되기 전 첨두치가 3.3 Vp-p인 펄스파로 만들기 위해 비교기 회로를 통과하게 된다. 또한 버퍼에 의해 방해물 감지장치를 구동할 수 있는 구동력을 갖게 된다.

그림 8에서와 같이 비교기는 모두 기존의 CMOS 공정에서 쉽게 구현 되도록 설계하였으며 BUFFER단은

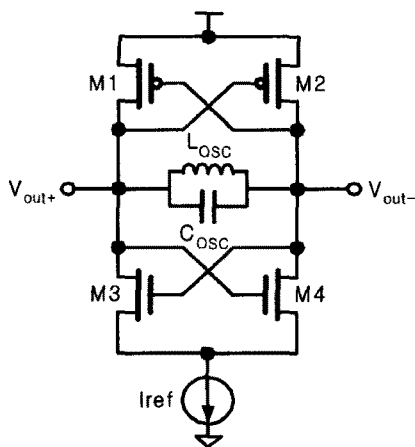


그림 6. 오실레이터  
Fig. 6. Oscillator.

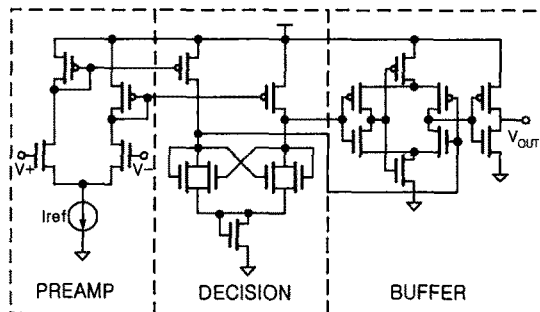


그림 8. 비교기  
Fig. 8. Comparator.

표 1. 시뮬레이션 결과

Table 1. Simulation result

상태	방해물이 없을 때		방해물이 접근 했을 때	
	Local 오실레이터	RF 오실레이터	Local 오실레이터	RF 오실레이터
캐패시터 값	3 pF	2 pF	4 pF	2 pF
인덕터 값	13.8 nH	13.8 nH	13.8 nH	13.8 nH
오실레이션 주파수	392.3 MHz	409.8 MHz	377.5 MHz	409.8 MHz
최종 출력	17.5 MHz		32.3 MHz	
주파수 감도	14.8 MHz/pF			

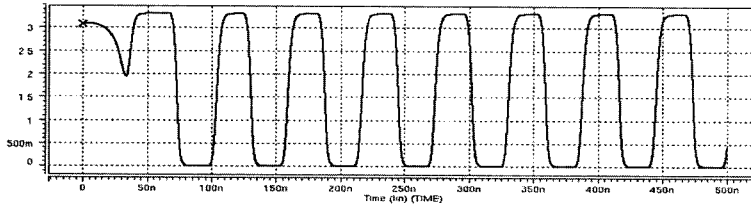


그림 9. 캐패시턴스 변화가 없을 때 최종 출력단의 시뮬레이션(17.5 MHz)

Fig. 9. Simulation result at no capacitance variation.

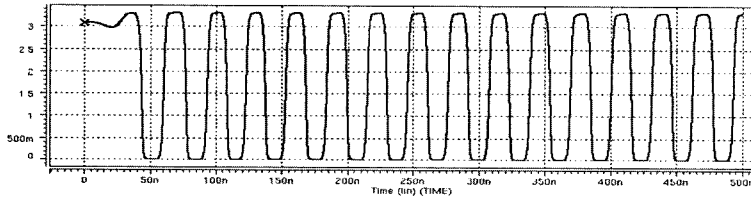


그림 10. 캐패시턴스 변화가 1 pF 일 때 최종 출력단의 시뮬레이션(32.3 MHz)

Fig. 10. Simulation result at 1 pF capacitance variation.

로드 캐패시턴스의 크기에 상관없이 충분한 구동력을 갖게 하기 위해 인버터를 추가한 self-biasing differential amplifier 구조를 사용하였다<sup>[4]</sup>.

는 주파수인 주파수 감도는 14.8 MHz/pF으로 추정할 수 있다. 그림 9와 그림 10은 최종 출력의 시뮬레이션 파형이다.

### 3. 시뮬레이션

일반적으로 어떤 회로를 설계하는데 있어서 각 블록과 최종 출력의 시뮬레이션은 필수적이다. 본 논문의 캐패시턴스 변화 검출기 또한 이러한 시뮬레이션을 수행하여 칩으로 제작되기 전 회로의 동작을 검증하였다. 시뮬레이션 조건과 검증 결과를 표 1에 나타내었다.

위 결과에서 주목할 점은 Local 오실레이터의 캐패시터 값이 3 pF에서 4 pF으로 변했을 때 Local 오실레이터의 공진 주파수가 392.3 MHz에서 377.5 MHz로 변했다는 것이다. 그렇지만 RF 오실레이터의 공진 주파수는 변화가 없다. 이 결과로 최종 출력 또한 17.5 MHz에서 32.3 MHz로 변화했다. 이 값에서 추정한 1 pF당 변화

### 4. 실험 결과

설계된 캐패시턴스 변화 감지기를 Hynix 0.35 μm 2poly 4metal 공정을 사용하여 그림 11와 같이 600 μm × 460 μm의 크기로 제작 하였다. 실험 결과 그림 12는 방해물이 없을 때 최종 출력단을 측정 한 것으로 6.81 MHz의 주파수가 측정되었다. 그림 13은 방해물이 접근 했을 때 최종 출력단을 측정 한 것으로 31.45 MHz의 주파수가 측정되었다. 앞의 결과를 토대로 설계된 캐패시턴스 변화 감지기의 특성을 표 2에 정리하였다.

이 실험에서 Local 오실레이터에는 캐패시턴스 센서와 13.8 nH의 인덕터를 연결하였고, RF 오실레이터에는 2 pF의 캐패시터와 13.8 nH의 인덕터를 연결하였다.

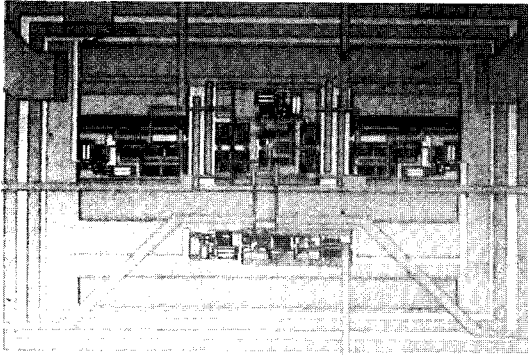


그림 11. 칩 사진  
Fig. 11. Picture of the chip.

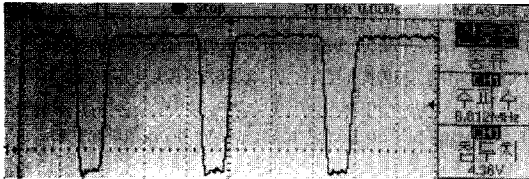


그림 12. 방해물이 없을 때 최종 출력 측정값(6.81 MHz)  
Fig. 12. Measurement of out put at no obstacle.

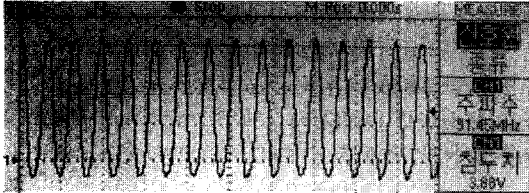


그림 13. 방해물이 접근 했을 때 최종 출력 측정값(31.45 MHz)  
Fig. 13. Measurement of output at approaching obstacle.

표 2. 캐패시턴스 변화 감지기의 특성

Table 2. Performance of capacitance variation detector

	방해물이 없을 때	방해물이 접근했을 때
Local 오실레이터	396.5 MHz	371.8 MHz
RF 오실레이터	403.3 MHz	
최종 출력	6.81 MHz	31.45 MHz
주파수 감도	20.5 MHz/pF	
전원	3.3 V	
소비전력	21.285 mV	

출력의 전압은 펄스와 형태로 최대 3.3V 최소 0V로 동작하였다. 결과에서 보듯이 최종 출력은 방해물이 없을 때 6.81 MHz의 주파수가 측정되었고, 방해물이 접근했을 때는 31.45 MHz의 주파수가 측정되었다. 이때 Local

오실레이터의 캐패시턴스의 변화는 1.7 pF로 측정되어 주파수 감도는 20.5 MHz/pF로 추정할 수 있다.

기존의 개별소자로 구성된 회로는 전체 보드를 구성했을 때 30 mm × 8 mm 크기이고, 85 mA@5V-425 mW의 소비전력을 갖는다. 또한 칩 6개, 수동소자 46개의 개별소자를 사용한다. 이에 비해 구현된 회로는 10 mm × 5 mm의 크기의 보드로 구성할 수 있고, 6.45 mA@3.3V-21.285 mW의 소비전력을 갖는다. 또한 칩 1개, 수동소자 3개의 개별소자를 사용한다. 따라서 제안된 회로는 기존의 개별소자로 구성된 캐패시턴스 변화 감지기 회로에 사용한 소자의 개수를 줄여 면적을 약 1/5로 줄일 수가 있었다. 이것은 더욱 낮은 가격으로 회로를 구현 할 수 있고, 크기가 작아 더욱 광범위하게 응용될 수 있는 것을 의미한다. 또한 소비전력은 1/20로 줄어들었다.

## 5. 결 론

본 논문에서는 방해물 감지 장치용 캐패시턴스 변화 감지기를 CMOS공정을 사용하여 구현하였다. 구현된 회로는 방해물이 접근할 때의 유전체의 유전율의 변화에 따른 캐패시턴스의 변화를 감지하는 방법을 사용하였다. 이로써 기존의 방해물 감지장치에 비해 작은 크기와 적은 전력소모, 그리고 넓은 감지 범위를 갖는다. 또한 개별소자로 구성했을 때 보다 보드의 구성 면적이 1/5로 줄었다. 이것은 더욱 낮은 가격으로 회로를 구현 할 수 있고, 크기가 작아 더욱 광범위하게 응용될 수 있는 것을 의미한다. 소비전력 또한 1/20로 줄어 저전력을 이용한 동작이 가능하다. 본 논문에서 구현된 캐패시턴스 변화 감지기는 작고, 소비전력이 작으며, 어느 장소이든 설치가 용이하여 현재 사용되고 있는 방해물 감지 장치를 대체할 수 있을 것으로 예상된다.

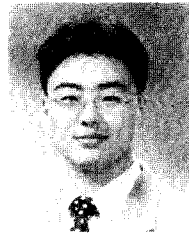
## 참고 문헌

- [1] Behzad Razavi, "Design of Analog CMOS Integrated Circuits", McGraw-Hill, pp. 495-509, 2001.
- [2] B. Gilbert, "A High-performance Monolithic Multiplier Using Active Feed Back", *IEEE J. Solid-State Circuits*, vol. SC-9, pp. 364-373, Dec. 1974.
- [3] Shi-Cai Qin, "A +5V CMOS Analog Multiplier", *IEEE J. Solid-State Circuits*, vol. SC-22, No. 6, pp. 1143-1146, Dec. 1987.
- [4] R. Jacob Baker, Harry W. Li, and David E. Boyce, "CMOS Circuit Design, Layout, and Simulation", *IEEE PRESS*, pp. 685-703, 1998.



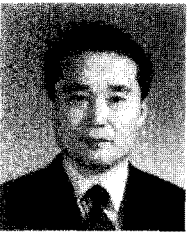
김재민

- 고려대학교 전자공학과 석사 과정
- 연구분야 : 아날로그디지털 집적회로 설계 연구, Capacitance variation detector, 24bit delta-sigma DAC, CMOS attenuator.



송윤섭

- 고려대학교 전자공학과 박사 과정
- 연구분야 : VLSI 설계, 신호처리, 컴퓨터 구조



이상렬

- ICSUN 연구 소장
- 연구분야 : 광관련 반도체 개발, 센서 IC 설계



김수원

- 고려대학교 전자공학과 교수
- 연구분야 : 아날로그디지털 VLSI 설계 기술 개발, 고성능 연결망용 트랜시버 IC 설계, 이동 통신용 부품 설계