

기술특집

AMOLED 최근 연구개발 동향

한창욱, 이한상, 김창연, 김창동, 이남양

(LG. PHILIPS LCD 안양연구소)

I. 서 론

Network의 발달로 인하여 보다 많은 정보를 언제 어디서나 실시간에 접할 수 있는 정보통신 시대가 도래하고 있다. 디스플레이는 정보와 인간의 interface로서 정보통신 기술과 함께 지속적으로 발달될 것으로 예상이 된다. 현재 평판 디스플레이 중 LCD(Liquid Crystal Display)가 휴대 단말기, PC 모니터 그리고 TV에 이르기 까지 다양한 제품에 적용되고 있다. 그리고 OLED(Organic Light Emitting Diode) 디스플레이는 얇은 구조, 빠른 응답 속도 그리고 광시야각 등의 특성으로 인하여 LCD를 대체할 수 있는 차세대 디스플레이로 각광을 받고 있다. 이러한 장점들은 특히 mobile 디스플레이와 동화상 제품에 있어서 유용한 특성이다.

또한 LCD는 backlight를 이용하는 수광형 디스플레이 이지만 OLED는 유기 재료 자체가 빛을 내는 자발광형 디스플레이이다. 따라서 OLED는 backlight가 필요 없으므로 재료 부품비를 줄일 수 있는 이점이 있다. 그리고 향후 유기 TFT와 plastic 기판이 합쳐 질 수 있도록 관련된 재료 및 장치가 개발이 된다면 flexible display라는 새로운 개념의 제품을 만들 수 있을 것으로 기대가 된다. 물론 다양한 제품의 전개를 위해서는 제품 수명이 보장이 되어야 하므로 장수명의 재료와 디바이스 기술들이 개발이 되어야 할 것이다. 그리고 TFT(Thin Film Transistor)로 구동이 되는 AMOLED(Active Matrix OLED)에 있어서 우수한 화질을 확보하고 제조 원가를 낮추기 위하여 다양한 TFT 디바이스 및 구동 기술의 개발이 필요하다.

본 보고서에서는 AMOLED의 개발 현황과 구동 기술 그리고 panel 기술 등에 대하여 소개하고자 한다

II. Active matrix 구동의 필요성

Passive matrix는 디바이스의 구조가 단순하여 제조가

용이하지만 고 품질의 제품에 적용하기 어려운 단점이 있다. Passive matrix는 multiplex 구동의 특성상 짧은 시간 동안에 높은 휘도가 필요하게 된다. 예를 들어 64-row full 칼라 디스플레이의 경우에 평균 밝기가 100 cd/m^2 의 백색 화면을 얻기 위한 Red, Green 그리고 Blue sub-pixel의 요구 휘도를 계산하여보자. 만약 30% Red, 60% Green 그리고 10% Blue가 필요하다고 가정을 하고 개구율이 60%라고 하면 Red, Green 그리고 Blue의 peak 휘도는 각각 $28,800\text{ cd/m}^2$, $57,600\text{ cd/m}^2$, $9,600\text{ cd/m}^2$ 가 요구된다.^[1] 이와 같이 단위 화소에서 높은 휘도가 요구되므로 디바이스의 수명이 짧아지는 문제가 생기게 된다. 그리고 높은 휘도 영역에서 구동을 하므로 디바이스의 효율이 낮은 영역을 이용하여야 하고 또 multiplexing 구동으로 인한 capacitive 및 resistive loss가 생기므로 소비 전력이 증가하는 단점이 있다.^[2] 따라서 passive matrix 방식은 낮은 해상도의 저 가격 제품에 유용한 방식이다.

반면에 Active matrix 방식은 TFT와 capacitor의 memory 기능을 이용하므로 단위 화소의 요구 휘도가 passive matrix보다 훨씬 낮다. 예를 들어 XGA full 칼라 디스플레이의 경우에 평균 밝기가 100 cd/m^2 의 백색 화면을 얻기 위한 Red, Green 그리고 Blue sub-pixel의 요구 휘도를 계산하여보자. 만약 30% Red, 60% Green 그리고 10% Blue가 필요하다고 가정을 하고 개구율이 40%라고 하면 Red, Green 그리고 Blue의 휘도는 각각 225 cd/m^2 , 450 cd/m^2 , 75 cd/m^2 가 요구된다. 따라서 TFT-LCD와 같이 note book PC, PC monitor 그리고 TV 등의 제품에 적용하기 위해서는 Active matrix 방식이 필요하다.

III. AMOLED 개발 현황

현재 AMOLED 개발에 참여하고 있는 디스플레이 업체는 일본에서는 도시바, 소니, SK(Sanyo-Kodak) 디스플레이 그리고 파이오니아 등이 있으며 2인치급의 휴대폰용 디스플레이를 개발하였을 뿐 아니라 17인치, 14인치 그리고

13인치 등의 대형 디스플레이도 개발하고 있다. 미국에서는 UNIAX를 인수한 DuPont에서 4인치급을 개발하며 생산을 준비하고 있다. 국내에서는 LG, PHILIPS LCD가 2000년에 4인치급 디스플레이를 삼성 SDI가 2001년도에 15인치급 디스플레이를 개발한 바 있다. 각종 전시회 및 학회에 발표되었던 AMOLED 샘플은 [표 1]에 정리 되어져 있으며 [그림 1, 2, 3]에 전시되었던 샘플 사진을 소개하였다.

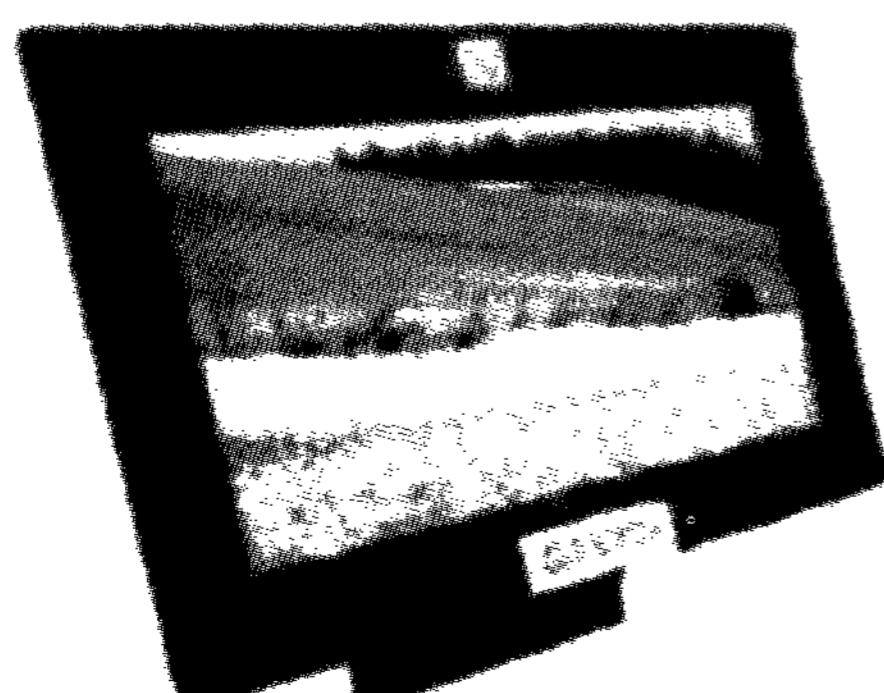
[표 2]에는 디스플레이 업체들의 AMOLED 생산 계획을 소개하였다. 휴대폰용 디스플레이가 SK 디스플레이, ELDIs 등을 통하여 2003년 경에 출시될 예정이다.



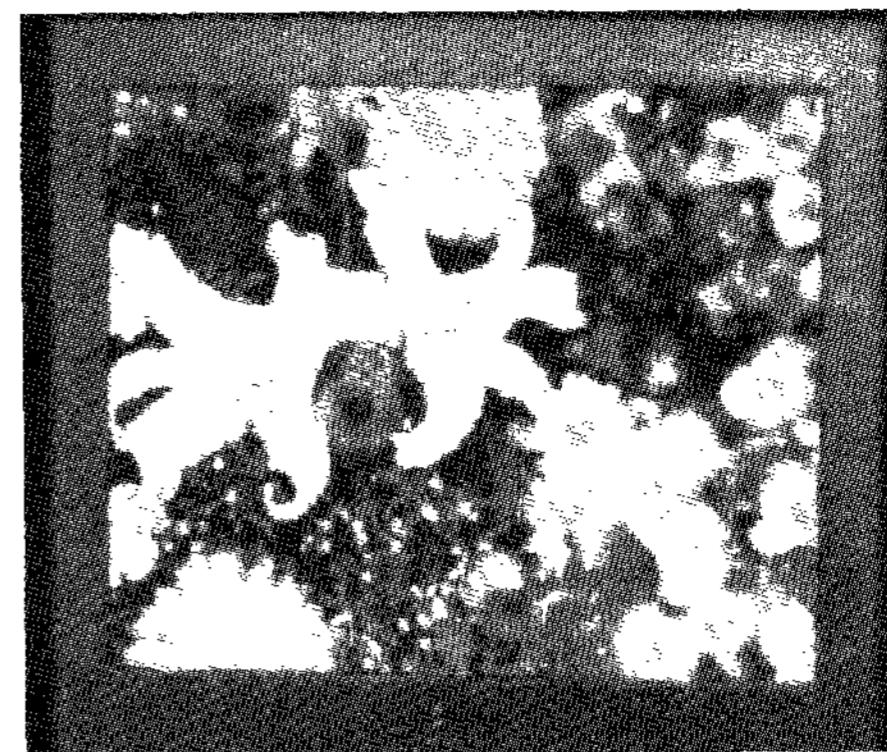
[그림 1] TMD 17" WXGA

[표 1] AMOLED Prototypes

회사	개발 내용
Toshiba	2.2" QCIF, 17" WXGA Ink Jet Printing
Sony	24", 13.1" SVGA, Shadow mask, Compensation Design
SK Display	2.2", 5.5", 13.7" WXGA Shadow mask
Seiko	2.1", 2.8", Ink Jet Printing
Pioneer	1.8", Shadow mask
DuPont	4" QVGA, Ink Jet Printing
LG. PHILIPS LCD	4" QVGA, Compensation Design
SS SDI	15" XGA, Shadow mask



[그림 2] SK Display 13.7" WXGA



[그림 3] Sony 13.1" XGA

[표 2] AMOLED Production Plan

Company	Sheet Size (mm)	Capacity (sheets/m)	Production Start
ELDis	600 × 700	15	1Q03
SK Display	300 × 400	8	2Q02
	550 × 670	195	2Q03
Seiko	400 × 500		
Sony	600 × 720		1Q03
Toshiba	400 × 500		

자료 : iSuppli/SRI 2002년 3월

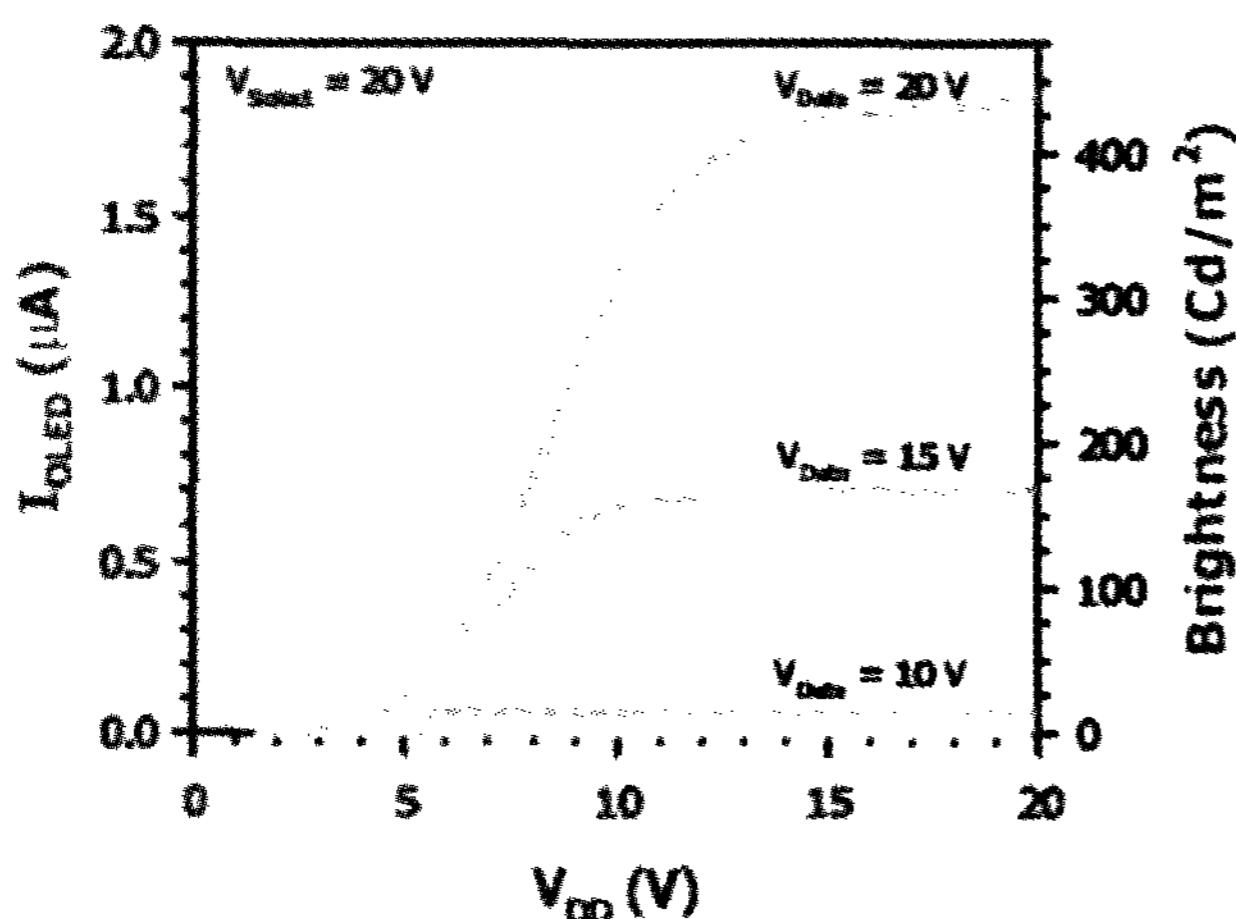
IV. Active Matrix Backplane 기술

AMOLED 구동을 위하여 전체 frame시간동안 Active matrix backplane으로부터 OLED에 지속적으로 전류가 공급되어야 한다. 따라서 적어도 2개의 transistor가 필요하게 된다. 현재 생산에 적용되는 active matrix backplane은 amorphous silicon과 polysilicon이 주류를 이루고 있다. LCD용 active matrix backplane으로 주로 사용되는 amorphous silicon은 생산성이 뛰어나고 전류 균일도가 우수하지만 현재 OLED용 active matrix backplane은 주로 polysilicon을 사용하고 있다. 그 이유는 [표 3]에 나타난 것처럼 p-Si TFT가 a-Si : H TFT보다 더 많은 전류를 공급할 수 있고 long-term stability가 뛰어나기 때문이다.

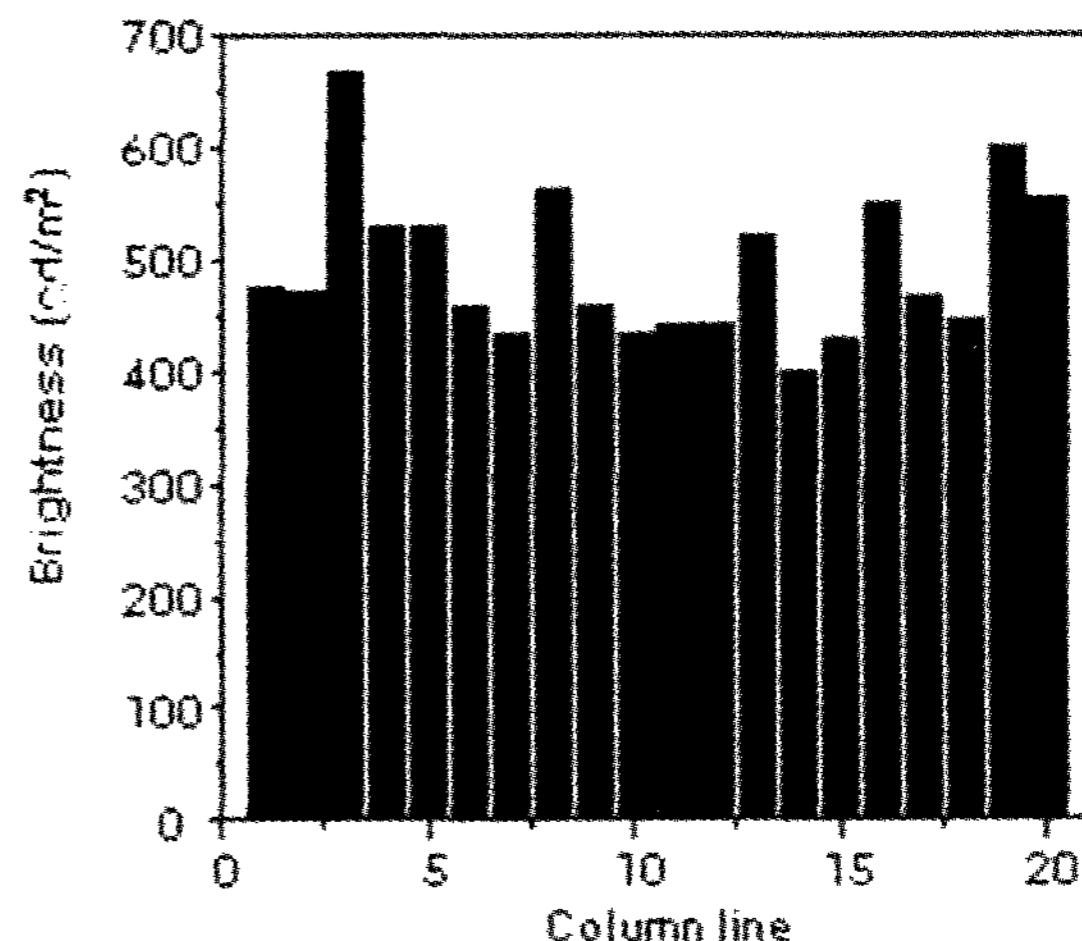
a-Si : H TFT의 경우 현재의 OLED 효율 수준에서는 전류량이 부족하고 또 구동 전압이 높아 stability면에서 불

[표 3] Active Matrix backplane

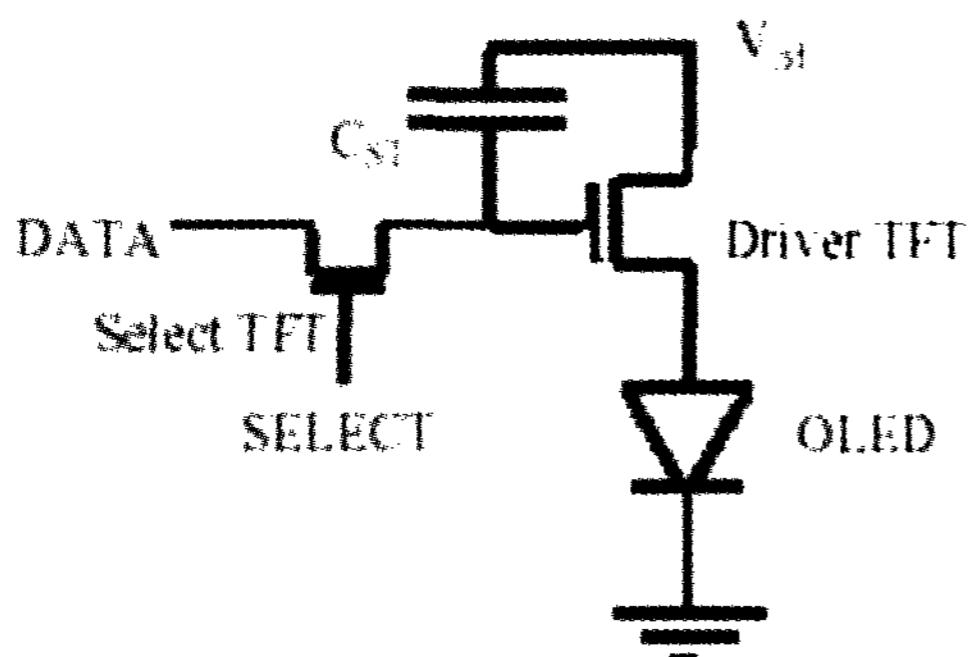
	a-Si : H TFT	p-Si TFT
Mobility(n type) (cm ² /Vsec)	0.5 ~ 1	100 ~ 150
Process Temp. (°C)	~ 350	430
Stability	Issue	Good
Uniformity	Good	Issue
Drivers	External	Integrated



[그림 4] Phosphorescent OLED를 구동하는 a-Si : H TFT의 전류 전압 특성



[그림 6] 화면 내 휘도 균일도



[그림 5] 2-TFT AMOLED pixel circuit

리한 문제점이 있다. 또한 현재 가능한 device가 n-type으로 cathode와 anode를 바꾼 inverted OLED 구조를 택하여야 하는 문제점이 있다. 이 문제들 중에서 전류량의 부족을 해결하고 stability를 향상시키기 위하여 고효율의 phosphorescent OLED를 이용하여 a-Si : H TFT로 구동하는 연구 그룹이 있다.^[3] Phosphorescent OLED의 효율이 fluorescent보다 3배정도 향상이 되면 TFT aspect ratio (W/L)를 줄이고 [그림 4]와 같이 Driver TFT의 V_{gs} (gate와 source의 전압차)를 줄일 수 있다. 하지만 p-Si TFT 구동 전압보다는 아직 높은 수준이므로 stability의 개선이 필요하다.

그리고 아직 기술적인 과제가 많이 있지만 유기 TFT 역시 OLED용 active matrix backplane의 훌륭한 후보가 될 수 있다.

V. Active Matrix Addressing 기술

1. Conventional Voltage Addressing

[그림 5]는 active matrix를 이용한 OLED 소자 구동의 pixel 구조를 보여주고 있다. 구동 원리를 보면 gate가 turn on되는 동안 source line에서부터 화면의 신호가 Select TFT를 통해 Cst에 저장된다. 이 신호 값이 OLED 구

동 소자인 Driver TFT를 작동시켜 OLED에 흐르는 전류를 제어하여 휘도를 조절하게 된다. 그리고 Select TFT가 turn off 되더라도 Cst에 저장된 전압 값에 의해 Driver TFT를 구동하기 때문에 다음 화면의 화상 신호가 들어올 때까지 계속적으로 전류가 OLED 소자로 흘러 빛을 발하게 된다.

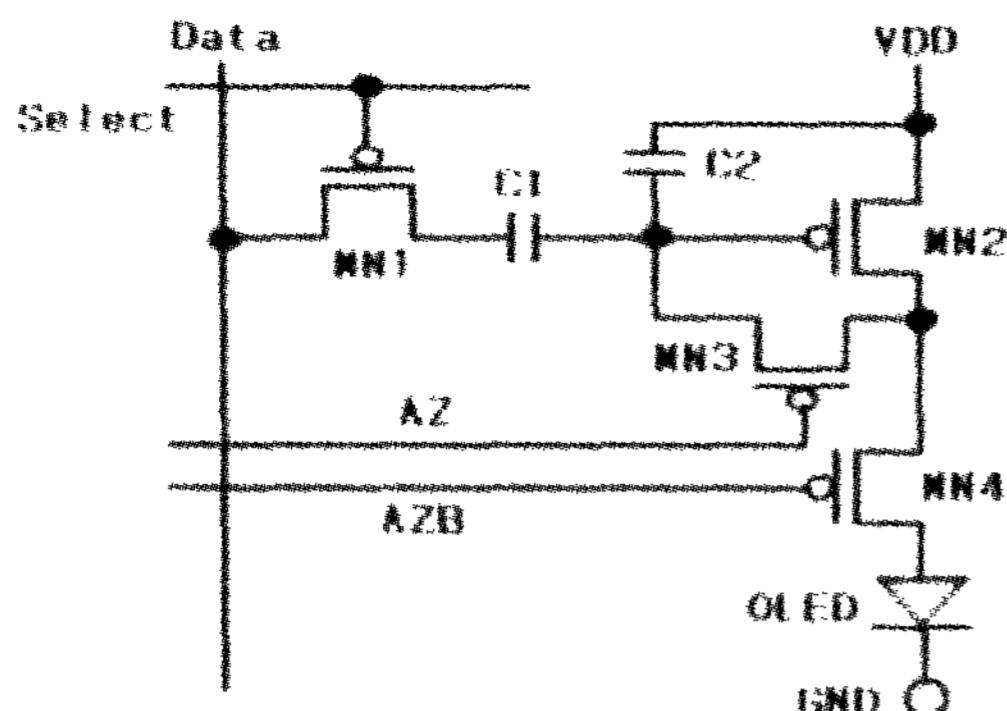
Active matrix를 이용하여 OLED display를 구동함에 있어, 앞에서 설명한대로 많은 장점들이 있지만 이와 반대로 휘도가 불균일하다는 단점도 있다. Active matrix로 사용되는 LTPS(Low Temperature Poly Silicon) TFT 소자는 LASER를 이용하여 결정화하는 기술이 많이 활용되고 있다. 이때 결정화에 따른 소자 특성이 특히 threshold voltage 차이에 의하여 TFT의 전류량이 차이가 나게 된다. Driver TFT의 소자 특성이 디스플레이 내에서 인접한 pixel 간에 차이를 보이게 되면 [그림 6]처럼 동일한 화면 신호(Driver TFT의 gate-source 전압)에 대해 위치 별로 Driver TFT의 전류량이 서로 달라 서로 다른 휘도를 보이게 된다.^[4] 이로 인하여 디스플레이 전체적으로 휘도의 균일도가 떨어지게 된다. 디스플레이 내에서 인접한 pixel 사이의 휘도 차이가 2% 이하가 되어야 사람의 눈에 인식이 안 된다는 연구 결과^[5]가 있으므로 LASER LTPS TFT back-plane를 이용하는 AMOLED의 경우 휘도 균일도를 향상시키는 기술이 필요하다.

2. 보상 회로를 이용한 구동

보상 회로를 이용한 구동에는 크게 두가지로 나누어 전압 보상 방식과 전류 보상 방식이 있다.

1) 전압 보상 방식

전압 보상 방식은 Driver TFT의 소자 특성 중 Driver TFT의 threshold voltage만을 보상하는 원리로 되어 있다. 전압 구동방식을 이용한 보상 방식의 대표적인 예는 [그림 7]과 같은 Sarnoff 사의 방식이 있다.^[6] 구동 원리를 보면 gate turn on과 동시에 AZ도 turn on시키고 AZB는 turn

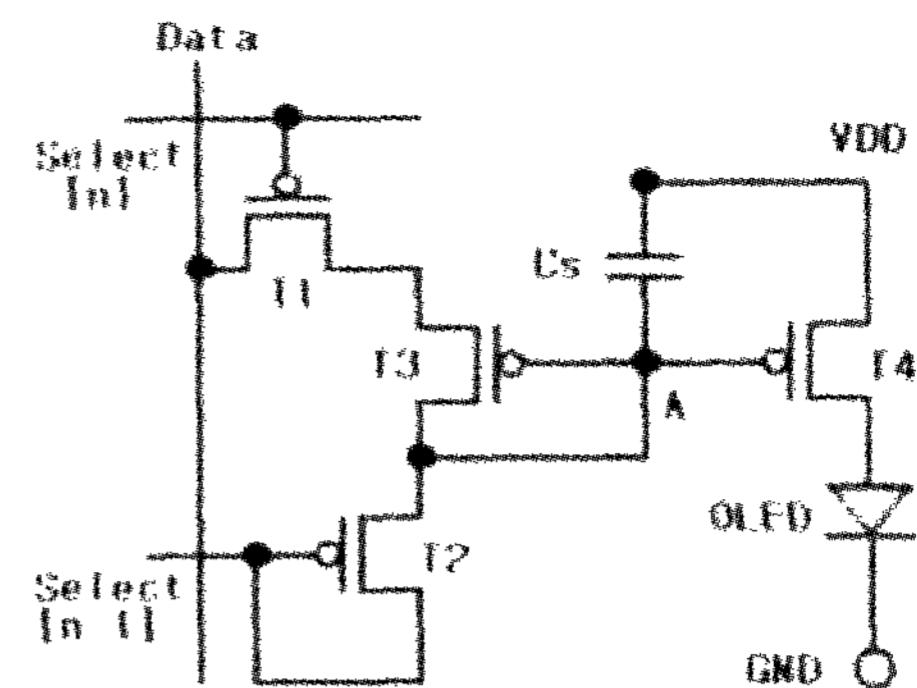


[그림 7] 전압 보상 Pixel의 구조 I

off 시키므로 OLED 구동 TFT의 threshold voltage를 C2에 저장시킬 수 있다. 그 후 AZ를 turn off시키고 화면 신호를 인가하게 되면 C1과 C2의 capacitor coupling에 의해서 이전에 저장된 threshold voltage에 화면 신호 전압이 추가된 전압이 C2에 저장되게 되고, 이렇게 함으로써 OLED 구동 TFT 소자의 threshold voltage를 보상한다. 그러나 [그림 7]구조의 보상 회로에서 문제점은 AZ 신호에 의하여 TFT를 turn off시 발생하는 kick back이 C2에 저장된 threshold voltage을 변하게 할 수 있다는 것이다.

최근에 발표된 다른 전압 보상 구조로는 [그림 8]과 같은 SDI사의 방식이 있다.^[7] 구동 원리를 보면 T2를 turn on시켜 Cs에 data 전압 보다 작은 V1 전압을 저장시킨다. 그리고 T2를 turn off 시키고, T1을 turn on시켜 data line에 화면 신호 전압(Vdata)를 입력시키면, T3가 diode 연결되어 Cs에는 ($V_{data} + V_{thT3}$)가 저장되고 이렇게 Cs에 저장된 전압이 Driver TFT인 T4를 동작시켜 OLED를 발광시키게 된다. 여기서 T3와 T4의 threshold voltage를 같게 pixel을 구성하면 T4는 $\{VDD - [(V_{data} + V_{thT3}) - V_{thT4}]\}$, 즉 $(VDD - V_{data})$ 에 의해 OLED 밝기가 제어되게 되므로 threshold voltage가 보상이 되게 된다.

[그림 9]도 최근에 발표된 전압 보상 pixel 구조이다.^[8] 구동 원리는 [그림 8] 구조와 동일하고, 다른 점은 C1 초기화 경로와 신호 전압 인가 경로가 같다는 것이다. 그러나 [그림 8, 그림 9]와 같은 보상 방식은 V_{data} 로 C_s 에 저장하기 전에 V_{data} 보다 낮은 전압으로 충전시켜야 하므로 초



[그림 9] 전압 보상 Pixel의 구조 III

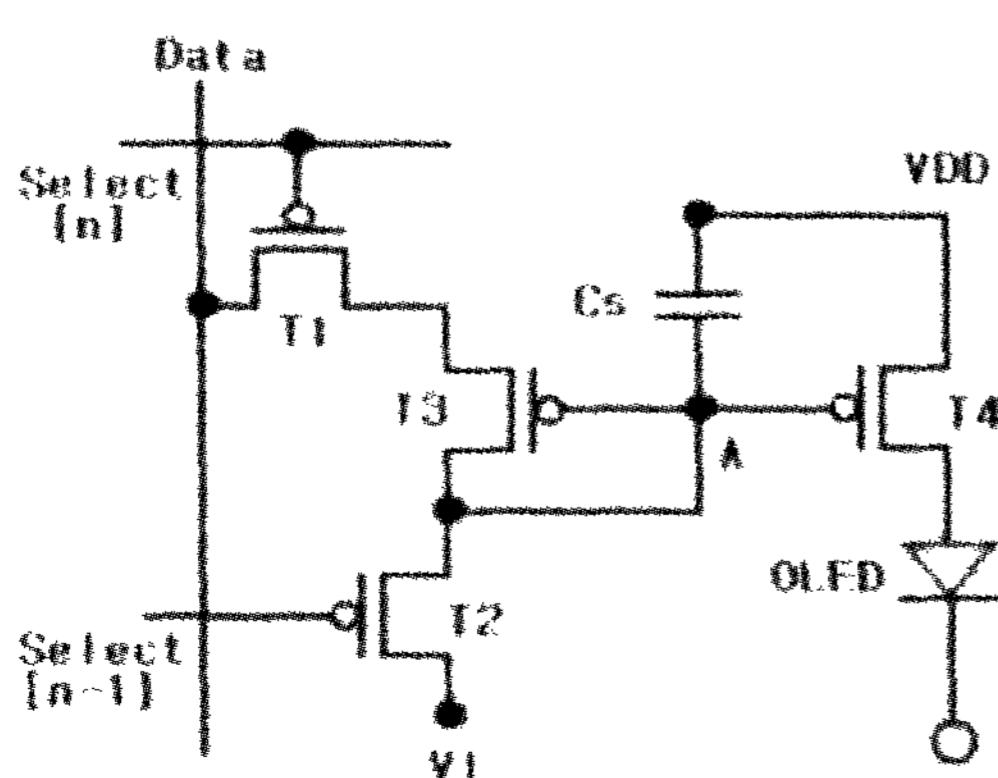
기화가 반드시 필요하고, 이 초기화 구간 동안 OLED는 가장 밝게 발광하므로 Contrast Ratio가 낮아지는 문제가 있다.

2) 전류 보상 방식

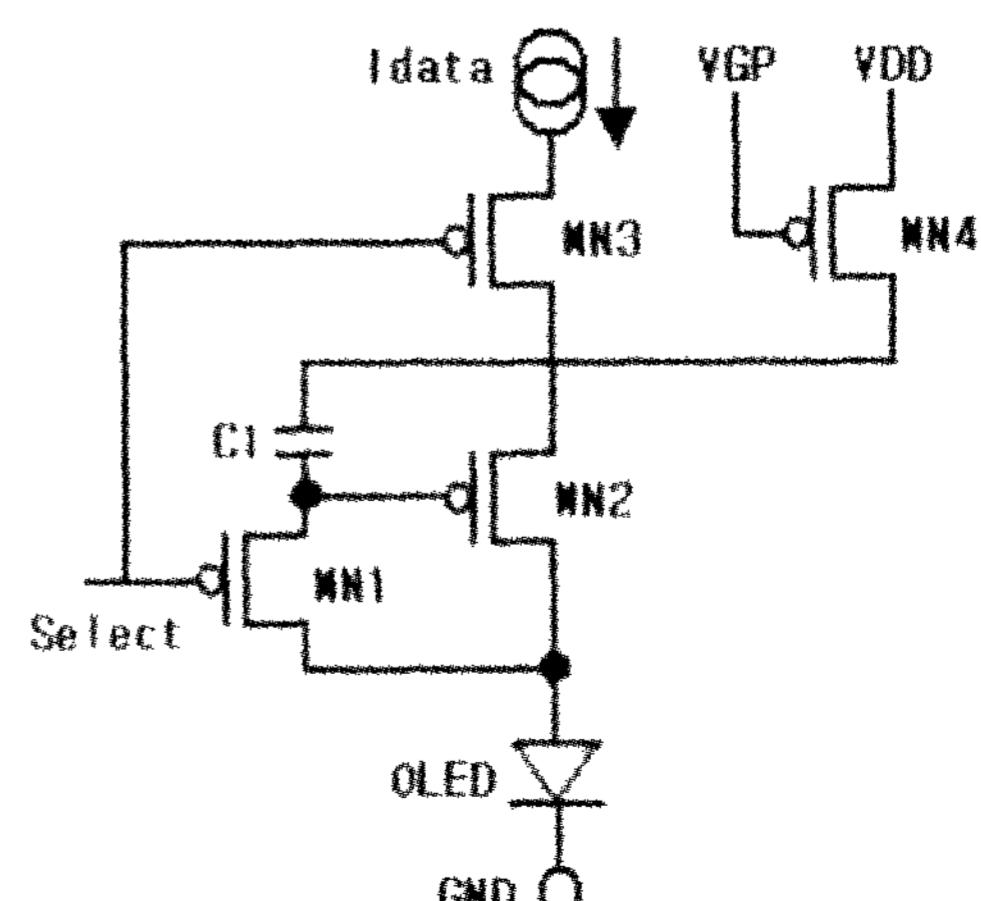
전류 보상 방식은 Driver TFT의 threshold voltage, mobility를 보상하는 원리로 되어 있다. 전류 보상을 이용한 구동은 Driver TFT의 drain 단과 gate 단을 연결하여 diode로 동작시켜 구동하는 방식과 current mirror로 pixel을 구성하여 구동하는 방식으로 나눌 수 있다.

Driver TFT를 diode로 동작시켜 구동하는 구조로는 [그림 10]과 같은 Sarnoff 사의 방식이 있다.^[6] 구동원리를 보면 gate turn on시 화면의 신호를 전류로 공급함으로써 신호 전류를 흘리기 위한 Driver TFT의 gate 전압이 C_{st} 에 저장된다. Driver TFT의 drain단과 gate단이 연결되어서 Driver TFT는 다이오드로 동작하기 때문에 가능하다. Gate turn off 후에 power line쪽의 전압원과 연결을 시켜 줌으로써 한 화면 동안 빛을 내게 된다. 즉 구동 TFT의 소자 특성 차이에 상관없이 OLED에 인가되는 전류의 값은 화면 신호로 들어오는 전류의 값이 된다.

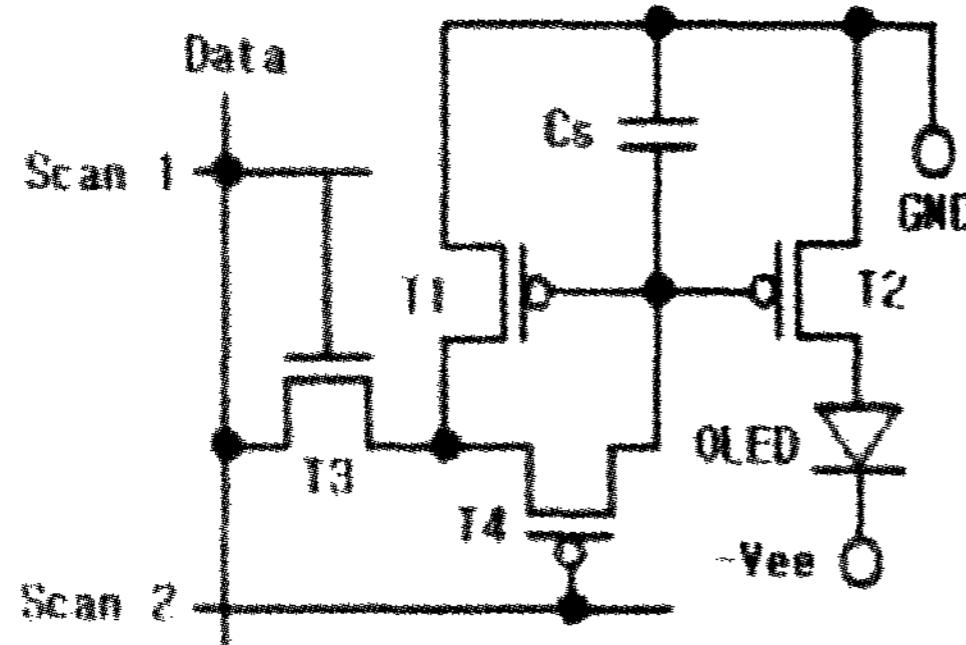
따라서 획도의 불균일성이 개선될 수 있다. 그러나 화면 신호 전류에 의해 C_{st} 에 구동 전압이 저장되는 때와 구동 전압이 저장된 후 구동 TFT의 source를 power line에 연결된 때의 Driver TFT의 drain과 source 사이의 전압이



[그림 8] 전압 보상 Pixel의 구조 II



[그림 10] 전류 보상 Pixel의 구조 I



[그림 11] 전류 보상 Pixel의 구조 Ⅱ

다르게 되어 인가한 화면 신호와 다른 전류가 OLED 소자로 흐르게 될 수 있는 문제점이 있다.^[9]

Current mirror로 pixel을 구성한 구조로는 [그림 11]과 같은 Sony사의 방식이 있다.^[10]

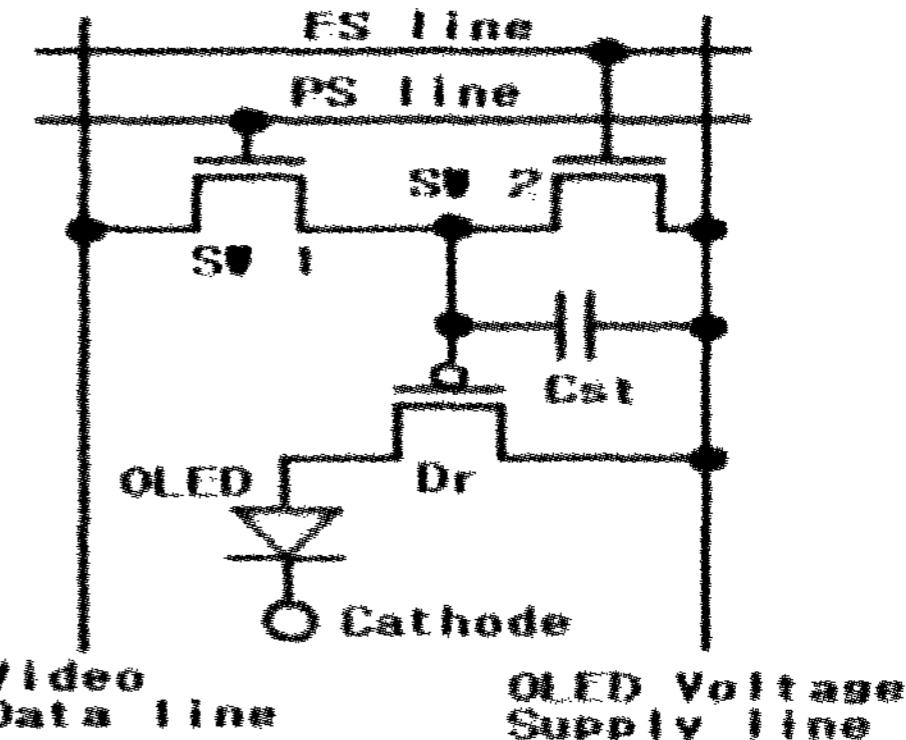
구동원리를 보면 스위칭 TFT를 모두 turn on 시키면 T1은 다이오드로 되어 source line을 driver IC에서 sink하는 전류에 의해서 sink되는 전류가 흐를 수 있도록 Cst에 전압이 인가된다. 여기에서 T1과 T2의 소자 특성을 동일하도록 pixel을 구성하게 되면, T1과 T2의 gate 전압이 동일하기 때문에 T1과 T2 각각에 흐르는 전류는 동일하게 된다. 그 후 T4과 T3를 차례대로 turn off 하면 다음 화면 신호가 인가 될 때까지 Cst에 저장된 전압으로 Driver TFT인 T2는 전류를 OLED에 공급한다. 즉 OLED에 흐르는 전류는 T2 TFT의 소자 특성에 상관없이 driver IC에서 sink하는 전류의 양으로 결정된다. 따라서 구동 TFT의 특성 차이로 인한 휘도의 불균일성이 개선될 수 있다. 그러나 [그림 11]와 같은 구조에서는 T1 TFT와 T2 TFT 각각의 source와 drain 사이의 전압이 다르게 되어 T1에 흐르는 전류와 T2에 흐르는 전류가 다를 수 있는 문제점이 있다.

3) 디지털 구동 방식

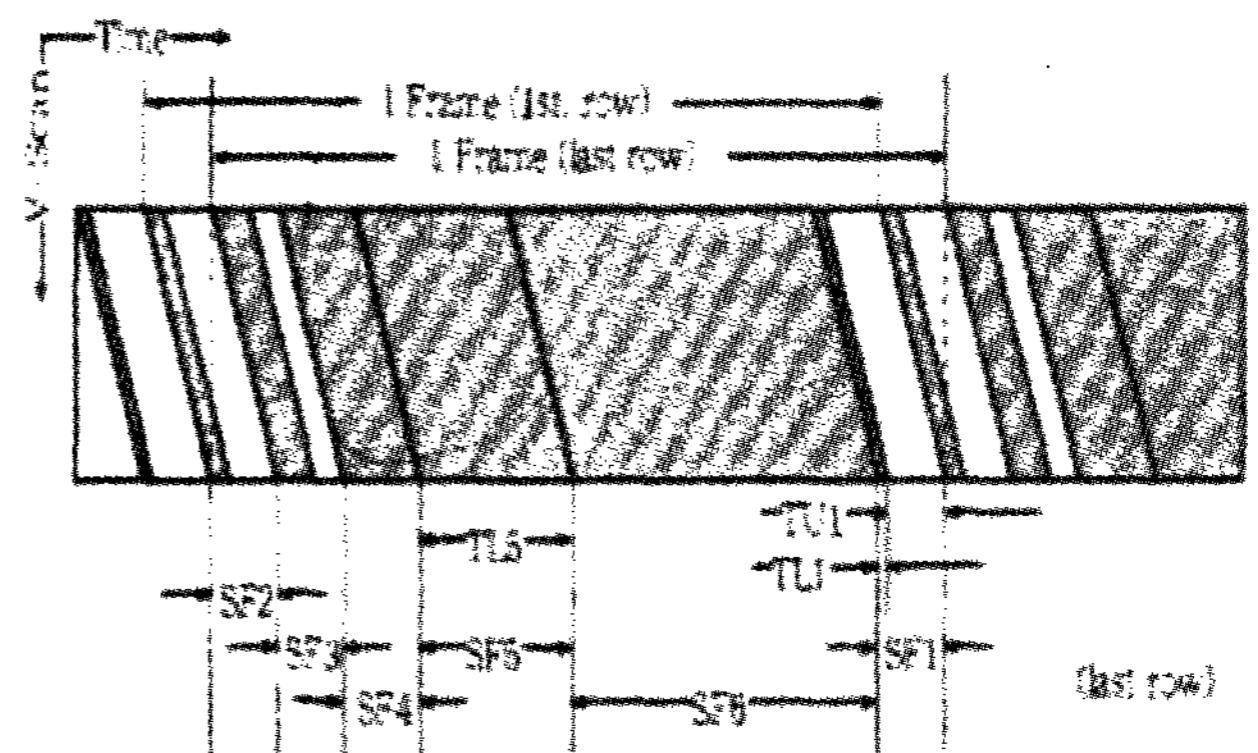
디지털 구동 방식은 OLED 구동시 소자 특성 차이로 휘도 불균일의 원인이 되는 Driver TFT를 소자 특성 변화가 가장 작은 영역에서 구동 시킴으로써 휘도 불균일을 개선하는 방식이다. 즉 Driver TFT가 연속된 analog gate 전압이 아닌 on/off 디지털 gate 전압에 의해 동작하게 된다. 디지털 구동 방식은 TRG(Time Ratio Gray) 방식과 ARG(Area Ratio Gray) 방식으로 나눌 수 있고 TRG와 ARG를 병행하여 구동 방식도 있다^[11].

(1) TRG 방식

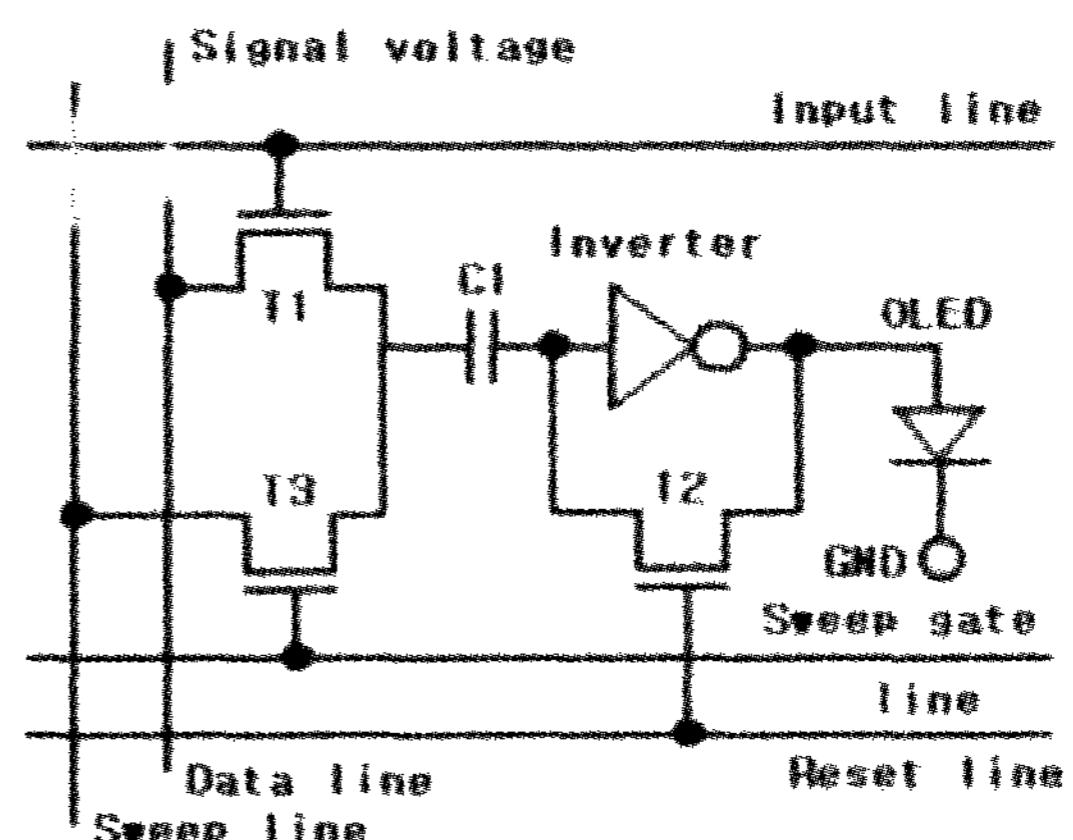
[그림 12]은 TRG 방식을 적용한 SEL사^[12]의 pixel 구조이고, [그림 13]은 이 pixel을 구동하기 위한 구동 타이밍도이다. 구동 원리를 보면 하나의 frame 시간을 가중치가 다른 6개의 sub-field 시간으로 나눠 입력 디지털 신호에 따라 sub-field 시간 동안 선택적으로 켜주거나 꺼주어서 계조를 표현하게 된다. 즉 구동 Driver TFT는 on/off로만 동작하게 되어 휘도 불균일이 개선하게 된다. 그러나



[그림 12] TRG 방식의 Pixel 구조



[그림 13] TRG 방식 구동 타이밍도

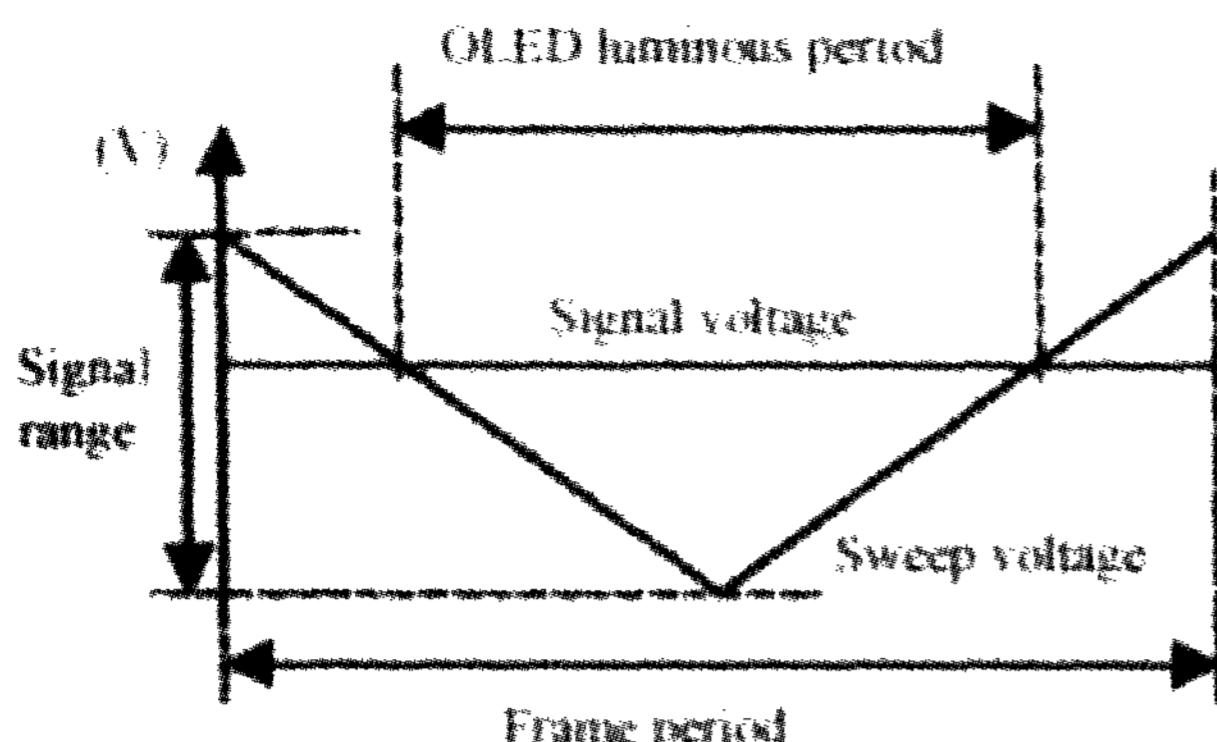


[그림 14] TRG 방식의 Pixel 구조

위와 같은 TRG 방식의 경우, gamma 보정이 어렵고 스위칭 TFT의 동작 속도 한계로 인하여 구동 주파수가 높아지면 gray 구현에 제한을 받게 되며 별도의 frame memory가 필요한 단점이 있다.

위의 단점을 개선한 TRG 방식으로 [그림 14]와 같은 Hitachi사의 방식이 있다.^[13]

구동 원리를 보면 T1, T2를 on시키고 data line에 신호 전압을 인가하면 C1 양단에는 신호 전압(Nx지점)과 구동 용 inverter의 reset 전압(Nr지점)이 걸리게 된다. 여기서 reset 전압은 inverter의 turn on과 turn off 전압의 중간 값이 되고, 이 순간의 inverter는 turn on 또는 turn off 순



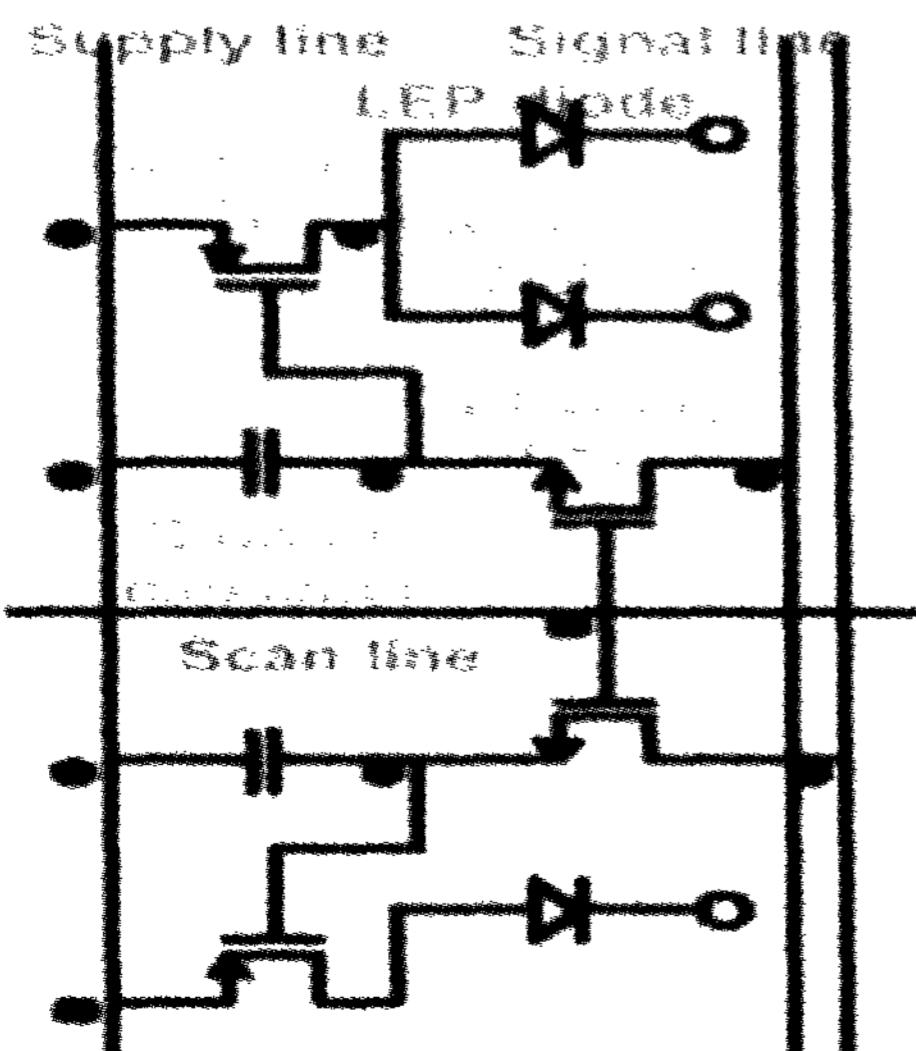
[그림 15] 구동 타이밍도

간이 된다. 따라서 C1의 양단 중 Nx에 신호 전압 보다 큰 전압이 인가 될 경우, Nr의 전압이 처음에 걸린 reset 전압 보다 높아져 inverter는 turn off 된다. 반대로 신호전압보다 작은 전압이 걸릴 경우에는 inverter가 turn on이 되고 OLED를 발광 시키게 된다. 따라서 T1, T2를 turn off시키고, T3를 on 시켜 sweep line을 통해 [그림 15]와 같은 sweep voltage 신호를 인가하게 되면 신호 전압의 크기에 의해 OLED 발광 시간이 제어된다.

여기서 OLED 구동용 inverter는 on/off로만 동작하게 되어 휘도 불균일이 개선하게 된다. 그러나 위와 같은 구동이 되기 위해서는 구동용 inverter의 gain이 크게 해주어야 하는 어려움이 있다.

(2) ARG 방식

[그림 16]은 CDT & Seiko Epson사의 ARG 방식의 pixel 구조이다.^[14] 여기서 계조는 OLED의 발광 면적을 조절함으로써 표현하게 된다. 여기서 Driver TFT는 역시 on/off로만 동작하게 된다. 그러나 sub-pixel로 계조를 구현하기 때문에 구현 계조수에 제한을 받고, gamma 보정이 어렵게 된다.



[그림 16] ARG 방식의 Pixel구조

VI. Active Matrix구동에서 고려할 점

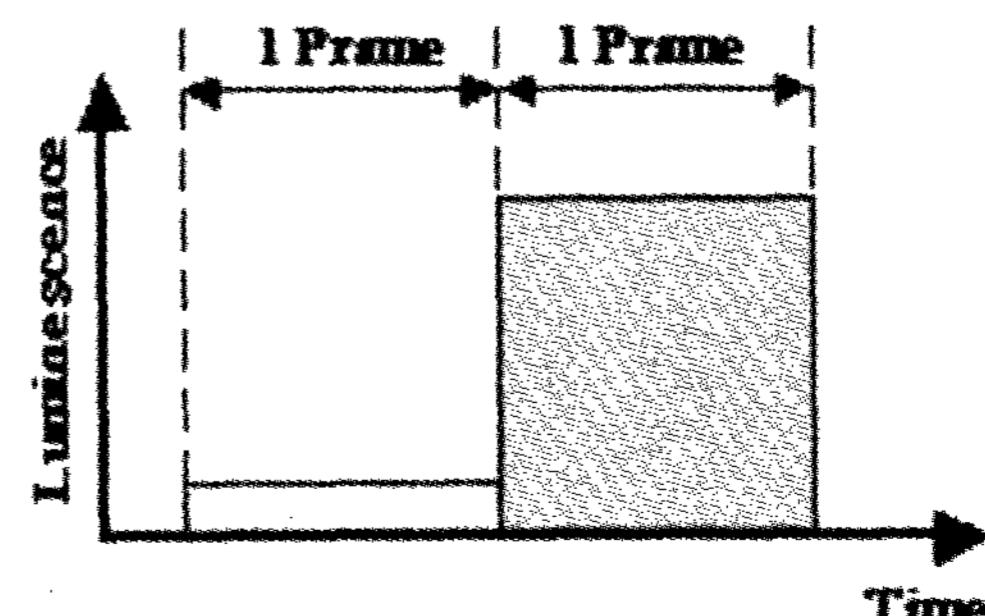
앞에서 구동 방식에 따른 구동 원리에 대해서 정리해 보았다. 먼저 AMOLED 구동시 가장 issue가 되는 휘도 불균일도 관점에서 본다면, 디지털 구동 방식이 전 gray 영역에서 비슷하게 우수하며, threshold voltage 및 mobility 보상을 해주는 전류 보상 방식이 낮은 gray 영역과 높은 gray 영역에서 휘도 불균일도 차이는 있지만 그 다음으로 우수하다. Threshold voltage 보상을 해주는 Sanoff사의 전압 보상 방식의 경우는 낮은 gray 영역에서 휘도 불균일도 크나 2-TFT 구동 보다는 좋다고 볼 수 있다.^[15] 전압 보상 방식과 2-TFT 방식에서 panel 크기가 커질수록 power 배선 저항이 커지고, 또한 해상도가 증가할수록 power 배선에 흐르는 전류가 커져 power 입력측에서 멀어질수록 pixel에 인가되는 power 전압이 감소하게 된다. 이 전압 감소는 휘도 불균일도를 크게 하는 요인이 될 수 있어 이에 대한 대응 방안이 필요하다.

전류 보상 방식에서는 pixel 구동하는 driver IC의 출력 전류가 타 구동 방식에 비해 매우 작다. 따라서 panel 크기가 커질수록 data line 부하가 커지게 되고, 해상도가 증가 할수록 구동 시간이 작아져 작은 전류로 data line과 pixel을 총 방전 하는데 문제가 있을 수 있으므로 이에 대한 대응 방안이 필요하다.

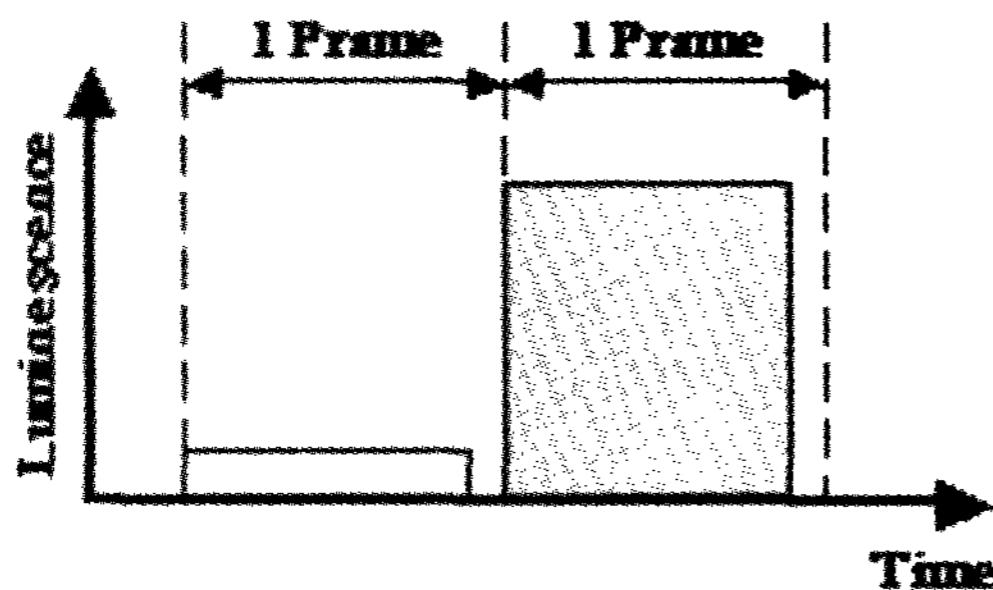
디지털 구동 방식에서는 휘도 불균일도 면에서 가장 우수하지만, 구현 계조 수가 제한되고 gamma 보정의 어려움 등의 문제가 있으므로 Hitachi사 구동 방식과 같은 새로운 구동 기술이 필요하다.

Active matrix를 이용한 OLED 구동시 고려되어 야 할 다른 요소로 motion blur 현상이 있다. TRG 방식을 제외한 AMOLED 구동은 펄스 구동을 사용하는 passive matrix와 다르게 pixel을 dc로 구동하게 되어 있다. 빠르게 변하는 동영상을 AMOLED를 통해 표시하면 [그림 17]과 같이 frame 시간 단위로 하나의 pixel에서의 휘도가 변하게 된다.

따라서 frame과 frame 경계에서 사람은 두 frame 휘도의 중간값으로 인식하게 되고, 이로 인해 빠른 동영상을 AMOLED를 통해 본다면 대체로 영상 경계가 뚜렷하지 못



[그림 17] Active Matrix에서의 pixel 구동



[그림 18] Motion Blur를 제거하기 위한 구동

하고, 흐려지게 되는데, 이것을 motion blur 현상이라고 한다.^[16] 빠른 응답 속도를 장점으로 가진 OLED를 TV application용으로 사용하고자 한다면, 이 motion blur 현상 제거는 향후 AMOLED 개발에 있어서 결코 간과해서는 안 될 사항이다.

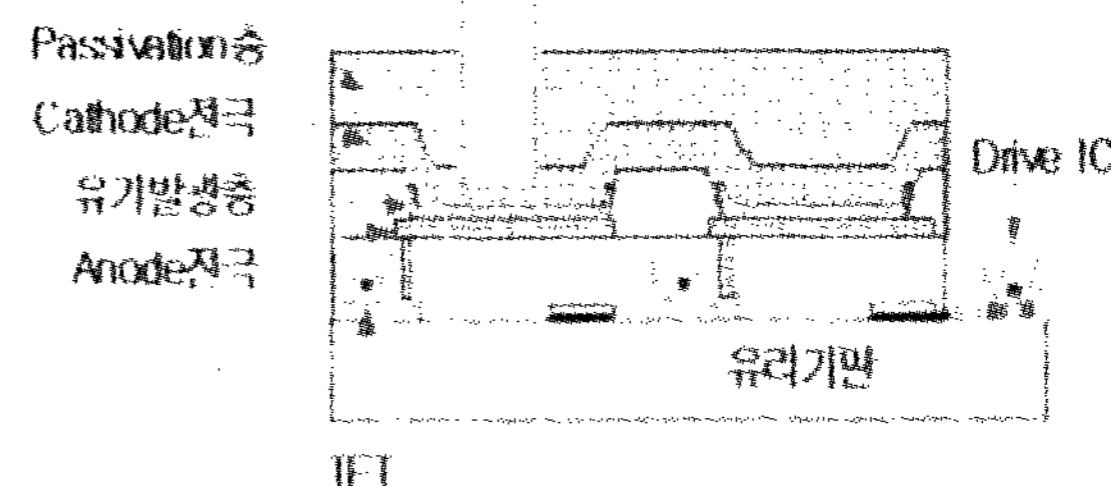
Motion blur 현상을 제거하려면 [그림 18]과 같이 frame과 frame 사이를 black으로 되도록, 즉 펄스 파형으로 되도록 구동해야 한다. TRG 구동의 경우, AM 구동이지만 펄스 구동 방식을 사용하기 때문에 motion blur 면에서 효과가 있다. [그림 11]과 같은 전류 보상 구조의 경우도 T3, T4를 turn on 시켜 전류로 pixel을 구동하기 전에 T4을 turn on 시키게 되면 Cst에 저장된 전압이 T1, T2를 off 시켜주는 전압으로 바뀌게 되어, frame과 frame 사이를 black으로 할 수 있어 motion blur 현상을 제거할 수 있다. [그림 8, 그림 9]와 같은 구동 방식의 경우, 구동 특성상 frame과 frame 사이에서 가장 밝은 휘도를 내기 때문에 motion blur를 더 심하게 할 수 있으므로 이에 대한 보완이 필요하다.

VII. Active Matrix Panel 기술

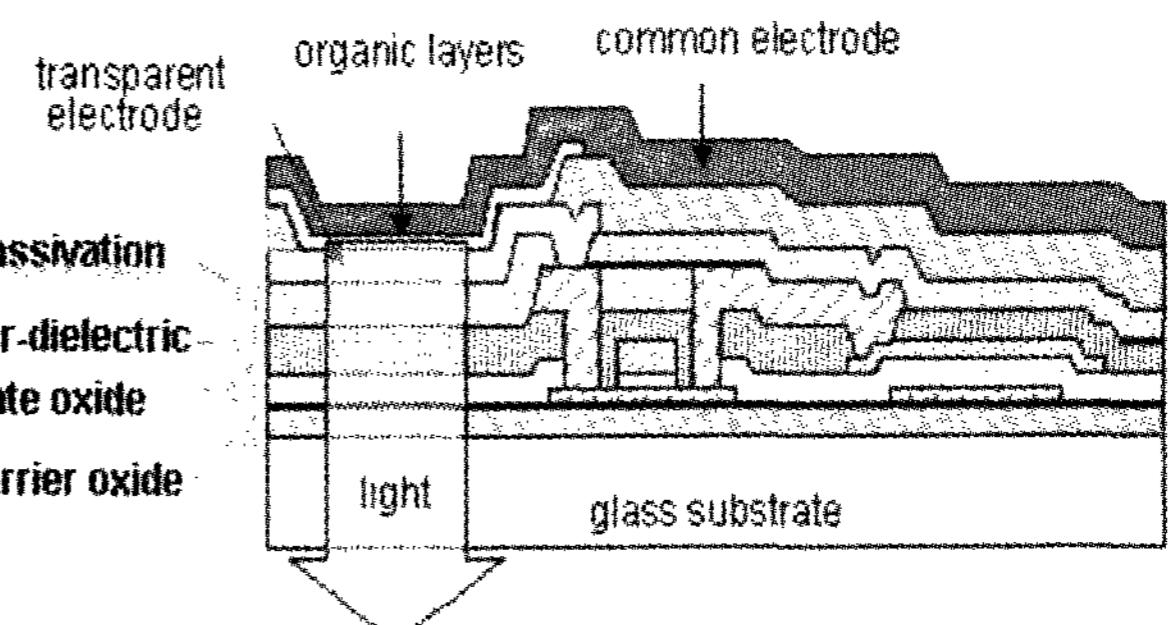
1. Top Emission

LTPS TFT Backplane의 소자 균일도 향상을 위하여 보상 회로를 적용할 경우 sub-pixel내에 여러 개의 TFT가 필요하므로 120ppi 이상 고 해상도의 소면적 디스플레이의 경우는 개구율이 줄어드는 문제가 생길 수 있다. 이런 문제를 해결하기 위하여 TFT Backplane 구조에 상관 없이 [그림 19]와 같이 OLED 빛이 전면으로 발산되는 Top Emission 방식이 연구되었다.^[10] 이 방식을 적용할 경우 anode에서 OLED 빛이 반사되어야 하므로 work function이 크고 반사율이 높은 금속(예: Cr)이 필요하다.

또한 전면 발광을 위하여 투명 cathode(예: MgAg와 IZO)와 투명 passivation 층의 개발이 필요하다. Sony의 경우 전면 발광을 이용하여 색 재현율을 높이는 기술을 보고하고 있다.^[17] 즉 유기물 층의 두께를 최적화하여 micro cavity현상을 이용하므로 Red, Green 그리고 Blue의 색 좌표가 각각 (0.66, 0.34), (0.26, 0.62), (0.15, 0.9) 수준이 되어 색 재현율이 76.7%에 이르는 뛰어난 색상의 디스플레이를 소개하였다.



[그림 19] Top Emission AMOLED 단면



[그림 20] Bottom Emission AMOLED 단면

2. Bottom Emission

Bottom Emission은 OLED의 빛 중 TFT Backplane 방향으로 발산되는 빛을 이용하는 panel 구조이다. 고 해상도의 소면적 디스플레이와 달리 대면적 디스플레이의 경우는 해상도가 낮아 sub-pixel의 크기가 상대적으로 크므로 휘도 균일도 향상을 위한 보상 회로를 적용하더라도 개구율에 크게 영향을 주지 않는다. 따라서 일반적으로 적용되는 OLED 기술을 활용할 수 있는 장점이 있다. 하지만 OLED의 빛이 [그림 20]과 같이 TFT Backplane을 구성하는 inorganic insulator 층을 통과하면서 OLED 특성에 영향을 주는 것이 보고된 바 있다^[18].

LTPS TFT의 inorganic insulator 층은 주로 SiO_x 와 SiN_x로 이루어져 있다. 따라서 OLED의 빛이 SiO_x 와 SiN_x의 계면에서 internal reflection이 발생하여 OLED의 efficiency를 저하 시키고, spectrum을 변화시키는 문제가 발생하게 된다. 따라서 이 문제들을 개선하기 위하여 inorganic insulator 층의 재료 종류와 두께를 최적화 시켜야 할 필요성이 있다. 또한 이들 inorganic insulator 층에 의하여 anode인 ITO의 표면 morphology가 나빠져 OLED의 leakage current가 증가하는 문제가 발생한다. 따라서 ITO 하부에 평탄화 층을 적용하여 ITO의 표면 morphology를 향상 시키는 것과 같은 연구가 필요하다.

VIII. 결 론

OLED를 구동하는 active matrix backplane으로 LTPS

TFT를 주로 사용하고 있지만 디스플레이 휘도의 균일도를 향상하기 위해서는 TFT 소자의 불균일도를 보상하는 TFT 회로 설계가 필요하다. 한편 효율이 높은 phosphorescent OLED를 a-Si : H TFT로 구동할 경우 구동 전압을 낮출 수 있는 가능성은 있지만 아직 long-term stability를 향상 시켜야 하는 과제가 남아 있다. 고화질의 동영상을 재현하기 위해서는 motion blur의 문제를 해결되어야 하며 이를 위한 펄스 구동들이 연구되어야 할 것이다. 그리고 AMOLED panel을 제작할 경우 fine pitch를 요구하는 고 해상도의 제품에는 Top Emission 방식이 유리하고 상대적으로 해상도가 낮은 대면적의 디스플레이에는 Bottom Emission 방식이 유리하다.

참 고 문 헌

- [1] E. I. Haskal et al., SID 02, pp. 76, 2002.
- [2] C. T. H. Liedenbaum et al., Eurodisplay 99, pp. 141, 1999.

- [3] M. Hack et al., Eurodisplay 02, pp. 21, 2002.
- [4] S. J. Bae et al., 20th IDRC, pp. 358, 2000.
- [5] A. K. Jain, 'Fundamental of Digital Image Processing', Prentice Hall, 1989.
- [6] R. M. A. Dawson, IEDM 98, pp. 875, 1998.
- [7] Y. W. Kim et al., IMID 02, pp. 167, 2002.
- [8] S. H. Jung et al., SID 02, pp. 622, 2002.
- [9] Simon W-B et al., IDW'00, pp. 243, 2000.
- [10] Tatsuya Sasaoka et al., SID 01, pp. 384, 2001.
- [11] M. Kimura et al., AMLCD 00, pp. 245, 2000.
- [12] Kanutaka Inukai et al., SID 00, pp. 924, 2000.
- [13] Hajime Akimoto et al., SID 02, pp. 972, 2002
- [14] M. Kimura, et al., Seiko Epson Co., CDT, Display Search.
- [15] D. Fish et al., SID 02, pp. 968, 2002.
- [16] T. Kurita et al., IDW 98, pp. 823, 1998.
- [17] J. Yamada, AMLCD 02, pp. 77, 2002.
- [18] O. H. Kim, Eurodisplay 02, pp. 597, 2002.