

# UMTS 단말기 모뎀의 초기 셀 탐색 파라미터의 영향에 대한 연구

정희원 류 동렬\*, 김 용 석\*, 옥 광 만\*, 최 형 진\*\*

## A Study on Initial Cell Search Parameters in UMTS Terminal Modem

Dong-Ryeol Ryu\*, Yong-Serk Kim\*, Kwang-Man Ok\*,  
Hyung-Jin Choi\*\* *Regular Members*

### 요 약

UMTS는 1) 슬롯 동기 획득, 2)코드그룹 및 프레임 동기 획득, 3) 코드 식별 과정으로 구성된 초기 셀 탐색 방법을 사용한다. 단말 모뎀의 초기 셀 포착 성능은 탐색기의 관찰 구간과 임계값 등의 탐색 파라미터에 의하여 크게 영향을 받는다. 본 논문의 목적은 최소 평균 포착 시간을 구하기 위한 단계별 관찰 구간과 임계값을 구하는데 있다. 본 논문에서는 3단계 탐색과정을 상태 다이어그램을 통하여 모델링하고 이로부터 단계별 평균 검출 시간과 전체 평균 포착 시간을 유도한다. 또한 초기 발진기 오차를 고려한 셀 탐색 알고리즘을 제시하고, 모의 실험 결과와 유도한 단계별 평균 검출 시간을 이용하여 적절한 각 단계별 검출 시간을 설정한다. 각 단계의 최적 임계값은 유도된 전체 평균 포착 시간으로부터 결정될 수 있으며, 결정된 파라미터를 이용하여 다중경로 페이딩 채널에서 500ms이내의 성능을 얻을 수 있었다.

**Key Words** : UMTS, Cell Search, Scrambling Code, SCH, CPICH

### ABSTRACT

In UMTS terminal modem uses 3 step search procedure for initial cell search, which comprises 1) slot synchronization, 2) code group identification and frame synchronization, and 3) scrambling-code identification. The performance of initial cell search procedure depends on search parameters like observation time and threshold. The purpose of this paper is to get the optimal observation time and threshold of each step for minimum mean acquisition time. In this paper we induce mean detection time of each step and mean acquisition time from the model of 3 step search procedure using state diagram. Also we propose initial cell search algorithm which utilize window search method against initial oscillator error, and select an appropriate observation time and threshold of each step by the analysis of simulation and induced result. It is shown that the mean acquisition time in multipath fading channel can be shorter than 500ms by using the determined observation time and threshold of each step.

### I. 서 론

UMTS(Universal Mobile Telecommunication System)는 3GPP(3rd Generation Partnership

Project)에서 표준을 개발하고 있는 WCDMA(W-ideband Code Division Multiple Access) 방식의 대표적인 3세대 이동통신 시스템으로서 셀마다 고유한 스크램블링 코드 및 타이밍을 가지며 SCH

\* (주)삼성전자 통신연구소 모뎀알고리즘Lab (dryyu@samsung.com, yskimasi@samsung.com, okman@samsung.com)

\*\* 성균관대학교 정보통신공학부

논문번호 : 020178-0418, 접수일자 : 2002년 4월 18일

(Synchronization Channel)과 CPICH (Common Pilot Channel)를 이용한 3단계 초기 셀 탐색 방법을 권고하고 있다. 단말기 모뎀은 3단계 탐색 방법에 따라 먼저 PSCH를 이용하여 자신이 속한 셀의 슬롯 타이밍을 획득한 후, SSCH를 이용하여 자신이 속한 셀의 프레임 타이밍 및 스크램블링 코드 그룹을 알아내며, 마지막으로 CPICH를 이용하여 자신이 속한 셀의 스크램블링 코드를 알아낸다<sup>[1][2][3]</sup>. UMTS의 표준은 초기 셀 탐색 시간에 대한 요구사항을 명시하지는 않으나 대부분의 경우 단말기 모뎀은 수 초 이내에 초기 셀 탐색을 완료하는 것이 바람직하다<sup>[4]</sup>.

UMTS 단말기 모뎀의 초기 셀 탐색 동작에 있어 단계별 관찰 시간과 임계값은 전체 셀 탐색 시간에 영향을 미친다. 예를 들어 단계별 관찰 시간 (observation time)을 늘리거나 임계값을 낮게 설정하면 그 탐색 단계에서의 검출 확률은 높아질 것이나 오히려 전체 초기 셀 탐색 시간이 증가하는 부정적인 효과를 가져올 수도 있다. 한편 초기 셀 탐색을 수행할 때는 핸드오프를 위한 인접 셀 탐색 과정과는 달리 단말기 모뎀의 주파수동기가 이루어지지 않은 상태에서 수행되므로 주파수 오차와 clock drift에 의하여 초기 셀 탐색 성능이 저하된다. 주파수 오차는 CPICH 상관을 위한 동기누적길이에 제한을 주게 되며<sup>[6]</sup>, clock drift는 시간이 경과함에 따라 기지국의 프레임경계가 이동하는 현상으로 인하여 셀 탐색 시간에 제한을 주게 된다. 따라서 clock drift의 영향과 초기 셀 탐색 시간을 함께 고려한 탐색 알고리즘 구현과 단계별 최적의 관찰 시간과 임계값의 설정이 요구된다.

본 논문에서는 상태 다이어그램을 통하여 단계별 평균 검출 시간과 전체 평균 포착 시간을 유도하고, clock drift를 고려한 초기 셀 탐색 알고리즘을 제시한다. AWGN채널 및 다중경로 페이딩 채널 환경에서 수행된 모의 실험과 유도한 단계별 평균 검출 시간을 이용하여 적절한 관찰 시간을 설정하고, penalty time을 고려한 평균 포착 시간 분석을 통하여 적절한 임계값의 선택 과정을 보인다.

## II. W-CDMA 시스템의 셀 탐색과 관련된 물리 채널

UMTS의 물리 채널의 기본 단위는 무선 프레임 (frame)이며, 10ms 길이이다. 하나의 무선 프레임은 15개의 슬롯(slot)으로 구성되고, 하나의 슬롯은

2560chip으로 구성된다. 물리 채널 중에서 단말기의 초기 셀 탐색에 이용되는 채널은 SCH와 CPICH이다<sup>[1][2][3]</sup>.

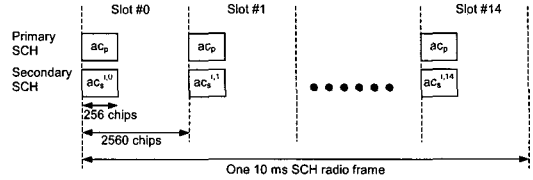


그림 1 Synchronization Channel의 구조

그림 1에 SCH 무선 프레임의 구조를 보였다. SCH는 셀 탐색을 위하여 이용되는 하향링크 신호이다. SCH는 Primary SCH (PSCH)와 Secondary SCH (SSCH)라는 두 개의 부채널 (sub-channel)로 구성된다. PSCH와 SSCH는 매 슬롯의 처음 256칩동안만 전송된다. PSCH에서는 심볼 'a'로 변조된 Primary Synchronization Code (PSC)가 매 슬롯의 시작지점에서 1번씩 전송된다. PSC는 그림 1에서  $C_p$ 로 표기되며, 길이는 256칩이다. PSC는 시스템 내의 모든 셀에서 동일하다. SSCH에서는 심볼 'a'로 변조된 Secondary Synchronization Code (SSC)들의 길이 15인 시퀀스가 반복적으로 전송된다. 이 시퀀스를 SSCH 시퀀스라 부르며, 해당 셀의 하향링크 스크램블링 코드가 어떤 코드 그룹에 속하는지를 가리킨다. SSCH 시퀀스에서 각각의 SSC는 16개의 SSC로부터 선택된다. 그림 1에서 SSC는  $C_{s,i,k}$ 로 표기되며, 길이는 256칩이다. 여기서  $i$ 는 스크램블링 코드 그룹의 번호를 가리키며 0 ~ 63 범위의 값을 가지며,  $k$ 는 슬롯 번호를 가리키며 0 ~ 14 범위의 값을 가진다.

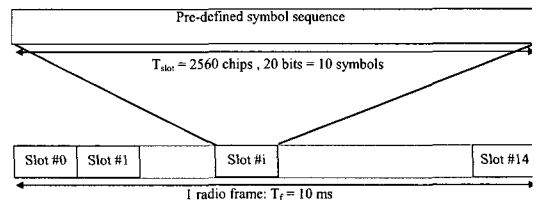


그림 2 Common Pilot Channel의 프레임 구조

그림 2에 CPICH의 프레임 구조를 보였다. CPICH는 SF(Spreading Factor)가 256인 무변조 채널로서 셀에 유일한 스크램블링 코드로 확산되고, 모든 셀 마다 하나씩 존재하며 셀 전체로 송출되는



$$E(T_{step2}) = \frac{dH_{U2}(z)}{dz} \Big|_{z=1} = \frac{\begin{bmatrix} (1-P_{D2})\mathcal{I}_1 \\ + \{P_{D2}(P_{M1}-P_{F1}-P_{M2})+1-P_{M1}\}\mathcal{I}_2 \\ + \{P_{F1}P_{F20}(1-P_{D2})+P_{D1}P_{F21}\}\mathcal{I}_3 \\ + \{P_{F1}P_{F20}(1-P_{D2})+P_{D1}P_{F21}\}P_{F30}T_P \end{bmatrix}}{P_{D1}P_{D2}} \quad (8)$$

Step3 | H1' 노드에서 검출에 성공했을 때의 노드, 즉 ACQ 노드로의 전달함수는 다음과 같이 구해진다.

$$H_{U3}(z) = \frac{H_{D3}(z)}{1-H_{L3}(z)} \quad (9)$$

여기서  $H_{D3}(z)$  및  $H_{L3}(z)$ 는 다음과 같다.

$$H_{D3}(z) = P_{D3}z^{T_3}(1-H_{L2}(z)) \quad (10)$$

$$H_{L3}(z) = H_{L2}(z) + P_{D1}P_{D2}P_{M3}z^{(T_1+T_2+T_3)} + P_{D1}P_{D2}P_{F31}z^{(T_1+T_2+T_3+T_p)} \quad (11)$$

제 3단계 탐색에서 검출에 성공하는데 요구되는 평균 검출 시간은 다음과 같이 얻어진다.

$$E(T_{step3}) = \frac{dH_{U3}(z)}{dz} \Big|_{z=1} = \frac{\begin{bmatrix} (1-P_{D3})\mathcal{I}_1 + (1-P_{M1})(1-P_{D3})\mathcal{I}_2 \\ + \{(1-P_{D3})(P_{D1}P_{F21} + P_{F1}P_{F20}) + P_{D1}P_{D2}\}\mathcal{I}_3 \\ + \{(1-P_{D3})(P_{D1}P_{F21} + P_{F1}P_{F20})\}P_{F30} + P_{D1}P_{D2}P_{F31} \end{bmatrix}}{P_{D1}P_{D2}P_{D3}} \quad (12)$$

초기 셀 탐색의 전체 평균 포착 시간은 그림 3의 상태도의 시작노드부터 ACQ노드로의 전달함수를 이용하여 얻을 수 있다. 시작 노드로부터 ACQ 노드로의 전달함수는 다음과 같이 얻어진다.

$$U(z) = \frac{H_D(z)}{1-H_{L3}(z)} \quad (13)$$

여기서  $H_D(z)$  및  $H_L(z)$ 는 다음과 같다.

$$H_D(z) = P_{D1}P_{D2}P_{D3}z^{T_1+T_2+T_3} \quad (14)$$

평균 포착 시간(mean acquisition time)은 전체 전달 함수를  $z$ 에 대하여 미분한 후  $z=1$ 을

대입하여 구해진다.

$$T_{acq} = \frac{dU(z)}{dz} \Big|_{z=1} = \frac{\begin{bmatrix} T_1 + (1-P_{M1})\mathcal{I}_2 \\ + \{P_{D1}(1-P_{M2}) + P_{F1}P_{F20}\}\mathcal{I}_3 \\ + \{P_{D1}P_{D2}P_{F31} + (P_{D1}P_{F21} + P_{F1}P_{F20})P_{F30}\}\mathcal{I}_P \end{bmatrix}}{P_{D1}P_{D2}P_{D3}} \quad (15)$$

#### IV. 초기 셀 탐색 알고리즘

제 1단계 탐색에서 단말기는 PSCH의 PSC를 이용하여 자신이 속한 셀의 슬롯 타이밍을 획득하는 것을 목표로 한다. 제 1단계 탐색기는  $T_c/2$  칩 단위로 5120개의 슬롯 타이밍 가설지점에 대하여 여러 슬롯에 걸쳐 수신신호와 PSC와의 상관값을 구한다. 가장 큰 상관값이 제 1단계 임계값 보다 크면 이 슬롯 타이밍을 단말기가 속한 셀의 슬롯 타이밍으로 가정하여 2단계 탐색으로 천이하고, 그렇지 않으면 제 1단계 탐색을 다시 시작한다.

제 2단계 탐색에서 단말기는 SSCH의 SSC 시퀀스를 이용하여 1단계에서 발견된 셀의 프레임 타이밍 및 스크램블링 코드 그룹을 획득하는 것을 목표로 한다. 제 2단계 탐색기는 제 1단계 탐색에서 검출된 셀의 슬롯 타이밍 마다 수신신호와 16개의 모든 SSC와의 상관값을 구하며 검출확률을 높이기 위하여 여러 프레임에 걸쳐서 비동기 누적할 수 있다. 이 과정이 완료되면 64개의 SSCH 시퀀스의 모든 가능한 cyclic shift와의 상관값을 계산하여 최대 값이 제 2단계 임계값보다 크면 그 프레임 타이밍과 스크램블링 코드 그룹을 선택하여 3단계 탐색으로 천이하고, 그렇지 않으면 1단계 탐색을 다시 시작한다.

제 3단계 탐색에서 단말기는 2단계에서 발견된 프레임 타이밍에서 수신되는 CPICH와 2단계 탐색에서 발견된 코드 그룹에 속하는 8개의 스크램블링 코드와의 상관값을 구한 후 이중에서 가장 큰 상관값을 가지는 스크램블링 코드를 선택한다. 본 논문의 제 3단계 탐색에서는 clock drift에 의한 1단계 검출지점의 틀어진 범위를 충분히 포함하고 다중경로채널에 대하여 다기화 효과를 얻을 수 있도록 1~2 단계 탐색에서 포착한 타이밍 주위의 특정 구간에 대하여 1/2칩의 해상도를 가지고 검사하는 윈도우(window) 탐색 방법을 이용하며, 하나의 상관기로 8개의 스크램블링 코드를 순차적으로 검사한다. 코드 그룹 내 8개 스크램블링 코드에 대한 상관값 중 가장 큰 상관값이 임계값을 넘지

못하면 제 1단계 탐색부터 다시 시작한다.

한편 단말기 모델로 공급되는 clock은 TCXO (temperature compensated crystal oscillator)로부터 생성되는데, 통상 TCXO는 초기 셀 탐색을 수행하는 단계에서는 수 ppm의 주파수 오차를 가지므로 clock drift를 가지는 clock이 그대로 단말기 모델로 공급되며, 수신신호에 주파수 오차가 존재한다. 초기 셀 탐색 시 2 ppm의 clock drift가 있다고 가정하였을 때 제 1단계 탐색을 수행하는 동안 샘플 타이밍에 대한 일치성을 1/4칩 이내로 유지하려면 제 1단계의 관찰구간을 약 32ms이내로 설정해야 한다. 제 2단계 탐색의 경우 제 1단계 탐색에서 검출한 슬롯 타이밍의 오차가 1/4칩이고 clock drift가 2 ppm이라고 가정할 때 제 2단계 탐색의 관찰 구간이 2 프레임을 넘어가면 최적 샘플링 오차가 0.4칩 정도까지 틀어질 수 있으며, 이 경우 이 구간에 대한 SNR이 2dB이상 떨어져서 비동기 누적 효과를 기대할 수 없다<sup>[6]</sup>. 따라서 본 논문에서는 초기 셀 탐색의 제 2단계 탐색의 관찰 구간은 2 프레임까지만 고려한다. 한편 제 3단계 탐색의 경우 초기 주파수 오차에 의하여 CPICH 상관을 위한 동기 누적 구간에 제한을 받는데 4KHz의 주파수 오차를 가정할 때 동기 누적 구간을 256칩으로 설정하는 것이 SNR 측면에서 유리하다.

## V. 모의 실험 결과 및 분석

### 5. 1 모의 실험 환경

그림 4 에 본 논문의 모의실험에 이용된 UMTS의 하향링크의 간략화 된 모델을 보였다. Ior은 기지국으로부터 송신되는 하향링크 물리 채널들의 전체 전력을 나타내며, Ioc는 다른 기지국으로부터 수신되는 간섭신호의 전력을 나타내며, AWGN(Additive White Gaussian Noise)으로 모델링된다. Io는 UE로 수신되는 전체 신호의 전력으로 Ior와 Ioc의 합이다. 무선 채널은 통상 AWGN 채널 또는 다중경로 페이딩 채널로 모델링하는데, 본 논문의 모의실험에서는 AWGN 채널과 3GPP 표준에 명시된 Case 3 채널 모델을 다중경로 페이딩 채널 모델로 사용하였다[5].

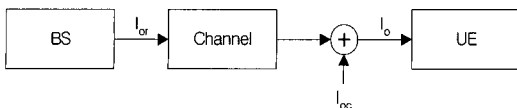


그림 4. UMTS 하향링크 시스템 모델

표 2에 본 논문에 이용된 모의 실험 환경을 나타내었다.

표 2. 모의 실험 환경

환경	설정값
SCH_EC/Ior	-12 dB (PSCH_EC/Ior = -15dB, SSCH_EC/Ior = -15 dB)
CPICH_EC/Ior	-10 dB
Ioc/Ior	7 dB
Multi-path Fading Channel	Case 3 Model <sup>[5]</sup>
초기 샘플링 오차	0 nsec
초기 주파수 오차	0 ppm

### 5. 2 결과 및 분석

그림 5, 그림 6, 그림 7에 각 단계별 임계값을 0으로 설정하였을 때 모의실험에 의한 제 1단계 탐색, 제 2단계 탐색, 제 3단계 탐색의 비동기 누적에 따른 검출 확률을 보였다. 여기서 제 3단계 탐색의 동기누적구간은 256칩, 윈도우 크기는 4칩으로 설정하였다.

그림 5에서 AWGN 채널의 경우 비동기 누적 회수가 제 1단계 탐색의 경우 30 회(=30 슬롯), 제 2단계 탐색의 경우 2 회(=2 프레임), 제 3단계 탐색의 경우 4 회 정도가 되면 검출 확률이 포화 (saturation)되는 것을 알 수 있으며 따라서 이 이상의 비동기누적은 불필요함을 예상할 수 있다. 한편 페이딩 채널의 경우 나타난 범위에서 비동기 누적회수가 증가할수록 검출 확률이 점차 증가하는 것을 알 수 있는데, 다만 비동기 누적 회수가 증가함에 따라 관찰 시간도 증가하므로 전체 탐색 시간을 최소화하기 위하여 검출 확률과 관찰 시간 간의 절충을 고려해야 하며, clock drift의 영향으로 인하여 탐색시간이 길어질수록 성능이 떨어짐에 주의해야 한다.

그림 8에 모의실험결과와 식(6)을 이용한 제 1단계 탐색의 평균 검출 시간을 비동기 누적 회수에 따라 보였다 그림 8에서 제 2단계 탐색의 관찰 구간은 1프레임, 제 3단계의 비동기 누적 회수는 10 심볼, 각각의 임계값은 0으로 설정하였고, penalty time은 100ms로 가정하였다. AWGN 채널의 경우 상관 구간이 길어짐에 따라 평균 검출 시간이 감소하다가, 20ms 이상이 되면 다시 증가하기 시작한다. 다중경로 페이딩 채널의 경우 비동기 누적 회수가

증가함에 따라 평균 검출 시간이 급격하게 감소하다가, 20ms 이상에서는 상대적으로 완만하게 감소한다. 모의수행에서는 clock drift를 고려하지 않았으나 실제로 clock drift가 존재할 때 제 1단계 탐색의 가설의 일치성을 감안하면 다중경로 페이딩 채널에서의 상관 구간은 20~30ms 회 정도가 적당하다고 판단된다.

그림 9에 모의실험결과와 식(10)을 이용한 제 2단계 탐색의 평균 검출 시간을 비동기 누적 횟수에 따라 보였다. 그림 9에서 제 1단계 탐색의 관찰 구간은 30 슬롯, 제 3단계 탐색의 비동기 누적 회수는 10심볼, 각각의 임계값은 0 으로 설정하였고, penalty time은 100ms로 가정하였다. AWGN 채널의 경우 크게 차이는 없으나 비동기 누적 회수를 1회로 하는 것보다 2회로 설정하는 것이 유리하며 그 이상이면 오히려 제 2단계 평균 검출 시간이 증가하게 된다. 다중경로 페이딩 채널의 경우 비동기 누적 회수가 증가할수록 제 2단계 평균 검출 시간이 감소하나, clock drift의 영향을 고려할 때 2회가 적당하다고 판단된다.

그림 10에 모의실험결과와 식(14)을 이용한 제 3단계 탐색의 평균 검출 시간을 비동기 누적 횟수에 따라 보였다. 그림 10에서 제 1단계 탐색의 관찰 구간은 20ms, 제 2단계의 관찰 구간은 20ms, 각각의 임계값은 0으로 설정하였고, penalty time은 100ms로 가정하였다. AWGN 채널의 경우 비동기 누적 횟수가 증가함에 따라 평균 검출 시간이 감소하여 4 회 에서 최소값을 가지며, 5회 이상에서는 오히려 다시 증가하기 시작한다. 다중경로 페이딩 채널의 경우 비동기 누적 횟수가 증가함에 따라 평균 검출 시간이 급격하게 감소하다가, 8회 부터는 완만하게 감소하여 16회까지는 큰 차이를 보이지 않는다.

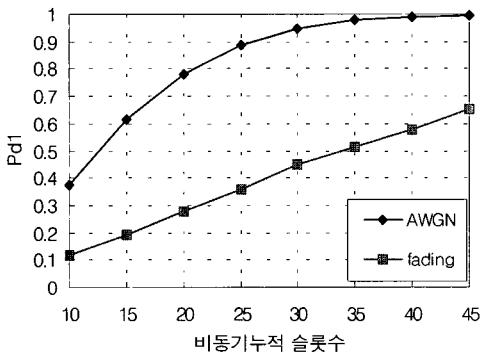


그림 5. 제 1단계 탐색의 비동기누적회수에 따른 검출 확률

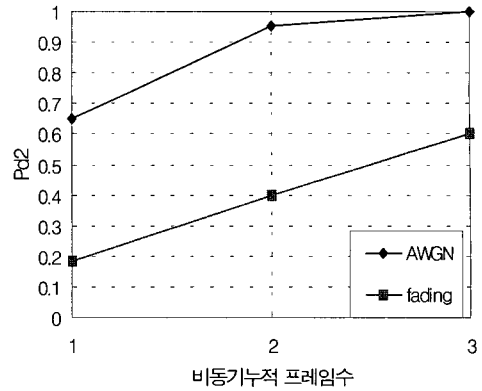


그림 6. 제 2단계 탐색의 비동기누적회수에 따른 검출 확률

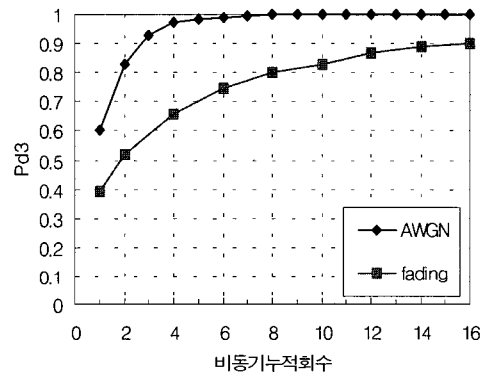


그림 7. 제 3단계 탐색의 비동기누적회수에 따른 검출 확률

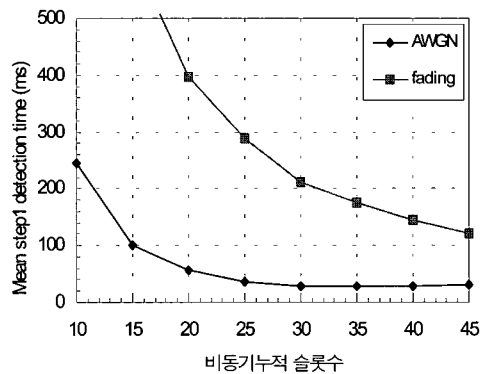


그림 8. 제 1단계 탐색의 평균 검출 시간

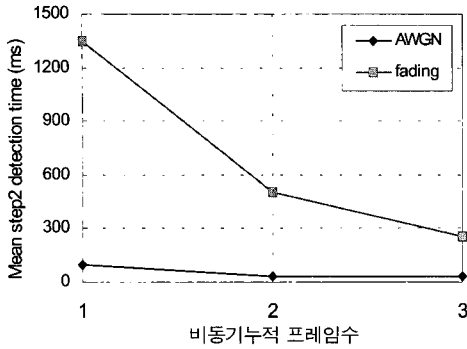


그림 9. 제2단계 탐색의 평균 검출 시간

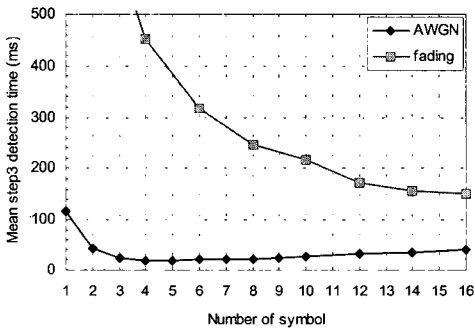
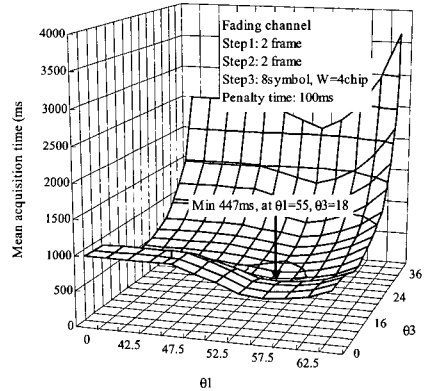


그림 10. 제 3단계 탐색의 평균 검출 시간

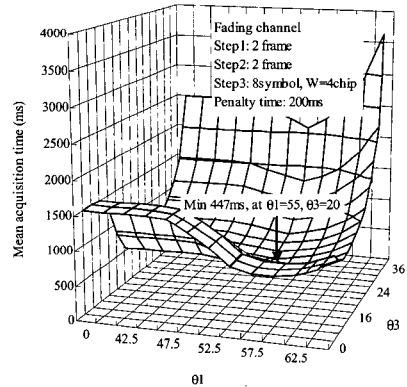
그림 11에 다중경로 페이딩 채널 환경에서 각 단계별 비동기 누적 회수를 각각 30회(슬롯), 2회(프레임), 8회(심볼)로 설정하였을 때 NcIo로 정규화된 임계값에 따른 초기 셀 탐색의 평균 포착 시간을 보였다. 다중경로 페이딩 채널 환경에서의 검출 확률에 대한 분석은 매우 어려우므로, 그림 11의 결과는 식(17)에 앞 절에서 수행한 모의실험결과를 대입하여 얻은 것이다. 한편 그림 11에서 제 2단계 탐색의 임계값은 0으로 고정하였는데, 이것은 제 2단계 탐색 이후에 실행될 제 3단계 탐색의 관찰 시간이 다른 단계의 관찰 시간보다 상대적으로 짧으므로 제 2단계 탐색의 false alarm으로 인한 영향이 크지 않기 때문이다.

그림 11에서 임계값을 너무 낮게 설정하면 평균 포착 시간이 증가하며 penalty time의 영향이 커지는 것을 알 수 있다. 이것은 임계값이 낮아짐에 따라 커지는 검출확률에 인한 식(17)의 분모항의 증가에 비하여, 임계값이 감소함에 따라 커지는 false alarm 확률과 penalty time의 곱에 의한 식(17)의

분자항의 증가비가 더 크기 때문이다. 한편 그림 11에서 각 단계별 임계값이 모두 0일 때 평균 포착 시간은 그림 8 ~ 그림 10으로부터 각 단계별 평균 검출 시간의 합과 거의 유사함을 알 수 있다.



(a) Penalty time = 100ms



(b) Penalty time = 200ms

그림 11. 다중경로 페이딩 채널에서 초기 셀 탐색의 평균 포착 시간

표 3에 그림 11에서 penalty time이 100ms 일 때와 200ms 일 때 단계별 최적 임계값과 이때 평균 포착 시간을 나타내었다. Penalty time이 증가함에 따라 제 3단계의 최적 임계값도 함께 커지며 이것은 penalty time과 직접 연관된 제 3단계에서의 false alarm 확률을 줄이기 위한 것이다. 한편 그림 11에서 제 3단계 탐색에서 false alarm이 생기지 않도록 임계값을 충분히 증가시킨 경우는 당연히 penalty time에 관계없이 거의 동일한 평균 포착 시간을 가짐을 알 수 있다.

표 3. 그림 11에서 구해진 단계별 최적 임계값과 평균 포착 시간

Tp	θ1	θ2	θ3	M.A.T
100ms	55	0	18	450ms
200ms	55	0	20	470ms

### VI. 결 론

본 논문에서는 UMTS 단말기 모델의 초기 셀 탐색 과정을 상태 다이어그램을 통하여 모델링하고, 단계별 평균 검출 시간과 평균 포착 시간을 유도하였으며, 이를 이용하여 초기 셀 탐색 성능을 높이기 위한 단계별 관찰 시간과 임계값을 설정하는 과정을 보였다. 이들 탐색 파라미터의 결정 과정은 UMTS 단말기의 탐색 알고리즘의 성능 향상에 이용될 수 있다. 본 논문에서는 초기 주파수 오차와 clock drift를 고려한 셀 탐색 알고리즘을 제시하였고, 모의 실험과 유도한 평균 포착 시간을 이용하여 성능을 분석하였다. 제시한 알고리즘은 결정된 단계별 관찰 시간과 임계값을 적용하였을 때 다중경로 페이딩 환경에서 500ms이내의 평균 포착 시간을 얻을 수 있다. 이 결과는 UMTS 단말기 모델의 초기 셀 탐색의 요구조건에 충분히 부합된다.

### 참 고 문 헌

[1] 3GPP (3rd Generation Partnership Project), "Physical channels and mapping of transport channels onto physical channels (FDD)," TS (Technical Specification) 25.211, Ver.4.1.0, June 2001.

[2] 3GPP, "Spreading and modulation (FDD)," TS 25.213, Ver.4.1.0, June 2001.

[3] 3GPP, "Physical layer procedures (FDD)," TS 25.214, Ver.4.1.0 June, 2001.

[4] TIA/EIA/IS-98-A, "Recommended Minimum Performance Standards for Dual-Mode Wideband Spread Spectrum Cellular Mobile Stations".

[5] 3GPP, "UE radio transmission and reception (FDD)," TS 25.101, Ver.4.1.0, June, 2001.

[6] Andrew J. Viterbi, CDMA principles of spread spectrum communication, Addison-Wesley,

1995.

[7] A. Polydoros and C. Weber, "A Unified Approach to Serial Search Spread Spectrum Code Acquisition: Part I. General Theory,"IEEE Trans. Commun., Vol. COM-32, pp. 542-549, May 1984.

[8] Kenichi Higuchi, Mamoru Sawahashi, and Fumiyuki Adachi, "Fast Cell Search Algorithm in Inter-Cell Asynchronous DS-CDMA Mobile Radio", IEEE Trans. on Commun., Vol. E81 B, No. 7, pp. 1527~1534, July 1998.

[9] 류동렬, 김동규, 최형진, 김용석, "WCDMA 시스템을 위한 효율적인 셀 탐색 알고리즘", 한국통신학회 추계학술대회 1998.

류 동 렬(Dong-Ryeol Ryu)

정회원



1997년 2월 : 성균관대학교 전자공학과 학사  
 1999년 2월 : 성균관대학교 전기전자 및 컴퓨터공학과 석사  
 1996년 3월~현재 : (주)삼성전자 통신연구소 선임연구원

<주관심분야> 이동통신, 디지털통신, 변복조기술 등.

김 용 석(Yong-Serk Kim)

정회원



1983년 2월 : 성균관대학교 전자공학과 학사  
 1983년 1월~현재 : (주)삼성전자 통신연구소 수석연구원/모뎀 알고리즘 Lab장  
 1997년 2월~1999년 2월 : 성균관대학교 전자공학과 겸임교수

1991년 5월 : 발명의 날 '대통령상' 수상  
 2000년 2월 : 삼성그룹 '기술상 대상' 수상  
 2000년 4월 : 정보통신의 날 '국무총리상' 수상  
 2002년 12월 : (주)삼성전자 '사내 명예박사' 학위 수여

<주관심분야> 이동통신 단말기의 모델알고리즘 및 L1 SW 개발, SOC설계 등.



옥 광 만(Kwang-Man Ok)

정회원



1993년 2월 : 서울대학교 전자  
공학과 학사

1995년 2월 : 서울대학교 전자  
공학과 석사

1995년 2월~현재 : (주)삼성전  
자 통신연구소 책임연구원

2002년~현재 : 고려대학교 전파

통신공학과 박사과정

<주관심분야> 휴대폰용 모뎀칩 개발, 디지털 통신,  
OFDM, MIMO 기술 등.

최 형 진(Hyung-Jin Choi)

정회원

1974년 2월 : 서울대학교 전자공학과 학사

1976년 2월 : 한국과학기술원 전기전자공학과 석사

1976년 3월~1979년 7월 : (주)금성사 중앙연구소  
연구원

1979년 9월~1982년 12월 : 미국 University of  
Southern California 전기공학과 박사

1982년 10월~1989년 12월 : 미국 LinCom Co계.  
연구원

1989년 3월~현재 : 성균관대학교 정보통신공학부  
정교수

<주관심분야> 디지털통신, 무선통신, 이동통신, 위  
성통신 및 동기화기술을 포함한 Modem 기술 등임.