
부성저항 특성을 갖는 능동 인덕터와 능동 캐패시터를 이용한 능동 공진 발진기 설계 및 제작

신용환* · 임영석*

Design and Fabrication of a Active Resonator Oscillator using Active Inductor and Active Capacitor with Negative Resistance

Yong-Hwan Shin* , Yeong-Seog Lim*

요약

본 논문에서는 HEMT(Agilent ATF-34143)를 이용한 부성저항 특성을 갖는 능동 인덕터와 캐패시터를 이용해 능동 공진 발진기 제작에 응용하였다. 5.5GHz 대역에서 능동 인덕터는 -25Ω 의 부성저항과 $2.4nH$ 의 인덕턴스를 갖고, 능동 캐패시터는 -14Ω 의 부성저항과 $0.35pF$ 의 캐패시턴스를 갖도록 설계하였다. 설계된 능동 인덕터와 캐패시터를 이용 5.8GHz ISM 대역의 국부 발진기로 사용 가능한 능동 공진 발진기를 설계하였다. 애질런트사의 ADS 2002C를 이용 시뮬레이션 하였다. 설계된 발진기는 유전율 3.38, 유전체 두께 0.508mm, 금속 두께 0.018mm인 기판위에 HMIC 형태로 구현하였다. 제작된 능동 공진 발진기는 5.68GHz의 기본 발진주파수에서 $-3.6dBm$ 의 출력을 얻었고, 100KHz 오프셋에서 $-81dBc/Hz$ 의 위상잡음 특성을 갖는다.

ABSTRACT

In this paper, Active Resonator Oscillator using active inductor and active capacitor with HEMTs(agilent ATF-34143) is designed and fabricated. Active inductor with -25Ω and $2.4nH$ in 5.5GHz frequency band and Active capacitor with -14Ω and $0.35pF$ is designed. Active Resonator Oscillator for LO in ISM band(5.8GHz) is designed with active inductor and active capacitor. Active Resonator Oscillator has been simulated by Agilent ADS 2002C. Active Resonator oscillator implemented on the substrate which has the relative dielectric constant of 3.38, the height of 0.508mm, and metal thickness of 0.018mm. This Active Resonator Oscillator shows the oscillation frequency of 5.68GHz with the output power of $-3.6dBm$ and phase noise of $-81dBc/Hz$ at the offset frequency of 100KHz.

키워드

Negative Resistance, Active Inductor, Active Capacitor, Active Resonator, Active Resonator Oscillator

1. 서론

최근 무선 통신 시스템은 이동통신 및 무선 네트워크에 대한 수요로 크게 발전하고 있다. 더 많은 정보를 제공하기 위하여 광대역, 초고주파의

추세로 나아가고 있다. RF 및 마이크로웨이브 시스템에 절대로 없어서는 안 될 주요한 부품 중 하나인 발진기는 주로 시스템의 주파수원으로 사용된다. 일반적으로 저주파에선 크리스탈류의 자가 공진 발진기를 이용하지만, 고주파에선 능동소자

* 전남대학교 전자공학과
접수일자 : 2003. 10. 11

와 DC 전원을 이용하여 특정한 주파수의 신호를 생성해내는 발진기를 구현한다. 발진기의 특성을 개선하기 위한 다양한 응용들이 연구되고 있다. 출력특성, 위상잡음 크기나 비용 등을 개선하기 위한 여러 구조의 발진기가 제시되고 있다. 특히 발진기의 특성을 결정하는 공진부의 특성 개선을 위한 다양한 응용들이 연구되고 있다. 최근의 초고주파용 발진기의 공진부는 집적에 유리한 평면 구조의 공진기가 주로 이용되며, 높은 Q를 갖는 유전체 공진기도 사용된다. 이런 평면 구조의 공진기의 성능에는 한계가 있고, 유전체 공진기의 경우에는 크기의 문제와 집적에 어려움이 있어 최근 회로의 소형화 및 집적화 추세에 있어 문제가 된다. 최근에 연구되어지는 능동 공진기를 이용한 능동 공진 발진기는 능동소자인 FET나 HEMT를 이용해서 높은 Q값의 공진기를 구성할 수 있고, MMIC나 CMOS 집적을 통해 회로의 사이즈나 집적화, 비용절감에 큰 장점이 있다[1]. 또한 높은 주파수의 발진기 제작에도 용이하다[2][3]. 능동 공진 발진기는 설계 시 정확한 능동소자의 등가모델이 필요하고, 발진주파수의 불안정이나 능동 소자의 사용으로 인해 위상잡음 특성이 나쁜 단점도 있어 특성 개선이 필요하다. 이에 본 논문에서는 능동소자인 HEMT와 칩 형태의 집중소자인 저항과 캐패시터를 사용 원하는 주파수 대역에서 부정저항 특성을 갖는 능동 인덕터와 능동 캐패시터를 이용 능동 공진 발진기를 설계 및 제작하였다 [3][4]. 설계된 능동 공진 발진기는 위상잡음 특성 개선에 중점을 두고 설계를 하였고, HEMT와 저항, 캐패시터를 유전체 기판위에 실장하는 형태로 구현하였다.

II. 발진기의 기본원리

일반적인 초고주파용 발진기의 설계 형태로는 그림 1과 같이 부하부, 발진부, 공진부로 구성되는 트랜지스터 발진기를 주로 사용한다. 발진주파수를 결정하는 공진 부와 부정저항 특성을 만드는 발진 부(트랜지스터), 원하는 출력 특성을 얻도록 하는 부하 매칭 부로 구성된다.

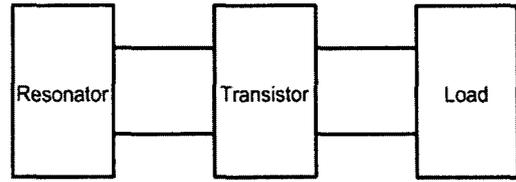


그림 1. 트랜지스터 발진기
Fig. 1 Transistor Oscillator

일반적으로 초고주파용 발진기에서의 발진주파수 생성 메카니즘은 그림 2와 같은 부정저항 발진기 개념으로 쉽게 설명한다. 부정저항 발진기의 구성을 위해 각 포트에서 바라본 반사계수의 곱, 즉 루프 이득이 1이 될 경우의 발진조건에 대한 식을 식 (1)과 (2)에 나타내었다. 전류 $i(t)$ 가 회로에 인가 될 경우 회로내의 임피던스에 대한 계산은 식 (1)에 의해서 계산된다. 이는 식(2)와 같이 회로내의 루프 이득이 1인 경우에 해당한다[5][6].

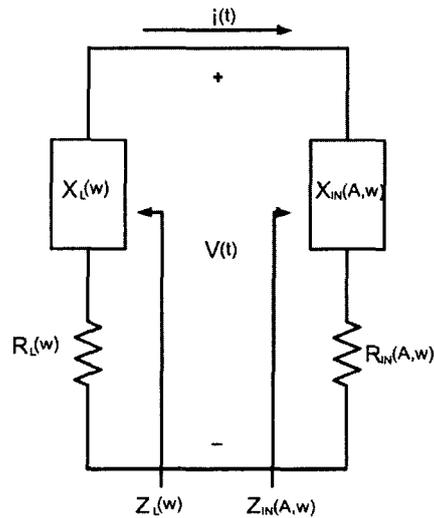


그림 2. 1포트 부정저항 발진기
Fig. 2 1-Port Negative Resistance Oscillator

$$Z_{in}(A_0, \omega_0) + Z_L(\omega_0) = 0 \quad (1)$$

$$\Gamma_{in}(A_0, \omega_0) \Gamma_L(\omega_0) = 1 \quad (2)$$

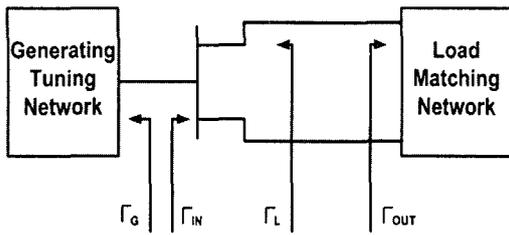


그림 3. 2포트 네트워크 발진기
Fig. 3 2-Port Network Oscillator

그림 3과 식 (3), (4), (5)는 2포트 네트워크 발진기에서의 반사계수에 따른 공진 조건을 설명하고 있다. 부하와 제너레이터의 양 포트에 대하여 식 (3), (4)의 조건에 부합될 때 발진이 이루어진다[5][6].

$$K < 1 \tag{3}$$

여기서

$$K = \frac{1 + |A|^2 - |S_{11}|^2 - |S_{22}|^2}{2 |S_{12} S_{21}|}$$

$$\Delta = S_{11} S_{22} - S_{12} S_{21} \tag{4}$$

$$\Gamma_{IN} \Gamma_G = 1 \tag{4}$$

$$\Gamma_{OUT} \Gamma_L = 1 \tag{5}$$

여기서

Γ_{IN} : 능동소자의 입력 반사계수

Γ_G : 공진회로의 반사계수

Γ_{OUT} : 능동소자의 출력 반사계수

Γ_L : 부하정합회로의 부하 반사계수

III. 능동 공진 발진기 설계

본 논문에서는 5.8GHz ISM 대역의 국부 발진기로 사용 가능한 능동 공진 발진기를 설계 및 제작하였다. 그림1의 트랜지스터 발진기 회로에서 발진주파수를 결정하는 공진부와 부성저항 특성을 생성하는 능동회로부를 부성저항 특성을 갖는

능동 인덕터와 능동 캐피시터를 구현하여 공진부와 능동회로부의 역할을 동시에 하게 하였다. 그림 4에서와 같이 부성저항 특성을 갖는 능동 인덕터와 능동 캐피시터를 5.5GHz 대역에서 공진 하면서 발진하도록 약 2.5nH와 0.35pF의 인덕턴스와 캐피턴스를 갖는 능동 인덕터와 능동 캐피시터를 구현한 뒤 구현된 능동 인덕터와 능동 캐피시터를 병렬형태로 연결해서 원하는 5.5GHz 주파수에서 병렬공진 하면서 발진하도록 회로를 구성하였다.

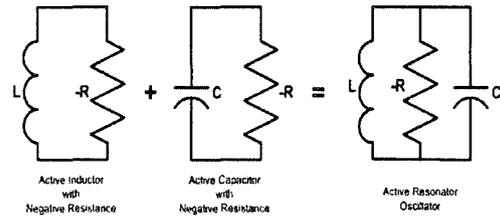


그림 4. 제안된 능동 공진 발진기
Fig. 4 Proposed Active Resonator Oscillator

그림5에는 설계에 사용된 능동 인덕터의 회로도를 보여준다. 2개의 HEMT와 저항, 캐피시터로 구성되어 있으며, VCO 설계에 적용할 수 있도록 인가 DC 바이어스 전압 변화로 부성저항이 나타나는 주파수 영역과 인덕턴스 값을 변화시킬 수 있도록 설계하였다.

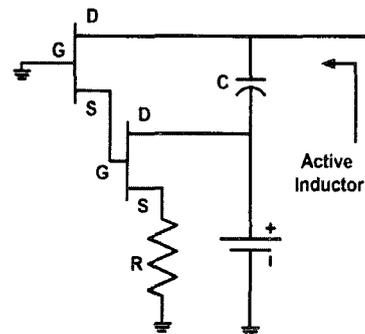


그림 5. 제안된 능동 인덕터
Fig. 5 Proposed Active Inductor

그림6은 제안된 능동 인덕터의 입력 임피던스의 주파수 특성이다. 제안된 능동 인덕터는 5 ~

6GHz의 주파수 대역에서 $-14 \sim -30\Omega$ 정도의 부성저항과 $1.5 \sim 3.5nH$ 의 인덕턴스 가변이 가능한 것을 볼 수 있다. 인가되는 DC 바이어스는 $1 \sim 2V$ 정도로 소모되는 전력이 최소화 되도록 하였으며, 사용되는 저항도 최소가 되는 구조를 선택하였다. 제안된 능동 인덕터는 설계하고자 하는 5.5GHz에서 $2.4nH$ 의 인덕턴스와 -25Ω 의 부성저항이 병렬로 연결된 형태로 볼 수 있다.

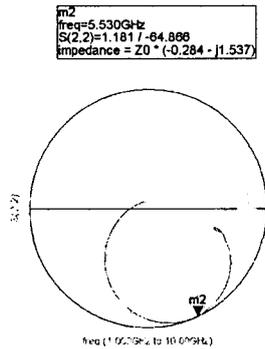


그림 6. 능동 인덕터의 입력 임피던스
Fig. 6 Input Impedance of Active Inductor

그림7은 설계에 사용된 능동 캐패시터의 회로도이다. 두개의 HEMT와 저항으로 구성되어 있으며, 사용된 캐패시터는 DC Block용이다. 사용되는 집중소자는 최소로 하였다. 능동 인덕터와 마찬가지로 VCO에 적용할 수 있도록 저항과 인가 DC 바이어스 전압 변화로 부성저항이 나타나는 주파수 영역과 캐패시턴스 값을 변화시킬 수 있도록 하였다. 인가되는 DC 바이어스는 $1 \sim 2V$ 정도이다.

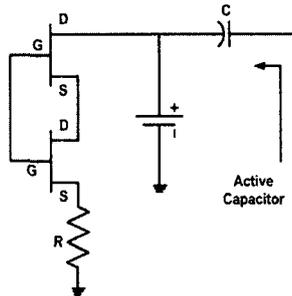


그림 7. 제안된 능동 캐패시터
Fig. 7 Proposed Active Capacitor

그림8은 제안된 능동 캐패시터의 입력 임피던스의 주파수 특성이다.

제안된 능동 캐패시터는 5 ~ 6GHz의 주파수 대역에서 $-6 \sim -30\Omega$ 의 범위의 부성저항과 $0.15 \sim 0.5pF$ 의 캐패시턴스 변화를 얻을 수 있었다. 5.5GHz 주파수에서 -14Ω 정도의 부성저항과 약 $0.35pF$ 의 캐패시턴스가 병렬로 연결된 구조로 볼 수 있다.

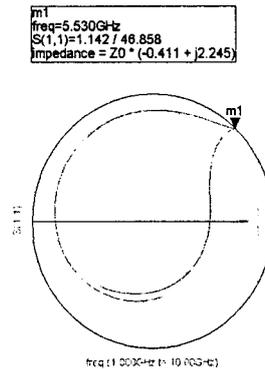


그림 8. 능동 캐패시터의 입력 임피던스
Fig. 8 Input Impedance of Active Capacitor

설계된 능동 인덕터와 능동 캐패시터를 병렬 형태로 연결 한 뒤 애질런트사의 ADS2002C를 이용 하모닉 발란스 해석을 통해 발진기 시뮬레이션 및 최적화를 하였다. 시뮬레이션 결과 능동 공진 발진기는 약 5.523GHz의 기본 발진주파수에서 발진하는 것을 확인할 수 있었다.

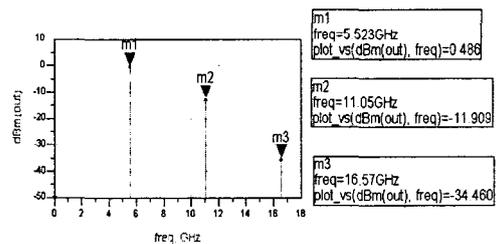


그림 9. 능동 공진 발진기의 시뮬레이션 결과(출력 스펙트럼)
Fig. 9 Simulation Result(Output Spectrum) of Active Resonator Oscillator

그림 9에는 설계된 능동 공진 발진기의 출력 스펙트럼 시뮬레이션 결과이다. 약 5.523GHz의 기본 발진주파수에서 0.48dBm의 출력을 갖는 출력 스펙트럼을 얻을 수 있었다. 2, 3고조파 역압특성은 각각 -12.5, -35dBc 정도이다.

설계된 능동 인덕터와 능동 캐피터는 약 5.5GHz에서 최적의 병렬공진 특성과 부성저항 특성이 나타나도록 설계하였고, 시뮬레이션 결과 능동 공진 발진기의 발진 주파수가 약 5.523GHz로 비슷한 결과이다.

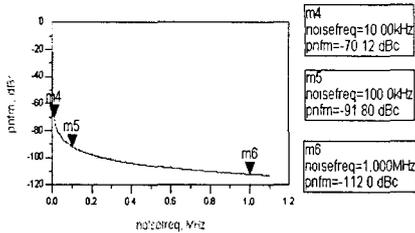


그림 10. 능동 공진 발진기의 시뮬레이션 결과(위상잡음)
Fig. 10 Simulation Result(Phase Noise) of Active Resonator Oscillator

그림10은 발진기의 주요 파라미터 중 하나인 위상잡음 시뮬레이션 결과로 10KHz, 100KHz, 1MHz의 오프셋에서 각각 -70, -92, -112dBc/Hz의 위상잡음 특성 결과를 얻을 수 있었다. 출력과 위상잡음 시뮬레이션 결과는 기존 제안된 능동 공진 발진기로는 양호한 특성이다[2].

IV. 능동 공진 발진기 제작 및 특성

설계된 능동 공진 발진기는 유전율 3.38 유전체 두께 0.508mm, 금속 두께 0.018mm인 기판위에 애질런트사의 HEMT ATF-34143과 칩 형태의 저항과 캐피터를 부착한 HMIC 형태로 제작하였다.

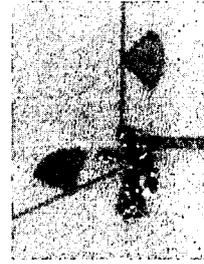


그림 11. 제작된 능동 공진 발진기의 실물사진
Fig. 11 Photography of fabricated Active Resonator Oscillator

발진기 제작 시 DC 바이어스 회로는 전체 발진기 회로에 영향을 주지 않도록 발진 예상 주파수인 약 5.5GHz에서 입력임피던스가 무한대가 되도록 바이어스 회로를 구현하여 발진기 회로에 부가하였다. 또한 설계와 제작상의 오차를 줄이기 위해 소자간을 연결하는 마이크로스트립 선로는 최소화 하였고, 접지는 비아홀을 이용하였다. 그림 11은 제작된 능동 공진기의 실물사진이다. 바이어스 회로를 제외하면 약 15×15mm정도의 크기를 갖는다.

제작된 능동 공진 발진기는 안리쓰의 스펙트럼 어날라이저 MS2665C를 이용 출력 스펙트럼과 위상잡음 특성을 측정하였다.

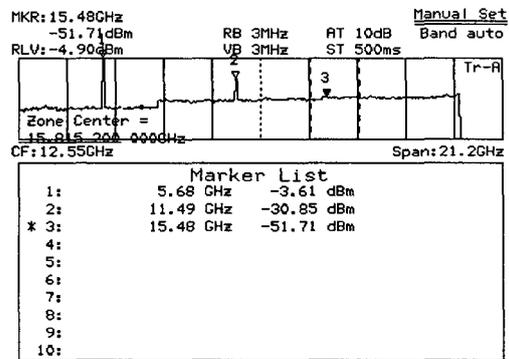


그림 12. 능동 공진 발진기의 출력 스펙트럼
Fig. 12 Output Spectrum Of Active Resonator Oscillator

그림12는 제작된 능동 공진 발진기의 출력 스펙트럼특성을 보여주고 있다. 시뮬레이션 결과보다 발진 주파수가 상향된 5.68GHz의 기본 발진주

파수에서 약 -3.6dBm의 출력 레벨을 보여준다. 시뮬레이션 결과와는 약 0.18GHz 정도 발진주파수가 상향되고, 4dBm 정도의 출력 레벨 저하가 나타났다. 2,3고조파의 억압 특성은 각각 -27, -48dBc 정도로 시뮬레이션 결과보다 양호한 결과를 얻었다.

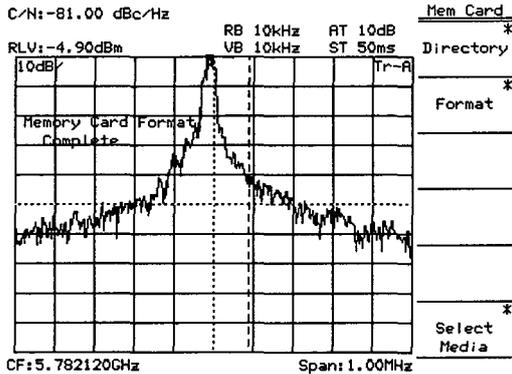


그림 13. 능동 공진 발진기의 위상잡음
Fig. 13 Phase Noise Of Active Resonator Oscillator

그림13에 발진기의 위상잡음 특성을 나타내었다. 기본 발진주파수에서 100KHz 옵셋에서의 위상잡음 특성이 약 -81dBc/Hz정도로 시뮬레이션 결과 -91dBc/Hz보다 10dB 정도 나빠진 결과를 얻었다.

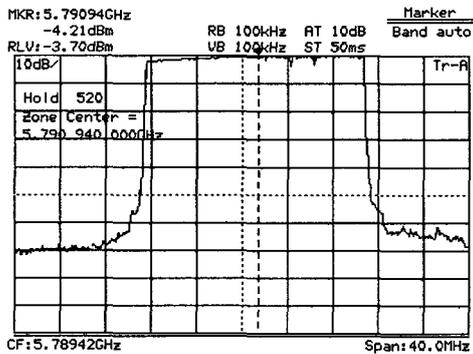


그림 14. 능동 공진 발진기의 발진주파수 이동 특성
Fig. 14 Oscillation Frequency Drift of Active Resonator Oscillator

그림14에는 인가전압 변화에 따른 발진주파수의 가변 특성을 보여주는 것으로 사용된 능동 인

덕터와 능동 캐패시터의 인가전압을 약 1~2.5V 범위로 가변 시켰을 때 ± 1.5 dB의 출력 평탄도로 약 20MHz 정도의 발진주파수 가변 특성을 얻을 수 있었다. 능동 인덕터와 능동 캐패시터의 인덕턴스와 캐패시턴스의 변화를 인가 바이어스 변화로 얻을 수 있도록 설계한 결과이다. 이러한 발진주파수 가변 특성을 좀 더 개선하면 제안된 능동 공진 발진기를 VCO에 충분히 적용 가능하다.

제작된 능동 공진 발진기의 측정 결과를 보면 시뮬레이션 결과보다 발진주파수가 상향되고, 위상잡음 특성이 저하된 것을 볼 수 있다. 이러한 오차는 ADS 2002C의 HB 시뮬레이션에 사용한 ATF-34143의 등가모델이 제조사에서 제공되는 모델을 그대로 사용해서 실제 ATF-34143와 차이가 나고, 제작 시 소자를 연결하면서 사용되는 납땜의 영향, 선로의 불연속, 접지로 사용된 비아홀의 불완전 등에 기인 한 것이다.

V. 결론

본 논문에서는 5.8GHz ISM 대역용 국부발진기로 사용 가능한 능동 공진 발진기를 부성저항 특성을 갖는 능동 인덕터와 능동 캐패시터를 이용 설계 및 제작하였다. 약 5.5GHz대역에서 부성저항 특성을 갖으면서 2.4nH의 인덕턴스 특성과 0.35pF의 캐패시턴스 특성을 갖는 능동 인덕터와 캐패시터를 HEMT와 저항, 캐패시터를 이용 구현한 뒤 이를 병렬로 연결하여 5.5GHz에서 병렬 공진이 일어나도록 하여 능동 공진 발진기를 설계하였다. 제안된 능동 공진 발진기는 애질런트사의 ADS2002C를 이용 시뮬레이션 하였다. 시뮬레이션 결과 5.523GHz의 기본 발진주파수에서 0.48dBm의 출력과 10KHz, 100KHz, 1MHz의 옵셋에서 각각 -70, -92, -112dBc/Hz의 위상잡음 특성을 보였다. 설계된 능동 공진 발진기는 유전율 3.38, 유전체 두께 0.508mm, 금속 두께 0.018mm인 테프론 기판 위에 애질런트사의 HEMT ATF-34143과 칩 형태의 저항과 캐패시터를 사용 HMIC 형태로 구현하였다. 제작된 발진기는 5.68GHZ의 기본 발진주파수에서 출력 약 -3.6dBm을

얻었고, -27, -48dBc 정도의 2, 3고조파 억압 특성을 얻었다. 100KHz 옵셋에서 약 -81dBc/Hz의 위상잡음 특성을 얻었다.

앞으로 안정적인 발진 특성을 얻을 수 있고, 위상잡음 특성을 개선할 수 있는 다양한 형태의 능동 인덕터와 능동 캐피터를 연구하여 능동 공진 발진기를 MMIC나 CMOS 집적을 이용하여 크기와 제작단가를 줄일 수 있다면 5.8GHz ISM 대역 시스템에 국부발진기로 충분히 적용 가능하리라 본다.

참고 문헌

- [1] C.-M. Hung and Kenneth K. O "A 1.24-GHz Monolithic CMOS VCO with Phase Noise of -137 dBc/Hz at a 3-MHz Offset" IEEE Microwave and Guided Wave Letters, VOL. 9, NO. 3, March 1999. pp. 111-113.
- [2] 이연주 외6인 "FET 공진기를 이용한 능동 공진 발진기 설계" 마이크로파 및 전파 학술대회 논문집 Sept. 2002, pp.19-22.
- [3] E. Sonmez, P. Abele, K. -B. Schad, H. Schumacher "16GHz Integrated Oscillator Design with Active Elements in a Production Ready SiGe HBT MMIC Technology" 30th European Microwave Conference - Paris 2000 pp. 329-332.
- [4] M. Soyuer, J. N. Burghartz, H. A. Ainspan, K. A. Jenkins, P. Xiao, A. R. Shahani, M. S. Dolan, and D. L. Harame, "An 11-GHz 3-V SiGe Voltage Controlled Oscillator with Integrated Resonator," IEEE Journal of Solid- State Circuits, Vol. 32, pp. 1451-1454, Sep 1997.
- [5] Guillermo Gonzalez, 2nd Microwave Transistor Amplifiers Analysis and Design, Prentice Hall, pp.1-293, 1997.
- [6] E. Holtzman, Solid State Microwave Power Oscillator Design, Artech House, 1992.

저자 소개

신용환(Yong-Hwan Shin)



1996년 2월: 전남대학교 전자공학과(공학사)

1999년 8월: 전남대학교 전자공학과(공학석사)

1999년 9월-현재: 전남대학교 전자공학과 박사과정
 ※ 주 관심분야: 초고주파용 수동 및 능동회로 설계

임영석(Yeong-Seog Lim)



1980년 2월: 서울대학교 전자 공학과(공학사)

1982년 2월: 서울대학교 전자 공학과(공학석사)

1989년 2월 : 전북대학교 전자 공학과(공학박사)

1984년 9월~현재 : 전남대학교 전자정보통신 공학부 교수

※ 주 관심분야 : 전자파 해석, RF 소자 설계, 초고주파 회로해석