

# MEMS 기술을 이용한 저 손실 전송선로와 LPF의 공정에 관한 연구

## Study on the Fabrication of the Low Loss Transmission Line and LPF using MEMS Technology

이한신 · 김성찬 · 임병옥 · 백태종 · 고백석 · 신동훈 · 전영훈 · 김순구 · 박현창 · 이진구

Han-Shin Lee · Sung-Chan Kim · Byeong-Ok Lim · Tae-Jong Baek · Baek-Seok Ko ·  
Dong-Hoon Shin · Young-Hoon Chun · Soon-Koo Kim · Hyun-Chang Park · Jin-Koo Rhee

### 요 약

본 논문에서는 MEMS(Micro Electro Mechanical System) 기술을 이용하여 Microstrip 구조의 저 손실 전송라인을 제작하고, 제작되어진 전송라인을 이용하여 Ka-band 대역의 저역통과 여파기(Low Pass Filter)를 제작하였다. 저 손실 전송라인의 제작은 surface micromachining 공정기법을 사용하고 저 손실 및 넓은 범위의 특성 임피던스 값을 얻기 위하여 신호선을 유전체 지지대를 이용하여 공기 중으로 위치시켜 substrate에 의한 손실을 최소화 시켰다. 제작된 전송선로를 이용하여 LPF에 적용하면 유전체 손실의 최소화로 인한 insertion loss를 줄일 수 있는 장점이 있다는 것을 확인하였다. 또한 LPF를 다른 능동소자와 함께 구현하기 위하여 소형화가 필수적인데 LPF의 소형화를 위하여 접지면 부분에 slot을 형성하여 제작하였으며 제작된 결과를 그렇지 않은 경우와 서로 비교 분석하였다.

### Abstract

In this paper, we fabricated new GaAs-based dielectric-supported air gapped microstriplines(DAMLS) using the surface MEMS and the LPF for Ka-band using the fabricated DAMLS. We elevated the signal lines from the substrate, in order to reduce the substrate dielectric loss and obtain low losses at millimeter-wave frequency band with wide impedance range. We fabricated LPF with DAMLS for Ka-band. Due to reducing the dielectric loss of DAMLS, the insertion loss of LPF can be reduced. Miniature is essential to integrate LPF with active devices, so that we fabricated LPF with the slot on the ground to reduce the size of the LPF. We compared a characteristic to LPF with the slot and LPF without the slot.

Key words : RF MEMS, Microstripline, DAML, Low Pass Filter, Dielectric Post

### I. 서 론

최근의 밀리미터파 대역에 대한 연구가 활발히 진행되고 반도체 집적기술의 향상과 MEMS(Micro Electro Mechanical System) 기술이 함께 발전하면서 소자의 소형화 및 3 차원 형태의 소자 구현으로 인

한 다양한 구조의 소자 개발이 가능하게 되었으며 능동소자와 수동소자를 한 곳에서 집적화하여 시스템의 소형화와 저 가격화를 얻을 수 있는 단일 초고 주파 집적회로(MMIC: Monolithic Microwaves Integrated Circuit)의 기술발전이 필수적으로 요구되었다. MMIC 회로는 반도체 공정을 기반으로 하는 평면

「이 연구는 동국대학교 밀리미터파 신기술연구센터를 통한 한국과학재단의 우수연구센터 지원금에 의하여 수행되었음.」  
동국대학교 전자공학과(Department of Electronic Engineering, Dongguk University)

· 논문 번호 : 20030926-128  
· 수정완료일자 : 2003년 11월 11일

구조이고 소자와 소자를 연결하는 전송선도 평면구조를 가져야 하므로 대부분의 MMIC 회로는 마이크로스트립과 CPW를 전송선으로 사용하고 있다<sup>[1],[2]</sup>. 현재 MMIC 회로에서 가장 많이 사용되고 있는 마이크로스트립 전송선의 경우 많은 연구가 이루어졌지만 여전히 via-hole 공정 및 밀리미터파 대역에서의 큰 손실 문제를 가지고 있다. 최근 들어서 이러한 문제를 해결하기 위하여 MEMS 기술을 활용한 저 손실 전송선의 연구가 여러 그룹에서 진행되고 있다<sup>[3]~[9]</sup>. 하지만 현재 개발된 전송선들은 기존의 전송선보다 고주파에서 손실 특성이 뛰어난 장점을 가지고 있는 반면에 매우 복잡한 공정 조건과 MMIC 회로에 적합하지 않은 구조적 단점을 가지고 있다.

본 연구에서는 MMIC 회로에 사용이 가능하고 또한 이 전송선로를 이용하여 여러 다른 수동소자에 응용할 수 있는 새로운 구조를 제안하였다. 제안된 전송선은 유전체 지지대를 이용해서 공기 중에 떠 있는 DAML(Dielectric-supported Airbridge Microstrip Line) 형태의 마이크로스트립 라인을 MEMS 기술로 구현하였다. 본 연구에서 제안한 전송선은 기존의 마이크로스트립 라인에서 필드가 유전체를 매질로 하여 전송되는 것과는 다르게 신호선을 유전체 지지대를 사용하여 공기 중으로 띄우면서 공기를 매질로 사용하도록 제작하였으며 또한 기판과의 거리가 멀어짐으로 인한 기판에 의한 손실을 최소화하였다.

본 논문에서 새롭게 제안한 전송선은 높은 주파수에서도 여러 가지 수동소자의 제작 가능성을 증명하기 위하여 DAML을 이용하여 저역통과 여파기를 제작하였다. 이러한 방법으로 제작된 저역통과 여파기는 유전체에 의한 손실을 최소화시킴으로 인한 삽입손실을 줄일 수 있는 장점이 있다. 또한 저역통과 여파기를 다른 능동소자와 단일 칩 하기 위해서는 소형화가 필수적인데 저역통과 여파기의 소형화를 위하여 접지면 부분에 slot을 형성하여 제작하였으며 제작된 결과를 그렇지 않은 경우와 서로 비교 분석하였다.

## II. 설계 및 제작

본 논문에서 제안한 전송선의 구조는 기존의 마이크로스트립 구조에서 필드가 유전체를 매질로 하

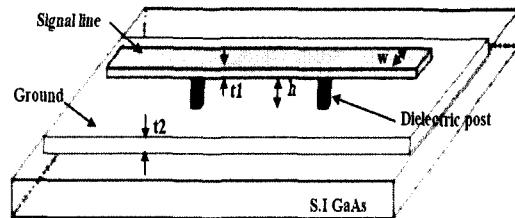


그림 1. 제안된 DAML 구조  
Fig. 1. The proposed DAML Structure.

여 전송되는 것과 달리 신호선을 MEMS 기술을 사용하여 공기 중으로 옮겨서 공기를 전송의 매질로 사용하여 유전체에 의한 손실을 줄일 수 있는 장점이 있다. 또한 구조적으로 마이크로스트립 구조를 갖지만 동일 평면에 전송선과 접지면이 있기 때문에 via-hole과 같은 복잡한 공정없이 간단히 제작할 수 있는 장점이 있다. 그림 1은 본 논문에서 제안한 DAML 구조를 보여주고 있다. 제안한 전송선은 크게 접지면 금속, 유전체 지지대, 신호선 금속의 세 부분으로 크게 구성되어 있다. 가운데 신호선은 기판에 의한 유전체 손실을 최소화 할 수 있는 폴리미드(polyimide) 유전체를 지지대로 사용하여 공기 중에 떠 있는 형태로서 surface micromachining 기법을 사용하였다. 설계된 DAML은 Ansoft사의 HFSS 시뮬레이션 tool을 이용하여 접지면과 신호선 사이의 높이( $h$ ), 신호선의 폭( $w$ ) 등의 파라미터를 바꿔가면서 이들 사이의 관계와 그에 따른 전송선의 특성을 시뮬레이션 하였다.

그림 2는 GaAs 기판 위에서 주파수가 50 GHz일

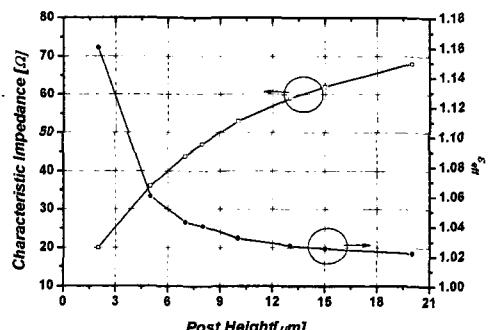


그림 2. Dielectric post 높이에 따른 특성 임피던스와 유효 유전율의 변화  
Fig. 2. Characteristic Impedance and effective dielectric constant by a change of the height of post.

때, 신호선의 폭은  $30 \mu\text{m}$ 로 일정하게 놓고 신호선을 지지해주는 지지대의 높이 변화에 따른 DAML의 특성 임피던스와 유효 유전율을 나타내고 있다. 시뮬레이션 결과로부터 post 높이가 낮을 경우에는 낮은 임피던스 및 높은 유효유전율 값을 보이고 있으며 지지대의 높이가 높아질수록 임피던스 값은 높아지고 유효 유전율은 낮은 값을 갖는 것을 알 수 있다. 이는 커패시턴스의 변화율과 관련을 시켜 접지면과 신호선과의 간격이 멀어질수록 작은 커패시턴스 값을 얻으므로 높은 특성 임피던스 값을 갖는 걸 알 수 있다.

위에서 제안한 저 손실 전송선로를 이용하여 여러 수동소자에 응용하고 최적의 조건을 추출하여 MMIC 회로와의 접적화를 위하여 Ka-band 대역의 저역통과 여파기를 설계하여 제작하였다. 최근에 여파기 제작 시 접지면에 slot을 이용한 포토닉 밴드갭 (PBG: Photonic Bandgap) 구조에 대한 연구가 많이 진행되고 있다<sup>[10][11]</sup>. 이러한 PBG 구조들은 slot의 모형과 slot 사이의 간격에 따라 차단 주파수와 저지대역의 특성이 변화하게 된다. 따라서 본 논문에서는 이러한 접지면 slot 구조와 함께 공중에 떠 있는 microstrip line의 stub가 갖는 특성을 이용하여 slot 간의 거리와 microstrip line stub의 길이를 조절하여 차단 주파수와 저지대역 특성을 얻도록 설계하였다. GaAs 기판 위에 유전체 post를 이용하여 신호선과 접지면 사이의 간격이  $10 \mu\text{m}$  높이를 갖는 구조의 저역통과 여파기 구조를 보여주고 있다. 지지대는 유전체에 의한 손실을 최소화하기 위하여 개수를 최소한으로 줄였으며 지지대와 지지대의 간격은 최대 900

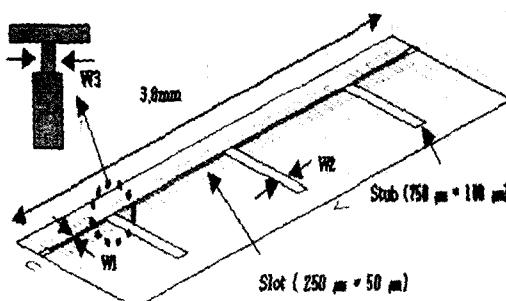
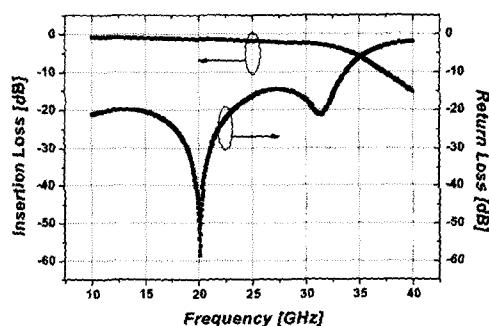


그림 3. 설계된 저역통과 여파기 구조  
Fig. 3. Design of LPF with ground slot.

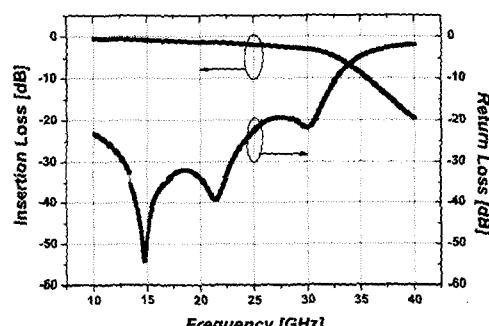
$\mu\text{m}$ 까지 간격을 두면서 유전체 지지대에 의한 손실을 최소화 시켰다.

제안된 저역통과 여파기는 3개의 스타브를 이용하였으며 스타브의 크기는  $750 \times 100 \mu\text{m}^2$ 이다. 각각의 line은  $W1 = 30 \mu\text{m}$ ( $62 \Omega$ ),  $W2 = 100 \mu\text{m}$ ( $32 \Omega$ ),  $W3 = 20 \mu\text{m}$ ( $87 \Omega$ )의 선폭과 저 손실 전송선 제작 시 측정하였던 특성 임피던스 값을 토대로 설계를 하였다. 그림 4(a)는 접지면에 slot을 형성하지 않았을 때의 저역통과 여파기의 시뮬레이션 결과이며 길이는 5 mm이다. 그림 4(b)는 접지면에 slot을 형성한 저역통과 여파기로 길이는 3.8 mm이면서 접지면에 slot을 형성하지 않았을 때와 비슷한 특성을 보이면서 크기를 줄일 수 있는 결과를 시뮬레이션으로 확인할 수 있었다.

그림 5는 surface micromachining 기술을 이용한 DAML과 저역통과 여파기 구조의 공정 순서도이



(a) 접지면에 slot이 없는 경우  
(a) without the slot on the ground



(b) 접지면에 slot이 있는 경우  
(b) with the slot on the ground

그림 4. 저역통과 여파기의 시뮬레이션 결과  
Fig. 4. The simulation result of LPF.

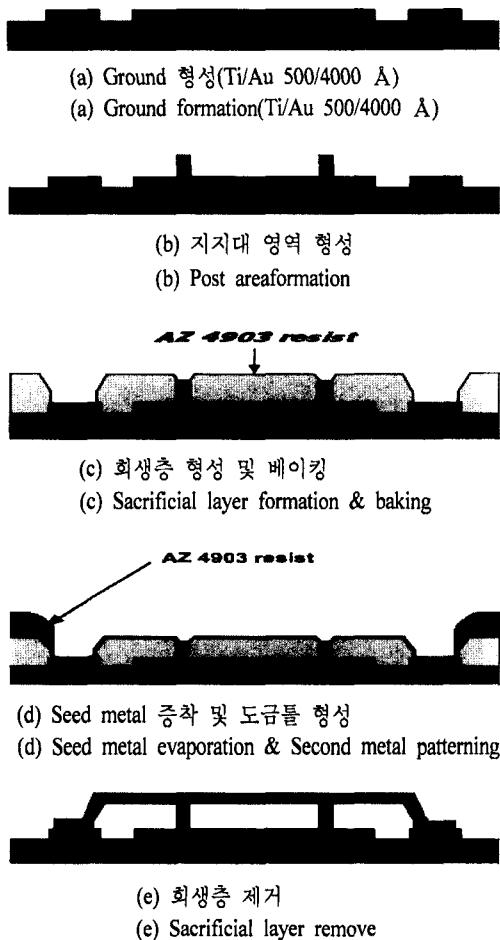


그림 5. DAML과 LPF의 제작 공정 순서  
Fig. 5. Fabrication process of DAML and LPF.

다. 그림 5(a)는 접지면 영역을 형성하기 위하여 Ti/Au를 열적 증착기를 이용하여 각각 증착하였다. 그림 5(b)는 지지대 영역을 형성하는 과정으로 폴리미드 유전체를 사용하여 coating과 patterning 과정을 수행하여 구조물을 제작하였다. 그림 5(c)는 희생층을 형성하기 위해 지지대 높이보다 높은 두께를 갖도록 AZ 4903 resist를 사용하여 사진 식각 공정을 통한 patterning 과정을 수행하였으며 신호선 금속을 증착시킬 때 수직적인 resist의 구조로 인한 신호선이 단락되는 현상과 후속 공정시의 열적 안정화를 위하여 대류 오븐에서 baking 과정을 수행하여 희생층 resist의 곡선 형태의 profile을 얻을 수 있다. 그림 5(d)는 전송선 도금 기반 층으로 Ti/Au를 각각 열 증착 방법을 사용하여 연속적으로 증착하였다. 그 위

에 신호선 영역의 패터닝 과정을 수행하기 위하여 다시 한번 AZ 4903 resist를 patterning 과정을 수행하여 도금틀을 형성하였다. 다음 공정으로 Au plating 장비를 이용하여 7 μm 높이의 Au를 증착하였다. 이 때 도금액의 온도는 60 °C를 유지하였으며 전류밀도는 0.3 A/dm<sup>2</sup>의 조건을 사용하였다.

Au를 증착시킨 후 도금 틀을 acetone을 이용하여 제거하였고 다음으로 seed metal 층을 제거하기 위하여 Au etchant를 이용하여 노출된 Au층을 제거하였고, Ti 층은 BOE(Buffered Oxide Etchant)를 사용하여 제거하였다. 마지막 과정으로 희생층 영역을 제거하기 위하여 다시 한번 acetone을 이용하여 희생층 영

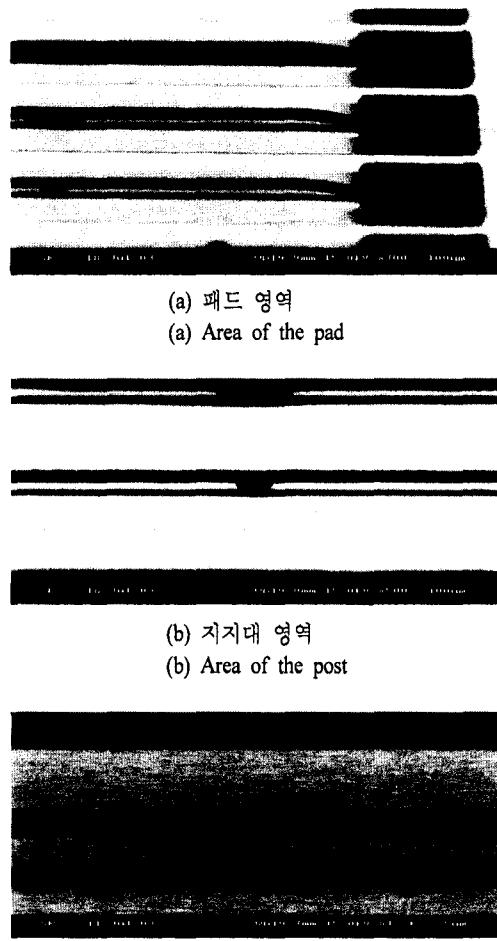
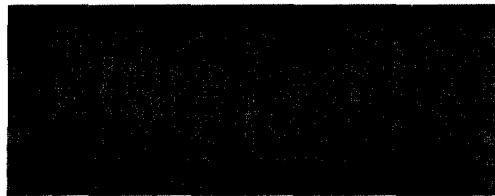
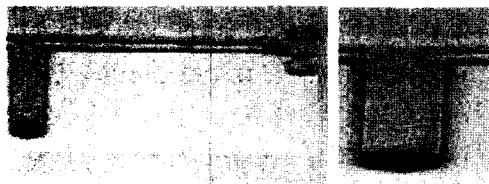


그림 6. DAML의 전자 현미경 사진  
Fig. 6. SEM photograph of fabricated DAML.



(a) 상면도  
(a) Top view of LPF



(b) Stub 부분의 단면도  
(b) Cross section close-up of stub

그림 7. 저역통과 여파기의 전자 현미경 사진  
Fig. 7. SEM photograph of fabricated LPF.

역을 제거하여 공기 중에 떠 있는 전송선을 형성하였다. 그림 6은 접지면으로부터 공중에 떠 있는 전송선까지 거리는  $10 \mu\text{m}$ 이고 전송선의 금속 두께가  $7 \mu\text{m}$ 로 제작된 전송선의 SEM 사진을 보여 주고 있다. 그림 7은 이러한 전송선을 이용하여 제작된 저역통과 여파기의 SEM 사진을 보여주고 있다. 유전체 지지대에 의하여 공기 중에 떠 있으면서 매우 안정된 모습을 보여주고 있다.

### III. 측정 결과

제작 완성된 전송선은 HP8510C network analyzer를 사용하여 산란계수(S-parameter)는 100 MHz부터 50 GHz까지의 주파수 범위에서 on-wafer로 측정하여 전송선의 산란 계수를 얻었다. 그림 8은 특성 임피던스의 측정값과 시뮬레이션 값을 서로 비교한 결과로 전송선의 높이 변화에 따른 특성임피던스의 변화를 보이고 있으며 시뮬레이션 값과 측정값이 거의 일치함을 알 수 있다. 그림 9는 신호선 폭의 변화에 따른 주파수 손실 특성을 보이고 있다. 신호선과 접지면과의 간격이  $10 \mu\text{m}$ 이고 신호선 금속의 두께가  $7 \mu\text{m}$ 일 때 손실특성 결과로서 신호선 폭이  $70 \mu\text{m}$ 인 경우 손실 값이  $50 \text{ GHz}$  주파수에서  $1.1 \text{ dB/cm}$ ,  $50 \mu\text{m}$ 의 경우는  $1.5 \text{ dB/cm}$ ,  $30 \mu\text{m}$ 일 때는  $2.2 \text{ dB/cm}$ 의 손실 특

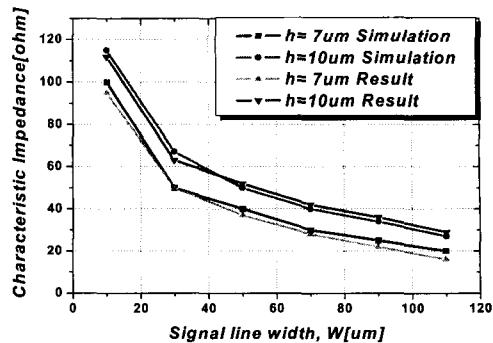


그림 8. 특성 임피던스의 측정값과 시뮬레이션값의 비교

Fig. 8. Comparison of simulation and measurement of characteristic impedance.

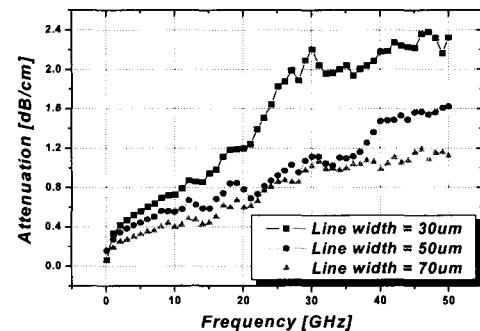


그림 9. 신호선 폭의 변화에 따른 손실 특성

Fig. 9. Measured attenuation of DAMLs vs. different signal line width.

성을 보이고 있다. 이로써 신호선의 폭이 증가할수록 전류밀도의 집중 현상을 방지하므로 인한 손실 특성이 향상되는 걸 알 수 있었다.

저역통과 여파기 또한 HP8510C network analyzer를 이용하여 측정하였다. 여파기를 측정하기 전에 동축 HP calibration 표준을 이용하여 Short-Open-Load-Thru(SOLT) calibration을 수행하였다. 그림 10은 제작되어진 저역통과 여파기의 측정값을 나타내고 있는 그래프이다. 그림 10(a)는 접지면에 slot를 형성하지 않았을 때의 측정 결과로서 전체 길이는 5 mm이며 37 GHz에서  $-3 \text{ dB}$  차단 주파수를 갖고 있으며  $-20 \text{ dB}$  기준의 저지 대역은 46 GHz 대역에서 형성되었다. 그림 10(b)는 접지면에 slot를 형성한 측정 결과로서 전체 길이가 3.8 mm이며 34 GHz에서  $-3 \text{ dB}$  차단 주파수를 갖고 있으며  $-20 \text{ dB}$  기준의

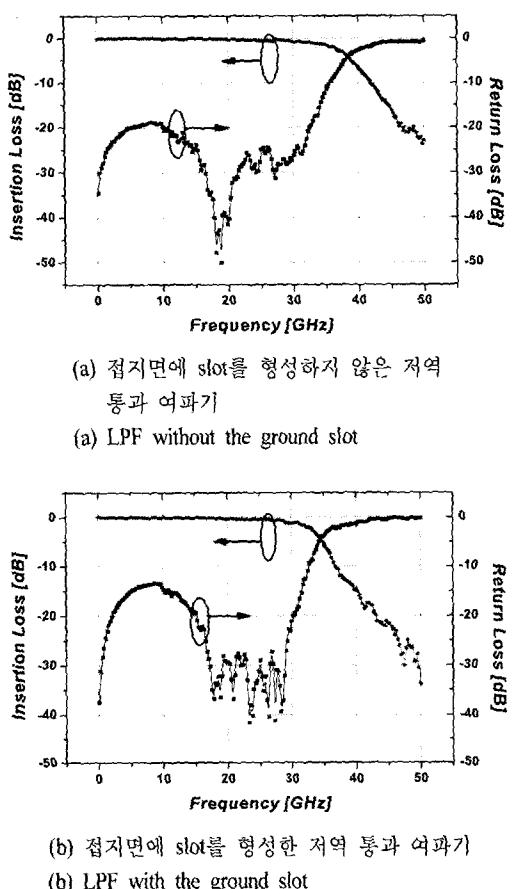


그림 10. 저역통과 여파기의 측정 결과  
Fig. 10. Measurement result of LPFs.

저지 대역은 43 GHz 대역에서 형성되었다. 이 결과로서 접지면 부분에 slot을 형성시킴으로 인한 여파기의 전체 크기를 감소시키는 효과를 얻을 수 있었다.

#### IV. 결 론

본 논문에서는 GaAs 기판 위에 surface micro-machining 기법을 이용하여 저 손실 전송선로를 제작하였고 이 전송선로를 이용하여 멀리미터파 대역의 저역통과 여파기를 구현하였다. DAML의 구조는 microstrip 형태이며 유전체 손실을 최소화하기 위하여 전송선이 기판으로부터 공기 중에 띠 있도록 폴리미드 유전체를 지지대로 사용하였다. DAML의 측정결과 신호선과 접지면사이의 거리가 10  $\mu\text{m}$ 이고 신호선 금속의 두께가 7  $\mu\text{m}$ 일 때 24~106  $\Omega$  사이의 넓

은 특성 임피던스 범위를 가졌으며 신호선의 폭이 70  $\mu\text{m}$ 일 때 50 GHz에서 1.1 dB/cm의 낮은 손실 특성을 보였다.

위에서 제작한 저 손실 전송선로를 이용하여 멀리미터파 대역에서 사용할 수 있는 수동 소자의 응용을 위하여 새로운 구조로 저역통과 여파기를 구현하였다. 저역통과 여파기의 측정값으로 34 GHz의 -3 dB 차단주파수를 갖고 있으며 -20 dB 기준의 저지 대역은 43 GHz에서 형성되었다. 제시한 저역통과 여파기의 구조는 전송선로 만을 이용하여 제작하였으므로 매우 간단하고 쉬운 공정을 통하여 제작하였고, 이와 같은 제작방법은 MMIC와의 접적화를 가능하게 하고 접적화를 통한 성능 향상을 이를 수 있다고 사료된다. 또한 다른 수동소자의 응용에도 유용하게 쓰일 수 있을 것이다.

#### 참 고 문 헌

- [1] C. Kermarrec et al., "The first GaAs fully integrated microwave receiver for DBS applications at 12 GHz", *14th European Microwave Conference Proceedings*, pp. 749-754, 1985.
- [2] R. Majidi-Ahy et al., "5-100 GHz InP coplanar waveguide MMIC distributed amplifier", *IEEE Trans. Microwave Theory Tech.*, vol. 38, pp. 1986-1993, 1990.
- [3] L. Katehi, G. Rebeiz, T. Weller, R. Drayton, H-J Cheng and J. Whitaker, "Micromachined Circuits for Millimeter and Sub-millimeter-wave Applications", *IEEE Antennas and Propagation Magazine*, vol. 35, no. 5, pp. 9-17, Oct. 1993.
- [4] H. Kamitsuna, "A Very Small, Low-Loss MMIC Rat-Race Hybrid Using Elevated Coplanar Waveguides", *IEEE Microwave and guided wave letters*, vol. 2, no. 8, pp. 337-339, Aug. 1992.
- [5] H. Henri, S. Gonzague, V. Matthieu, C. Alain and D. Gilles, "Ultra low loss transmission lines on low resistivity silicon substrate", *Microwave Symposium Digest 2000 IEEE MTT-s International*, vol. 3, pp. 1809-1812, Jun. 2000.
- [6] E. C. Park, Y. S. Choi, B. I. Kim, J. B. Yoon and

- E. S. Yoon, "A Low Loss MEMS Transmission Line with Shielded Ground", *IEEE The Sixteenth Annual International Conference on Micro Electro Mechanical Systems, MEMS-03 Kyoto*, pp. 136-139, Jan. 2003.
- [7] V. Milanovic, M. Gaitan, E. D. Bowen and M. E. Zaghoul, "Micromachined microwave transmission lines in CMOS technology", *IEEE Transactions on Microwave Theory and Techniques*, vol. 45, no. 5, pp. 630-635, May. 1997.
- [8] J. R. Thorpe, D. P. Steenson and R. E. Miles, "High frequency transmission line using micromachined polymer dielectric", *Electrons Letter*, vol. 34, no. 12, pp. 1237-1238, Jun. 1998.
- [9] H. T. Kim, S. H. Jung, J. H. Park, C. W. Back, Y. K. Kim and Y. W. Kwon, "A New Micromachined Overlay CPW Structure With Low Attenuation Over Wide Impedance Ranges and Its Application to Low-Pass Filters", *IEEE Transactions on Microwave Theory and Techniques*, vol. 49, no. 9, pp. 1634-1639, Sep. 2001.
- [10] Q. Xue, K. M. Shum and C. H. Chan, "Novel 1-D Microstrip PBG Cells", *IEEE Microwave and Guided wave lett.*, vol. 10, pp. 403-405, Oct. 2000.
- [11] V. Radisic, Y. Qian, R. Cocciali and T. Itoh, "Novel 2-D Photonic Bandgap Structure for Microstrip Lines", *IEEE Microwave and Guided wave lett.*, vol. 8, pp. 69-71, Oct. 2000.

### 이 한 신



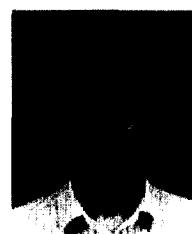
2002년 2월: 국립 한경대학교 전자  
공학과 (공학사)  
2002년 3월~현재: 동국대학교 대학  
원 전자공학과 석사과정  
[주 관심분야] RF MEMS 수동소자  
공정, E-beam lithography

### 김 성 찬



1999년 2월: 동국대학교 전자공학  
과 (공학사)  
2001년 2월: 동국대학교 전자공학  
과 (공학석사)  
2001년 3월~현재: 동국대학교 대  
학원 전자공학과 박사과정  
[주 관심분야] 밀리미터파 소자 및  
회로 설계 제작

### 임 병 육



2000년 2월: 국립 한경대학교 전자  
공학과 (공학사)  
2002년 3월: 동국대학교 전자공학  
과 (공학석사)  
2002년 3월~현재: 동국대학교 대  
학원 전자공학과 박사과정  
[주 관심분야] 밀리미터파 대역용  
MIMIC 부품 설계 및 제작

### 백 태 종



2003년 2월: 중부대학교 정보통신  
공학과 (공학사)  
2003년 3월~현재: 동국대학교 대  
학원 전자공학과 석사과정  
[주 관심분야] MEMS, E-beam litho  
graphy, MMIC 공정

### 고 백 석



2003년 2월: 동국대학교 전자공학  
과 (공학사)  
2003년 3월~현재: 동국대학교 대  
학원 전자공학과 석사과정  
[주 관심분야] RF MEMS 설계

### 김 순 구



1989년 2월: 동국대학교 물리학과  
(이학사)  
1984년 2월: 동국대학교 물리학과  
(이학석사)  
1994년 2월: 동국대학교 물리학과  
(이학박사)  
1999년 10월~현재: 동국대학교 밀  
리미터파신기술연구센터 연구교수

### 신 동 훈



1982년 2월: 동국대학교 물리학과  
(이학사)  
1984년 2월: 동국대학교 물리학과  
(이학석사)  
1999년: 런던대학교 전기전자공학  
과 (공학박사)  
1999년~현재: 동국대학교 밀리미  
터파 신기술 연구센터 연구교수

### 박 현 창



1986년: 서울대학교 전자공학과 (공  
학사)  
1989년: Cornell University 전자공  
학과 (공학석사)  
1993년: Cornell University 전자공학  
과 (공학박사)  
1992년~1995년: University of Vir-  
ginia 연구원  
1995년~현재: 동국대학교 전자공학과 부교수

### 전 영 훈



1993년 2월: 서강대학교 전자공학  
과 (공학사)  
1995년 2월: 서강대학교 전자공학  
과 (공학석사)  
2000년 2월: 서강대학교 전자공학  
과 (공학박사)  
2000년 3월~2001년 8월: 동국대학  
교 밀리미터파 신기술 연구센터 박사후 연구원  
2001년 9월~현재: 동국대학교 밀리미터파 신기술 연구센  
터 연구교수  
[주 관심분야] 능동 여파기 설계, RF MEMS 회로설계

### 이 진 구



1969년: 국립 항공대학교 전자공학  
과 (공학사)  
1975년: 서울대학교 전자공학과 (공  
학석사)  
1982년: Oregon State University 전기  
공학과 (공학박사)  
1985년: Cray Research, USA, Resear-  
ch Scientist  
1985년: Microwave Semiconductors, USA, Senior Engineer  
1985년~현재: 동국대학교 공과대학 전자공학과 교수  
1990년~1991년: University of Michigan, Visiting Research  
Scientist  
1995년~현재: 한국전자과학회 이사  
1996년~현재: 한국산업인력관리공단, 기술사 검정 심의  
위원  
1999년~현재: 밀리미터파 신기술 연구센터 소장  
2002년~현재: 대한전자공학회 부회장