

n-GaN/vanadium-based Ohmic 접촉 형성

송준오 · 임동석 · 김상호 · 성태연[†]

광주과학기술원 신소재공학과

Formation of Vanadium-based Ohmic Contacts to n-GaN

June O Song, Dong-Seok Leem, Sang-Ho Kim and Tae-Yeon Seong[†]

Department of Materials Science and Engineering, Kwangju Institute of Science and Technology (K-JIST), Kwangju 500-712, Korea

(2003년 8월 4일 받음, 2003년 8월 23일 최종수정본 받음)

Abstract We investigate vanadium (V)-based Ohmic contacts on n-GaN ($N_d = 2.0 \times 10^{18} \text{ cm}^{-3}$) as a function of annealing temperature. It is shown that the V (60 nm) contacts become Ohmic with specific contact resistances of $10^{-3} - 10^{-4} \Omega \text{ cm}^2$ upon annealing at 650 and 850°C. The V(20 nm)/Ti(60 nm)/Au(20 nm) contacts produce very low specific contact resistances of 2.2×10^{-5} and $4.0 \times 10^{-6} \Omega \text{ cm}^2$ when annealed at 650 and 850°C, respectively. A comparison shows that the use of the overlayers (Ti/Au) is very effective in improving Ohmic property. Based on the current-voltage measurement, Auger electron spectroscopy, glancing angle X-ray diffraction, and X-ray photoemission spectroscopy results, the possible mechanisms for the annealing temperature dependence of the Ohmic behavior of the V-based contacts are described and discussed.

Key words Ohmic contact, Vanadium, Specific contact resistance, GaN

1. 서 론

III-V족 질화물 반도체 중 하나인 질화갈륨(GaN) 반도체는 직접 천이형 밴드구조를 갖는 화합물 반도체로서 상온에서 약 3.4 eV의 넓은 밴드갭 에너지를 갖는다.¹⁾ 이러한 특징을 갖는 질화갈륨 반도체는 Light Emitting Diodes(LEDs), Laser Diodes(LDs)와 같은 단파장 발광 소자 뿐만 아니라, Metal-Semiconductor Field Effect Transistors(MESFETs), High Electron Mobility Transistors(HEMTs)와 같은 (고속) 전자소자로서 각광 받고 있는데 이들 소자의 개발 및 지속적인 성능향상을 위해서 낮은 접촉 저항과 우수한 신뢰성을 갖는 고품위 Ohmic 접촉 구현의 중요성이 날로 부각되고 있다.¹⁻³⁾ 따라서, 이러한 질화갈륨계 소자의 광학적, 전기적 특성 향상을 위해 전기적, 열적으로 안정한 Ohmic 접촉 시스템을 개발하기 위한 노력이 끊임없이 이루어지고 있는 실정이다.⁴⁻¹³⁾ 특히, n-GaN Ohmic 접촉에 있어서는 낮은 일함수(work function)를 갖는 Ti 와 Al을 중심으로 대부분의 연구가 진행 되고 있는데,¹⁴⁻¹⁶⁾ 주로 이러한 금속들은 열처리 과정 동안 질화물을 잘 형성하여 n-GaN Ohmic 접촉 형성에서 중요한 역할을 하는 것으로 보고 되고 있다.¹⁶⁻¹⁸⁾

본 연구에서는 n-GaN의 일함수와 유사하게 4.3 eV의 일함수를 갖는 vanadium (V)을 첫번째 접촉 금속층으로

선택하였으며 이러한 V의 활성반응 특징으로 인해 쉽게 GaN와 반응하여 계면에서 금속 질화물을 잘 형성하는 것으로 알려져 있다.^{17,18)} 예를 들어 Schweitz¹⁷⁾ 등은 n-AlGaIn에 V/Al/Pt/Au Ohmic접촉을 형성시킨 후, 질소 분위기 하에서 750°C, 30초간 열처리 한 후, $(5 \pm 2) \times 10^{-6} \Omega \text{ cm}^2$ 의 매우 낮은 비접촉 저항을 얻었다고 보고하였다. 본 연구에서는 n-GaN/V-based Ohmic 접촉을 형성시키고 650-850°C에서 열처리 한 후, $10^{-3} - 10^{-6} \Omega \text{ cm}^2$ 범위의 낮은 비접촉 저항을 얻었으며 특히, 전기적 특성 변화에 있어 Ti/Au 캡핑층이 중요한 역할을 함을 확인하였다.

2. 실험 방법

본 실험에 사용된 n-GaN는 유기 금속 화학 증착법(MOCVD)을 통해 (0001)면 사파이어 위에 Si를 도판트로 사용하여 성장시킨 것으로 $2.0 \times 10^{18} \text{ cm}^{-3}$ 의 전자농도를 갖는다. n-GaN 표면은 trichloroethylene, acetone, methanol, ethanol에 각각 5분씩 초음파 세척 후, DI water로 마무리 세척하였다. $\text{Cl}_2/\text{Ar}/\text{H}_2$ 를 이용하는 유도 결합 플라즈마 건식 식각 장치(Oxford Plasma 100)를 이용하여 mesa 구조를 형성하였고, 20분간 buffered oxide etch(BOE) 처리를 행하였다. Photolithography와 lift-off 공정을 통하여 transmission line method(TLM) 전극 구조를 형성하였다. 접촉 패드의 크기는 $100 \times 200 \mu\text{m}^2$ 이고, TLM pad 사이 간격은 5-30 μm 범위이다. 금

[†]E-Mail : tyseong@kjist.ac.kr

속을 증착 하기에 앞서, n-GaN 표면에 형성된 고유의 산화층을 제거하기 위하여 BOE에 3분간 담가 두었다.

두 종류의 금속박막 즉, V (60 nm)와 V (20nm)/Ti (60 nm)/Au(20 nm)을 Electron beam evaporator(PLS 500)을 이용하여 10⁻⁷ torr의 압력하에서 증착한 후, 질소 분위기 하에서 RTA (Rapid Thermal Annealing)을 이용하여 650-850°C에서 2분 동안 열처리를 행하였다. Ohmic 접촉의 전기적 특성은 parameter analyzer (HP4155A)를 이용하여 측정하였고, 이로부터 비접촉 저항을 계산하였다. 열처리에 따른 금속과 반도체간의 상호 반응을 관찰하기 위하여 Auger electron spectroscopy (PHI 670)와 x-ray photoemission spectroscopy (PHI 5200)를 이용하였고, 반응에 따른 생성상을 확인하기 위해 glancing-angle x-ray diffraction (D/MAX-RC, Cu K α) 분석을 행하였다.

3. 결과 및 고찰

Fig. 1은 n-GaN 위에 형성된 V 접촉의 열처리 온도 증가에 따른 I-V 특성을 보여준다. 이 결과를 보면 열처리 하지 않은 시편은 정류성(rectifying) 접촉거동을 의미하는 비선형적인 I-V 곡선을 나타내고 있다. 따라서, 접촉의 전기적 특성을 최적화하기 위해 열처리를 실시하였다. 비접촉 저항(specific contact resistance)은 TLM pattern 간격에 따른 저항을 측정하여 플롯한 후, linear fitting 한 결과로부터 계산하였다.¹⁹⁾ Fig. 1에서 보듯이, 열처리 하지 않은 시편은 near Ohmic 특성을 보이는 반면, 650, 850°C에서 열처리 한 시편은 전형적인 Ohmic 특성을 나타냄을 알 수 있다. 열처리한 시편에 대해 각각 1.3×10⁻³, 2.3×10⁻⁴ Ωcm²의 비접촉 저항이 얻어졌다. 이러한 결과로부터 열처리 후 비접촉 저항의 상당한 감소가 일어났음을 알 수 있다.

Fig. 2는 n-GaN 위에 형성된 V/Ti/Au 접촉의 열처리 온도 증가에 따른 I-V 특성을 보여준다. V/Ti/Au 접촉의 I-V 거동은 앞서 V 접촉과 거의 유사한 형태를 보이고 있으나, 보다 양호한 Ohmic 특성을 나타냄을 알 수

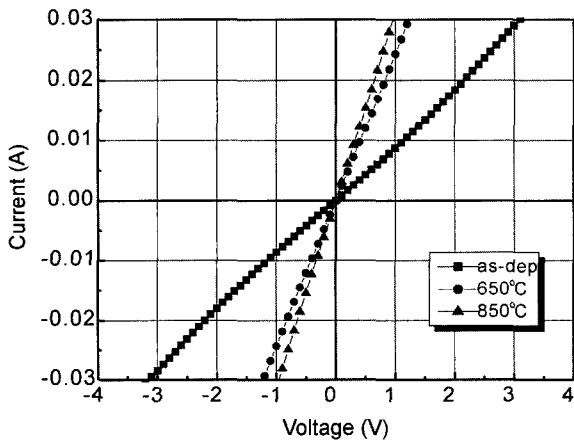


Fig. 1. The I-V characteristics of V contacts on n-GaN as a function of annealing temperature.

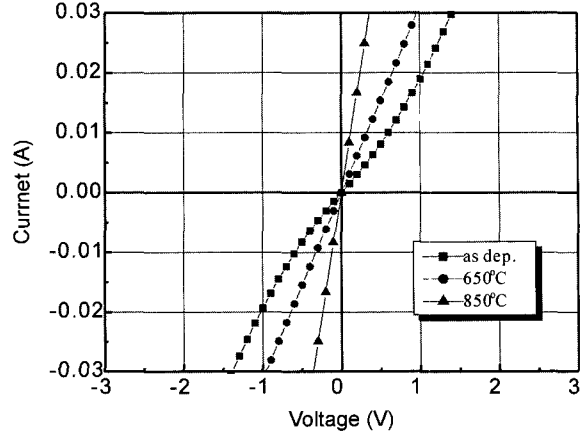


Fig. 2. The I-V characteristics of V/Ti/Au contacts on n-GaN as a function of annealing temperature.

있다. 650°C와 850°C 에서 열처리한 시편에 대한 비접촉 저항을 측정한 결과, 각각 2.2×10⁻⁵, 4.0×10⁻⁶ Ωcm²의 값들이 얻어졌다. 이러한 결과는 Ti/Au overlayer가 비접촉 저항을 상당히 감소시킬 수 있고 결과적으로 금속과 반도체간 접촉의 전기적 특성을 효과적으로 향상시킬 수 있음을 나타낸다.

Fig. 3은 n-GaN 위에 형성된 V/Ti/Au 접촉의 열처리 전과 후에 대한 AES depth profiles을 나타낸다. 열처리 하지 않은 시편의 경우, 각각의 V, Ti, Au층간 경계가 명확하여 아직 GaN과 금속층 간의 상호반응이 일어나지는 않았음을 알 수 있다.(Fig. 3a) 그러나, 650°C 열처리 한 시편 (Fig. 3b)의 경우, V가 GaN 층으로 확산해 들어가고, nitrogen이 V층으로 outdiffusion함을 알 수 있다. 뿐만 아니라, 일부 Ga이 V층으로 outdiffusion함을 확인할 수 있는데, 이러한 결과는 V-N, V-Ga 반응의 생성물이 V/GaN 계면에 생성될 수 있음을 나타내는 것이다. 한편, 열처리 가스(N₂)로부터 혼입된 것으로 보이는 일부 nitrogen이 접촉 표면에 존재하고 있음을 알 수 있다. 이러한 결과는 Luther 등의 n-GaN/Ti-based 접촉에서 관찰된 결과와 유사하다.²⁰⁾ 850°C 열처리 한 시편 (Fig. 3c)의 경우, N과 Ga이 금속층으로 충분히 outdiffusion 했음을 알 수 있다. 더욱이, 650°C 시편에서 확인 한 바와 같이, 열처리 중에 상당량의 nitrogen이 열처리 가스(N₂)로부터 유입되었음을 알 수 있다.²⁰⁾ 또한, Ti와 V간에 intermixing이 일어나게 되고, V와 Ti가 GaN 내부로 확산해 들어감을 확인할 수 있다. 본 실험에서 GaN과 금속 층간 계면에 oxygen이 존재하지 않음을 알 수 있는데, 이는 표면처리를 통해 native oxide가 효과적으로 제거되었음을 의미한다.²¹⁾

Fig. 4는 650, 850°C에서 열처리한 시편의 glancing-angle XRD 결과를 나타낸다. 이에 앞서, 열처리 하지 않은 시편의 경우에 대한 결과로부터, V, Ti, Au의 회절 피크가 각각 독립적으로 존재함을 확인하였고, 이는 앞서 Fig. 3의 AES 결과와 잘 일치함을 알 수 있다. 650°C 열처리 한 시편의 경우, 앞서 AES 결과 (Fig. 3b)로부

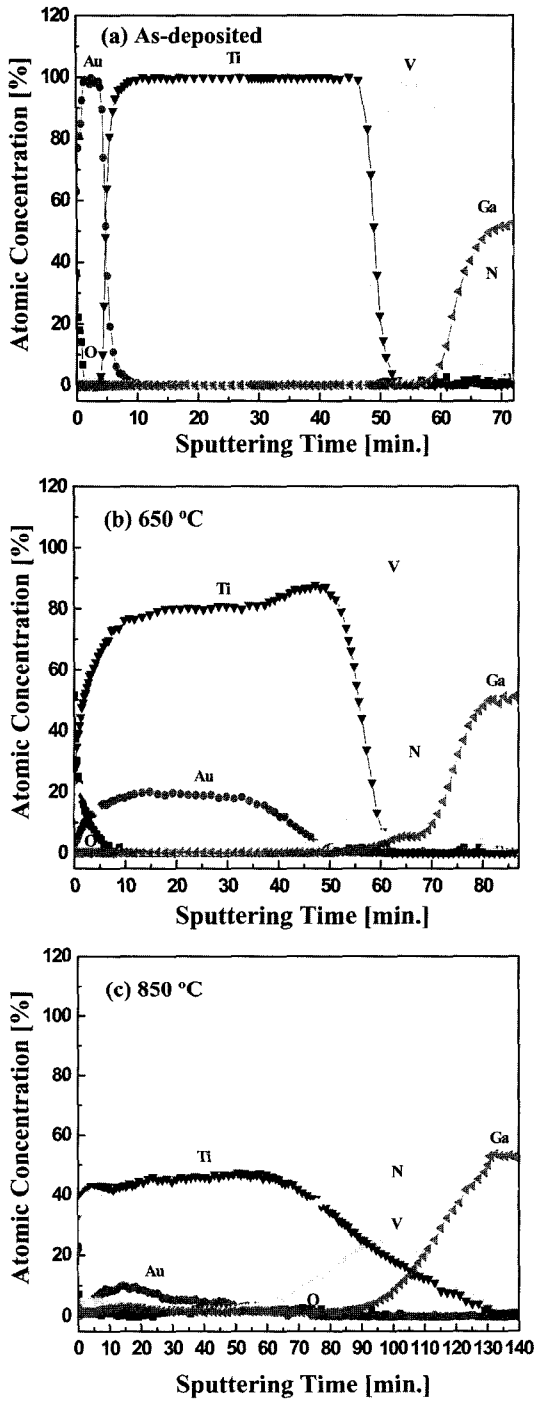


Fig. 3. The AES depth profiles of the V/Ti/Au contacts on n-GaN before and after annealing: (a) as-deposited; (b) annealed at 650°C; and (c) annealed at 850°C.

터 예측할 수 있듯이, 상호 반응에 의한 추가적인 피크가 관찰되었으며 이는 interfacial phases의 형성을 의미한다. 이러한 새로운 상들은 $V_6N_{2.7}$, V_2N , VN , Ti_2N , Ti_4N_{3-x} , Ga_7V_6 , Ga_5V_6 등이다. 또한, 850°C 열처리 한 시편에서 새로이 형성되는 상들은 V_2N , VN , $VN_{0.35}$, Ti_2N , Ti_3N_{2-x} , Ti_4N_{3-x} , Ga_5Ti_3 , $GaAu_2$ 등이다. 이와 같은 결과로부터 열처리 한 모든 시편에서 nitride phases, gallide phases가 형성되었음을 알 수 있으나, 실질적으

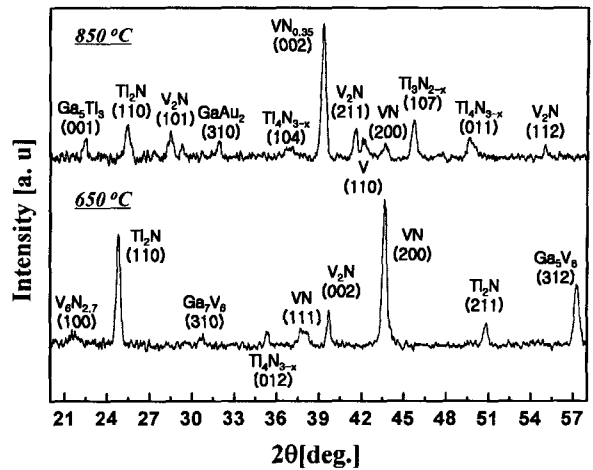


Fig. 4. Glancing-angle XRD plots of the sample annealed at temperatures of 650 and 850°C.

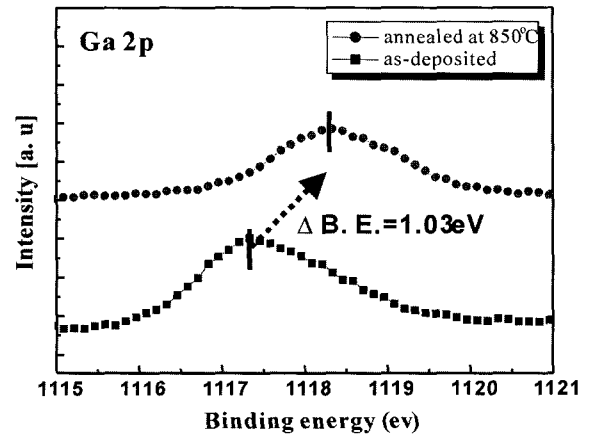


Fig. 5. XPS Ga 2p core level spectra for the V contacts on n-GaN before and after annealing at 850°C.

로 nitride phases가 지배적으로 형성되는데 주목할 필요가 있다. 일반적으로, nitride phases의 형성은 GaN 표면에 nitrogen vacancies(V_n)를 축적시키게 되고, 이러한 n-GaN에서의 nitrogen vacancies는 donor로서의 역할을 해서 n-GaN 표면에 effective carrier concentration을 급격히 증가 시키게 된다.²²⁾

열처리에 따른 surface Fermi level의 변화를 관찰하기 위해 XPS 분석을 실시하였다. Fig. 5는 n-GaN/V 접촉의 열처리 전과 후에 대한 Ga 2p core level spectra의 변화를 나타낸다. 일반적으로 Ga-based core level peak는 GaN의 surface Fermi level 변화를 결정짓는 가장 정확한 방법중의 하나로 알려져 있다.²³⁾ Fig. 5의 결과로부터, 850°C 열처리 후 Ga 2p core level이 열처리 전에 비해 약 1.03 eV 정도 높은 binding energy 측면으로 이동하였음을 알 수 있다. 이러한 binding energy의 변화는 열처리에 의해 GaN의 surface Fermi level이 conduction band edge 쪽으로 이동하였음을 나타내고, 결국 effective Schottky barrier height(SBH)가 감소하였음

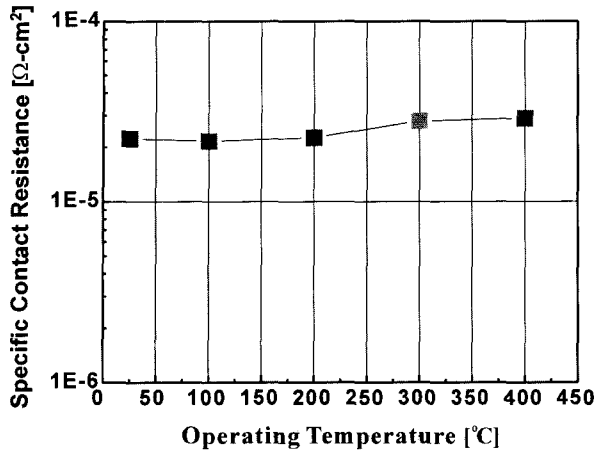


Fig. 6. Specific contact resistivity as a function of operating temperature for the V contacts on n-GaN annealed at 850°C.

을 의미한다.^{23,24)}

Fig. 6은 n-GaN/V 접착을 850°C에서 열처리 하여 Ohmic 접착을 형성한 후, 여러 온도에서 비접촉 저항을 측정한 I-V-T 결과를 나타낸다. 비접촉 저항이 온도 변화에 상관없이 거의 일정한 값을 유지하고 있음을 알 수 있다. 일반적으로, 금속-반도체 접착의 electronic transport 이론으로는 3가지 중요한 메커니즘, 즉, thermionic emission(TE), thermionic field emission(TFE), 그리고 field emission(FE)이 알려져 있는데, 비접촉 저항(R_{sc})과 터널링 상수(E_{00}) 및 Schottky barrier height (SBH, Φ_b) 간의 상관관계는 다음의 식 (1)-(4)로 표시된다.²⁵⁾

$$R_{sc} \propto \exp(q\Phi_b/kT) \text{ for TE } (E_{00}/kT \ll 1) \quad (1)$$

$$R_{sc} \propto \exp[q\Phi_b/(E_{00} \coth(E_{00}/kT))] \text{ for TFE } (E_{00}/kT \approx 1) \quad (2)$$

$$R_{sc} \propto \exp(q\Phi_b/E_{00}) \text{ for FE } (E_{00}/kT \gg 1) \quad (3)$$

$$E_{00} = h/4 \pi [N_d/m^* \epsilon_s]^{1/2} \quad (4)$$

여기서, N_d 는 도핑 농도, m^* 는 유효질량, ϵ_s 는 반도체 유전율을 나타낸다.

즉, 온도변화에 상관없이 거의 일정한 비접촉 저항을 나타내는 Fig. 6의 결과로부터, 식 (3)과 같이 비접촉 저항이 온도에 영향을 받지 않는 FE 이론이 열처리한 n-GaN/V 접착의 지배적인 메커니즘임을 예상할 수 있다.²⁵⁾

n-GaN/V-based Ohmic 접착의 비접촉 저항의 열처리 온도 의존성은 다음과 같이 설명할 수 있다. 첫째, 저항의 감소는 interfacial phases의 형성과 관련이 있다. GXR, AES 결과로부터 열처리 후에 일부 gallide phases와 다수의 nitride phases가 GaN와 금속 층간 계면에 형성됨을 알 수 있다. 이러한 nitride phases의 형성은 GaN 표면에 nitrogen vacancies를 축적시키게 되는데, GaN에서 이러한 nitrogen vacancies(V_N)는 donor로서의 역할을 하

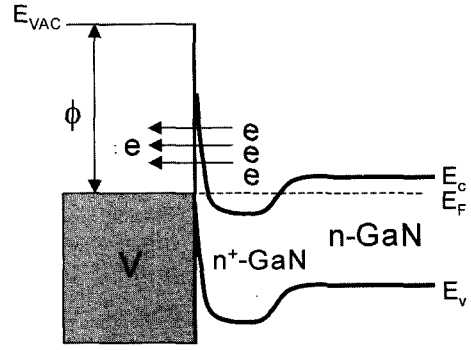


Fig. 7. Schematic band diagram of V-based contacts on n-GaN after annealing at 850°C

게 된다.²²⁾ 이와는 반대로 gallide phases의 형성은 GaN 표면에 gallium vacancies(V_{Ga})를 형성하게 되는데, 이는 deep acceptor로서의 역할을 하게 된다.²³⁾ 그러나, AES, GXR 결과로부터, nitrogen vacancies가 gallium vacancies보다 지배적임을 알 수 있고, 이에 따라 GaN 부근의 높은 carrier concentration으로 인해 열처리된 V-based 접착의 전기적 특성을 상당히 향상시키게 된다. 실제로, Luther등은 n-GaN/Ti-based 접착을 통해 metal/GaN 계면에서 형성된 TiN이 nitrogen vacancies를 발생시켜 Ohmic 형성을 유리하게 한다고 보고하였다.²⁰⁾ 또한, XPS 결과로부터 Ga 2p core level이 열처리 후 conduction band edge 쪽으로 이동함에 따라 effective Schottky barrier height가 감소하여 n-GaN/V-based Ohmic 접착의 비접촉 저항을 더욱 감소시킬 수 있다. 이러한 결과를 종합적으로 Fig. 7에 도시하였다. 즉, 열처리 후 계면반응에 의해 생성된 다량의 nitrogen vacancies가 donor 역할을 함으로써 GaN 표면 부근에 effective carrier concentration을 증가시켜 n+-GaN 영역이 형성되고 아울러 Schottky barrier height의 감소로 인해 보다 많은 carrier들이 금속과 반도체간 계면의 얇아진 depletion layer를 통해 터널링할 수 있는 확률이 높아져 결국 우수한 전기적 특성을 갖는 Ohmic 접착을 형성하게 된다. 둘째, n-GaN/V-based Ohmic 접착의 비접촉 저항의 열처리 온도 의존성에 대한 또 다른 가능성 있는 요인은 접착 면적이다.²⁶⁾ Fig. 3의 AES 결과는 열처리 후 상당한 계면반응이 일어남을 보여 주는데, 즉 이러한 반응은 rough interface를 형성시키게 되고, 결국 접착 면적을 증가시키는 효과를 가져오게 된다. 따라서, 열처리 온도 증가에 따른 n-GaN/V-based Ohmic 접착의 전기적 특성 향상은 n-GaN 표면 부근의 effective carrier concentration의 증가, Schottky barrier height의 감소와 계면 반응에 의한 접착 면적의 증가로 설명할 수 있다.

4. 결 론

본 연구에서는 n-GaN($2.0 \times 10^{18} \text{ cm}^{-3}$) 상부에 V과 V/Ti/Au Ohmic 접착을 실시하여 열처리 온도에 따른

Ohmic 접촉의 변화에 대해 조사하였다. 열처리 하지 않은 vanadium(V)-based 접촉은 near Ohmic의 특성을 나타내는 반면, 650, 850°C에서 열처리한 경우에는 10^{-3} - $10^{-6} \Omega\text{cm}^2$ 범위의 낮은 비접촉 저항이 얻어졌다. 특히, Ti/Au overlayer는 비접촉 저항을 매우 효과적으로 감소시킬 수 있음을 확인하였다. 비접촉 저항의 열처리 온도 의존성은 interfacial phases 형성에 따른 carrier concentration의 증가와 접촉 면적의 증가에 따른 효과로 요약할 수 있다. 특히, n-GaN/V-based Ohmic 접촉 시스템을 통해 고온에서도 매우 낮은 비접촉 저항을 얻음으로써, 고품질의 광소자 및 고온 소자 제작의 가능성을 제시하였으며 비접촉 저항의 열처리 온도 의존성에 대한 가능한 메커니즘을 제시하였다.

감사의 글

본 연구는 한국과학재단 목적기초연구 (과제번호: R01-2002-000-00356-0) 지원으로 수행되었으며 이에 감사드립니다.

참고 문헌

1. S. Strite and H. Morkoc, *J. Vac. Sci. Technol. B*, **10**, 1237 (1992).
2. S. Nakamura, T. Mukai and M. Senoh, *Appl. Phys. Lett.*, **64**, 1687 (1994).
3. S. J. Pearton, J. C. Zolper, R. J. Shul and F. Ren, *J. Appl. Phys.*, **86**, 1 (1999).
4. V. N. Bessolov, M. V. Lebedev, N. M. Binh, M. Friedrich and D. R. Zahn, *Semicond. Sci. Technol.*, **13**, 611 (1998).
5. J. S. Jang, S. J. Park and T.-Y. Seong, *J. Vac. Sci. Technol. B*, **17**, 2667 (1999).
6. J. L. Lee, J. K. Kim, J. W. Lee, Y. J. Park and T. I. Kim, *Solid-State Electron.*, **43**, 435 (1999).
7. L. Zhou, W. Lanford, A. T. Ping, I. Adesida, J. W. Yang and A. Khan, *Appl. Phys. Lett.*, **76**, 3451 (2000).
8. J.-S. Jang, S.-J. Park and T.-Y. Seong, *Appl. Phys. Lett.*, **76**, 2898 (2000).
9. C.-S. Lee, Y.-J. Lin and C.-T. Lee, *Appl. Phys. Lett.*, **79**, 3815 (2001).
10. T. Maeda, Y. Koide and M. Murakami, *Appl. Phys. Lett.*, **75**, 4145 (1999).
11. J. S. Kwak, K. Y. Lee, J. Y. Han, J. Cho, S. Chae, O. H. Nam and Y. Park, *Appl. Phys. Lett.*, **79**, 3254 (2001).
12. V. M. Bermudez, D. D. Koleske and A. E. Wickenden, *Appl. Surf. Sci.*, **126**, 69 (1998).
13. J. O Song, S.-J. Park and T.-Y. Seong, *Appl. Phys. Lett.*, **80**, 3129 (2002).
14. B. P. Luther, S. E. Mohny, T. N. Jackson, M. A. Khan, Q. Chen and J. W. Yang, *Appl. Phys. Lett.*, **70**, 57 (1997).
15. M. E. Lin, Z. Ma, F. Y. Huang, Z. F. Fan, L. H. Allen and H. Morkoç, *Appl. Phys. Lett.*, **64**, 1003 (1994).
16. Z. Fan, S. N. Mohammad, W. Kim, Ö. Aktas, A. E. Botchkarev and H. Morkoç, *Appl. Phys. Lett.*, **68**, 1672 (1996).
17. K. O. Schweitz, P. K. Wang, S. E. Mohny and D. Gotthold, *Appl. Phys. Lett.*, **80**, 1954 (2002).
18. E. D. Readinger, S. E. Mohny, T. G. Pribicko, J. H. Wang, K. O. Schweitz, U. Chowdhury, M. M. Wong, R. D. Dupuis, M. Pophristic and S. P. Guo, *Electron. Lett.*, **38**, 1230 (2002).
19. G. K. Reeves and H. B. Harrison, *IEEE Electron Device Lett.*, EDL-3, 111 (1982).
20. B. P. Luther, S. E. Mohny and T. N. Jackson, *Semicond. Sci. Technol.*, **13**, 1322 (1998).
21. J.-S. Jang and T.-Y. Seong, *J. Appl. Phys.*, **88**, 3064 (2000).
22. S. C. Binari, L. B. Rowland, W. Kruppa, G. Kelner, K. Doverspike and D. K. Gaskill, *Electron. Lett.*, **30**, 1248 (1994).
23. J. Sun, K. A. Rickert, J. M. Redwing, A. B. Ellis, F. J. Himpfel and T. F. Kuech, *Appl. Phys. Lett.*, **76**, 415 (2000).
24. G. Landgren, R. Ludeke, Y. Jugnet, J. F. Morar and F. J. Himpfel, *J. Vac. Sci. Technol. B*, **2**, 351 (1984).
25. J.-S. Jang, C.-W. Lee, S.-J. Park, T.-Y. Seong and I.T. Ferguson, *J. Electron. Mater.*, **31**, 903 (2002).
26. H.-K. Kim, S. H. Han, T.-Y. Seong and W. K. Choi, *Appl. Phys. Lett.*, **77**, 1647 (2000).