

소오스/드레인 영역의 도펀트 양의 증가에 따른 코발트실리사이드의 물성변화

정성희[†] · 송오성 · 김민성^{*}

서울시립대학교 신소재공학과
^{*}동명정보대학교 정보통신공학과

Influence of Dose on the Property of Cobalt Silicides in Source/Drain Area

Seong Hwee Cheong[†], Oh Sung Song and Min Sung Kim^{*}

Department of Materials Science and Engineering, The University of
Seoul 90 Cheonnong-dong, Tongdaemun-gu, 130-743, Seoul

^{*}Department of Information and Communications Engineering, School of Information Engineering,
535 Yongdang-dong, Nam-gu, 608-711, Busan

(2002년 11월 13일 받음, 2003년 1월 13일 최종수정본 받음)

Abstract As and BF₂ dopants are implanted for the formation of source/drain with dose of 1×10^{15} ions/cm² ~ 5×10^{15} ions/cm², then formed cobalt disilicide with Co/Ti deposition and doubly rapid thermal annealing. Appropriate ion implantation and cobalt silicide process are employed to meet the sub-0.13 μ m CMOS devices. We investigated the process results of sheet resistance, dopant redistribution, and surface-interface microstructure with a four-point probe, a secondary ion mass spectroscopy(SIMS), a scanning probe microscope (SPM), and a cross sectional transmission electron microscope(TEM), respectively. Sheet resistance increased to 8%~12% as dose increased in CoSi₂/n⁺ and CoSi₂/p⁺, while sheet resistance uniformity showed very little variation. SIMS depth profiling revealed that the diffusion of As and B was enhanced as dose increased in CoSi₂/n⁺ and CoSi₂/p⁺. The surface roughness of root mean square(RMS) values measured by a SPM decreased as dose increased in CoSi₂/n⁺, while little variation was observed in CoSi₂/p⁺. Cross sectional TEM images showed that the spikes of 30 nm~50 nm-depth were formed at the interfaces of CoSi₂/n⁺ and CoSi₂/p⁺, which indicate the possible leakage current source. Our result implied that Co/Ti cobalt silicide was compatible with high dose sub-0.13 μ m process.

Key words cobalt disilicide, Ti interlayer, sheet resistance, dopants distribution, dose, spike, ion implantation

1. 서 론

소자의 고집적화에 따른 설계기준의 미소화에 의해 궁극적으로 소오스/드레인 영역(source/drain area)의 접합 깊이도 감소하여 전류의 이동 면적이 감소하고 기생 전류가 증가하게 된다. 그러므로, 고집적 소자에서도 고속 연산 기능을 위해서는 저저항 실리사이드 또는 금속을 사용함으로써 접촉저항을 감소시키고 또한 소자의 소오스/드레인 영역도 고농도로 유지시켜 전체 소자저항을 줄이는 추세이다.¹⁻³⁾ 향후 반도체 개발 예측에 의하면 최소 선폭 0.10 μ m급 MOSFET 소자의 경우에는 접합 두께는 1000 Å 정도이고 소오스/드레인 영역의 도우즈(dose) 수준도 10^{16} ions/cm² 정도로 상승할 것이 예상된다.

따라서 이러한 예측에 상응하는 실리사이드 물질은 접

합 깊이가 얇은 소오스/드레인 영역에서 가능하도록 체적 변화가 작으면서 얇고 균일하게 형성될 수 있어야 하고, 소오스/드레인 영역에 스카이킹을 유발하지 않아 미리 설계된 트랜지스터에 영향을 미치지 않으며, 도펀트의 재분포에 따른 트랜지스터의 성능저하 등을 일으키지 않는 조건을 갖추는 것이 필요하다.^{4,5)}

기존의 실리사이드 물질인 WSi₃나 TiSi₂는 집적도 증가에 따라 최소선폭이 작아지면서 저항이 급격히 증가하는 단점이 있기 때문에,⁶⁾ 최근에는 체적변형율이 큰 단점이 있는 반면에 최소선폭 0.13 μ m 정도에서도 저항증가가 없는 특성을 가지는 CoSi₂가 많이 연구되고 있다.⁷⁻⁹⁾

그러나, 실제 n⁺, p⁺의 소오스/드레인 영역에서 도우즈 양이 증가할 경우 각 도펀트들의 재분포 문제와 CoSi₂가 형성되는 실리사이드 공정 이후 각 도펀트들의 재분포 문제와, CoSi₂가 형성된 이후의 접촉저항의 변화 등의 연구는 아직 미흡한 실정이다.¹⁰⁾

따라서 본 연구는 CoSi₂가 채택된 경우를 상정하고 도

[†]E-Mail : shcheong@sidae.uos.ac.kr

우즈 정도를 $1 \times 10^{15} \sim 5 \times 10^{15}$ ions/cm² 정도로 했을 때 CoSi₂ 형성에 따른 전기적 특성변화와 도펀트 분포 및 미세구조 변화를 확인하기 위하여 면저항 측정, SIMS 분석, SPM 분석, 수직단면 투과전자현미경 분석을 활용하여 알아보았다.

2. 실험

직경 100 mm의 실리콘 기판 전면을 MOSFET의 소오스/드레인 영역으로 상정하고 100:1 BOE로 20 sec 동안 세척 후 이온주입을 실시하였다. n⁺, p⁺ 접합 형성을 위해 이온주입 물질로 As과 BF₂를 각각 사용하였으며, 이때의 도우즈를 1×10^{15} , 3×10^{15} , 5×10^{15} ions/cm²로 조절하여 각각 준비하였다. As 이온 주입은 20 KeV의 에너지 조건으로 진행하였으며, BF₂ 이온 주입은 12 KeV로 하였다.

이온주입이 완료된 기판에 950°C-20 sec의 급속열처리 (rapid thermal annealing : RTA) 조건으로 접합 영역의 도펀트를 안정화 시키고, 황산과 과수(H₂SO₄:H₂O₂=3:1)의 혼합 수용액 처리 후 50:1 HF 수용액으로 50 sec 동안 산세척을 하고 초순수로 세정을 실시하였다. 세정 완료 후 즉시 기판전면에 100 Å의 Ti를 DC power 1.75 kW로 증착하고 연속하여 150 Å 두께의 Co를 DC power 1 kW로 증착하였다. 곧이어 완성된 Co 150 Å/Ti 100 Å 구조를 급속열처리로 700°C-20 sec, 850°C-20 sec로 2단계 열처리하여 CoSi₂를 형성시켰다.

완성된 CoSi₂ 박막의 균일도를 면저항 측정을 통하여 간접적으로 확인하기 위하여 사점시험기(four-point probe)를 사용하였다. 사점시험기는 면저항(sheet resistance : Rs)을 기판 전면에 웨이퍼 중심점을 기준으로 방사형 방향으로 49개의 위치에서 각각의 면저항 값과 전체적인 면저항 균일도(sheet resistance uniformity : Rs uniformity)를 확인하였다. 면저항 균일도는 49개 데이터의 표준편차를 평균값으로 나눈 백분율로 정의하였다.

한편 SIMS(secondary ion mass spectroscope)를 써서 표면부로부터 에칭해가며 도펀트의 성분을 분석하는 depth profiling을 실시하여 n⁺, p⁺ 접합의 도펀트들의 거동과 CoSi₂에 어떤 영향을 미치는지 확인하였다.

도우즈 변화에 따른 CoSi₂ 박막의 표면거칠기 변화를 확인하기 위하여 PSIA사의 SPM (scanning probe microscope) 장비를 사용하였으며, 5 μm×5 μm의 scan 영역을 scanning하여 RMS(root mean squared roughness)를 각 조건당 3 point를 측정하여 평균값으로 비교하였다.

CoSi₂와 접합 영역의 계면형상과 미세구조를 확인하기 위해 수직단면 투과전자현미경 (transmission electron microscope : TEM)을 이용하였다. 시편의 준비는 일반적인 투과전자 현미경 용 박막화 과정을 이용하였으며, 수직단면 이미지를 촬영하였다.

3. 결과 및 고찰

3.1. 면저항 분석

Fig. 1의 (a)와 (b)에 도펀트 증가에 따른 CoSi₂/n⁺ 접합과 CoSi₂/p⁺ 접합의 면저항과 49 point 측정점에 대한 균일도를 나타내었다. Fig. 1(a)의 CoSi₂/n⁺ 접합은 도펀트 증가에 따라 면저항이 3.959 Ω/sq. → 4.254 Ω/sq. → 4.445 Ω/sq.로 점차 증가하며, 면저항 균일도는 2.81% → 2.79% → 2.65%로 점점 개선되는 것을 알 수 있었다. As로 도핑된 CoSi₂/n⁺ 접합 영역은 As 도펀트 양이 증가하면 도펀트가 실리사이드 쪽으로 확산 이동하여 궁극적으로 실리사이드의 면저항 증가를 초래하였고, 면저항이 커짐에 따라 균일도는 평균 면저항 값의 분모항이 커지므로 개선되는 경향을 나타낸다.

Fig. 1(b)에 나타낸 B로 도핑된 CoSi₂/p⁺ 접합 영역은 도펀트 양의 증가에 따라 면저항은 3.546 Ω/sq. → 3.852 Ω/sq. → 3.851 Ω/sq.를 보이고 면저항 균일도는 2.35% → 4.82% → 2.43%로 변화하였다. 이러한 결과는 n⁺ 접합 영역에 비해 면저항 값의 변화가 도우즈 증가에 따라가 더 심하고 면저항 균일도 변화는 선형적이지 않은 특징이 있었다. 이러한 현상은 원자 반경이 작은 B가 As에 비해서 더 빠른 확산활동으로 CoSi₂ 내에 확산되어 궁극적으로 면저항 값을 많이 증가 시켰고 CoSi₂에 대한 B의 고용한도가 있어서, 3×10^{15} ions/cm² 이상의 도우즈 레벨에서는 고용한도로 포화되어 면저항 값에서 큰 차이가 없게 되었다고 판단되었다. 따라서 면저항의 변화로부터 본 연구의 Co/Ti 실리사이드 공정에서는 CoSi₂/p⁺ 접합의 도

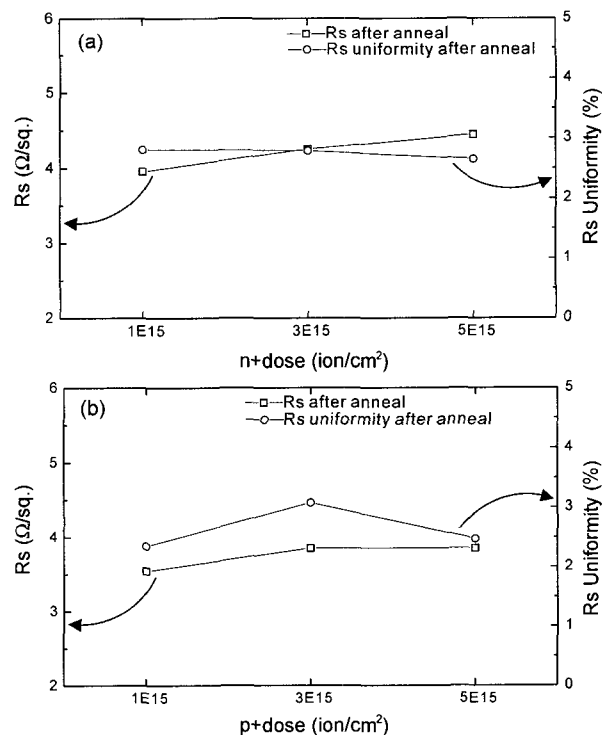


Fig. 1. The Rs and Rs uniformity of CoSi₂ formed by Co 150 Å/Ti 100 Å on (a) n⁺ junction and (b) p⁺ junction.

펀트인 B의 확산을 조절하는 것이 더욱 중요함을 예상할 수 있었다.

3.2. SIMS 분석

Fig. 2(a), (b)에 각 CoSi_2/n^+ , CoSi_2/p^+ 를 표면으로부터 같은 조건으로 600 sec 동안 에칭하여 이때의 As, B 도펀트 농도 변화를 SIMS로 분석한 결과를 나타내었다. SIMS 분석의 신호값은 각 박막에 대한 표준화 작업이 이루어지지 않아 절대치가 아닌 임의의 단위로 상정하였다. 일반적으로 접합 영역에서의 급속열처리에 의한 실리사이드 반응에서 도펀트는 박막사이의 계면에 pile-up 되는 경향^{11,12)}이 있으며, SIMS 분석에 의해 얻어진 Fig. 2의 결과에서도 같은 몇가지 peak가 나타난다. Fig. 2에서는 박막 사이의 계면면을 도우즈 조건에 따라 정확하지는 않지만, 일반적으로 나타나는 Si 접합 부분의 도펀트 profile을 기준으로 하여 CoSi_2 와 Si 접합 부분의 예상 계면을 구분하였다. 또한 급속열처리에 따른 도펀트의 박막 계면에서의 segregation을 예상하여 CoTiSi 와 CoSi_2 의 계면을 구분하였다.

Fig. 2(a)에 의하면 물질별, 도우즈별 스퍼터링 속도차 때문에 정량적으로 각 층의 두께는 논할 수는 없지만, CoSi_2 박막내에 함유되는 As 도펀트는 정성적으로 도우즈양이 증가할수록 커짐을 알 수 있다. 이는 As이 n^+ 접합으로부터 CoSi_2 로 확산한 양의 척도라고 판단되고 결과적으로 도우즈양이 많으면 확산한 양이 증가했음을 의미한다. 따라서 트랜지스터를 설계할 때 소오스드레인 영

역의 도핑 정도는 실리사이드 공정으로 확산되는 양을 고려해야 할 필요성이 큰 것을 알 수 있었다.

Fig. 2(b)에는 B에 대해 도우즈 양이 증가하면서 생기는 변화를 보이고 있고, Fig. 2(a)와 비교하여 $\text{CoTiSi}/\text{CoSi}_2$ 계면까지의 sputter time이 길어 n^+ 접합에서 형성된 CoTiSi 두께 보다 더 클 가능성이 있다. 또한 CoTiSi 와 CoSi_2 층에서의 B 분포로부터 실리사이드 공정에 의해 B이 외부 확산되며, 분석된 count level이 As의 경우 보다 높은 것으로 볼 때 B의 원자 크기가 작아 동일한 열처리에 의해서도 더 쉽게 확산되는 것으로 판단된다. Depth profile에 따른 B의 거동은 CoTiSi , CoSi_2 , p^+ 접합 모두에서 도우즈에 따라 일정한 경향성을 보였는데, 각 박막에서 B의 거동은 $1 \times 10^{15} \text{ ions/cm}^2$ 일 때 가장 낮고 $5 \times 10^{15} \text{ ions/cm}^2$ 일 때가 가장 높았다. 따라서, CoSi_2 형성과정에 CoTiSi 및 CoSi_2 박막내에 B이 segregation 되어 존재함을 알 수 있다.

3.3. 표면거칠기 분석

도펀트 종류와 도우즈에 따라 CoSi_2 박막의 표면거칠기가 어떻게 영향 받는지를 확인하기 위하여 SPM을 이용하여 $5 \mu\text{m} \times 5 \mu\text{m}$ 의 영역에서 표면거칠기를 측정하였으며, Fig. 3의 (a), (b)에는 CoSi_2/n^+ 접합, CoSi_2/p^+ 접합 영역에서 도우즈가 $3 \times 10^{15} \text{ ions/cm}^2$ 조건으로 한 경우의 SPM 표면 이미지를 3차원적으로 나타내었다. SPM 분석 결과로부터 도우즈 별로 각 접합에서의 표면거칠기를 보면 RMS 수치에서 CoSi_2/n^+ 접합은 $25.9 \text{ \AA} (1 \times 10^{15} \text{ ions/cm}^2) \rightarrow 10.6 \text{ \AA} (3 \times 10^{15} \text{ ions/cm}^2) \rightarrow 8.55 \text{ \AA} (5 \times$

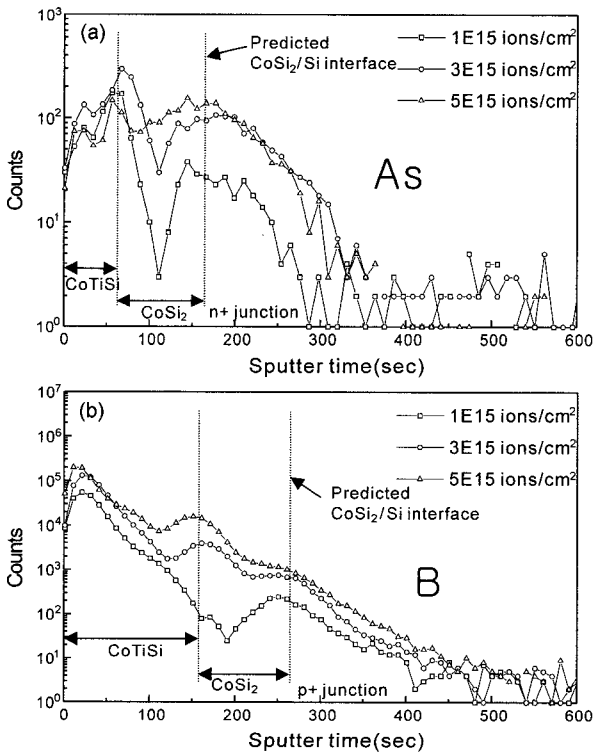


Fig. 2. The SIMS profile for CoSi_2 formed by Co 150 Å/Ti 100 Å on (a) n^+ junction and (b) p^+ junction.

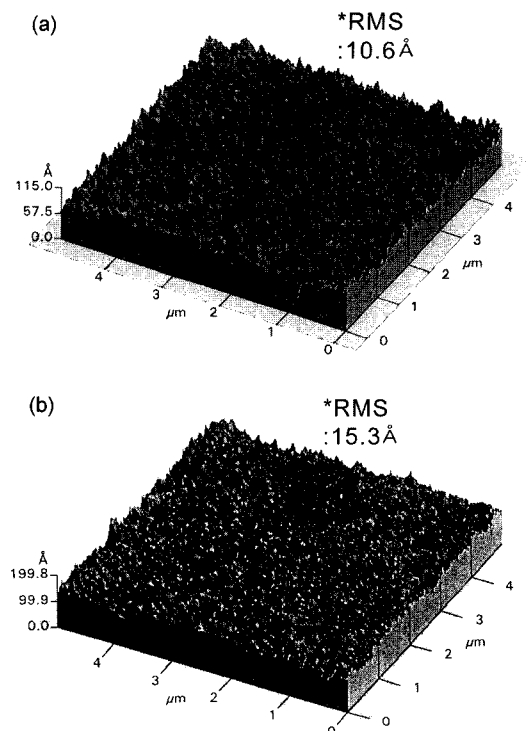


Fig. 3. The surface morphology of CoSi_2 formed by Co 150 Å/Ti 100 Å on (a) n^+ junction and (b) p^+ junction.

10^{15} ions/cm²)으로 점점 감소하였으며, CoSi₂/p⁺ 접합은 11.1 Å(1×10^{15} ions/cm²) → 15.3 Å(3×10^{15} ions/cm²) → 13.2 Å(5×10^{15} ions/cm²)으로 큰 차이없이 변화하였다. n⁺ 접합에서의 도우즈 증가에 따른 표면거칠기 감소는 CoSi₂ 반응에서 주 이동 원자인 Co가 상대적으로 큰 As 원자에 의해 급격한 이동을 방해 받음으로써, CoSi₂ 형성이 지연되어 개선되는 것으로 판단하였다.⁷⁾

3.4. 미세구조 분석

Fig. 4의 (a)와 (b)에 CoSi₂/n⁺ 접합과 CoSi₂/p⁺ 접합의 수직단면을 투과전자현미경으로 관찰한 이미지를 나타내었다.

Fig. 4(a)의 CoSi₂/n⁺ 접합(dose : 3×10^{15} ions/cm²)의 경우 평균 570 Å 두께의 CoSi₂ 층을 형성하였고, 그 위에 평균 286 Å의 비교적 균일한 두께의 CoTiSi 중간상을 가지고 있었다. 특이한 것은 300 Å 깊이의 스파이크(spiking)를 형성하는 것인데, 이것이 우선 성장하여 소오스/드레인 영역의 깊이 이상으로 되면 누설전류의 주요 원인 및 소자의 동작 불능의 주요 원인이 될 가능성이 있었다.^{13,14)}

Fig. 4(b)의 3×10^{15} ions/cm² 도우즈의 CoSi₂/p⁺ 접합의 경우에는 평균 514 Å 두께의 CoSi₂가 형성되었고, 그 위에 391 Å의 CoTiSi가 형성되었다. CoTiSi 두께는 n⁺ 보다 더 두꺼운 특징이 있었는데, 이것은 앞의 SIMS 분석에서 CoTiSi 층에서의 상대적으로 긴 sputter time과 일치한다. 또한, CoTiSi와 CoSi₂ 계면이 매우 거칠어서 CoTiSi를 선택적으로 제거하면 CoSi₂의 접촉저항이 커질

가능성이 있고, 면저항 측정에서도 표면산란에 의한 면저항 값의 증가가 예상되었다.

접합 영역에서의 스파이크 현상은 비슷한 두께로 발생하였으나 n⁺ 접합 보다는 밀도가 작았고, 그 원인은 B의 작은 원자 반경에 따라 침입형 확산으로 물질이동이 일어나므로 상대적으로 As 경우보다 안정한 계면을 유지하였다고 판단하였다.

Co/Ti 구조에 의한 CoSi₂ 형성 공정은 Ti 중간층의 역할에 의한 epitaxial 성장¹⁵⁾이 가능하다는 장점이 있는데, 실제 소자에 적용하기 위해서는 부분적으로 나타나는 스파이크 현상¹⁶⁾을 개선 시켜야하는 것으로 나타났다. 그러나, 수직단면 투과전자 현미경에 의해 관측된 CoSi₂ 두께와 CoTiSi/CoSi₂/n⁺ or p⁺ 접합의 적층 구조의 면저항을 이용한 비저항 특성은 n⁺와 p⁺ 접합의 3×10^{15} ions/cm²의 도우즈 조건에서 각각 24.24 μΩ·cm와 19.79 μΩ·cm로 고유 CoSi₂ 비저항에 거의 유사하게 나타나 도펀트에 독립적인 안정된 CoSi₂ 박막의 형성을 확인할 수 있었다. 또한 n⁺와 p⁺ 접합에서 형성되는 CoSi₂의 상부층에 형성되는 CoTiSi 두께는 각각 286 Å과 391 Å으로 상당히 두껍게 형성되지만, CoSi₂의 비저항 결과로 볼 때 저항이 상당히 큰 물질이므로 실제 소자 적용을 위해서는 반드시 제거하여야 하는 화합물로 판단되었다.

4. 결 론

고집적 소자의 접합에 대한 전기적 특성을 개선 시키는데 필요한 물질의 하나인 CoSi₂ 공정을 적용함으로써 다음과 같은 결과를 얻었다.

1) 면저항 분석 결과에서 CoSi₂ 박막은 접합 영역의 도우즈의 증가에 따라 면저항은 n⁺ 접합에서 3.959 Ω/sq. → 4.254 Ω/sq. → 4.445 Ω/sq.의 거동을 보였으며, p⁺ 접합에서는 3.546 Ω/sq. → 3.852 Ω/sq. → 3.851 Ω/sq.의 경향을 보였다. 면저항 균일도에서는 n⁺ 접합에서는 도우즈 증가에 따라 감소하였지만, p⁺ 접합에서는 경향이 일정하지 않았다.

2) SIMS 분석에서 n⁺ 접합에서 도우즈의 증가에 따라 CoSi₂ 박막내에 존재하는 As의 함유량은 비례하여 증가 하였으며, p⁺ 접합에서도 실리콘사이드 박막내에 B이 확산되어 존재하였다.

3) SPM 분석에서 n⁺ 접합의 CoSi₂의 RMS는 도우즈 증가에 따라 25.9 Å → 10.6 Å → 8.55 Å의 감소 추세를 보였고, p⁺ 접합에서는 11.1 Å → 15.3 Å → 13.2 Å으로 n⁺와 같이 작은 수치를 보여 작은 표면거칠기를 확인할 수 있었다.

4) 수직단면 투과전자현미경 분석에서 CoSi₂ 두께는 n⁺ 접합에서 570 Å의 두께로 성장 하였으며, p⁺ 접합에서는 514 Å로 도펀트 의존성은 거의 없는 것으로 생각된다. 그러나 CoSi₂ 공정에서 접합과 CoSi₂의 계면에서

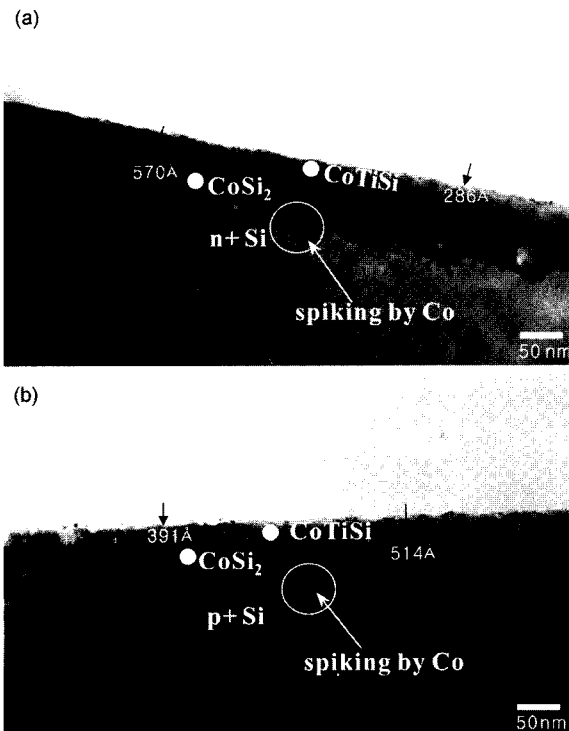


Fig. 4. The cross sectional TEM image of CoSi₂ formed by Co 150 Å/Ti 100 Å on (a) n⁺ junction and (b) p⁺ junction.

Co에 의한 스파이크가 발생하는 현상이 관찰되었다.

참 고 문 헌

1. J. Y. Dai, Z. R. Guo, S. F. Tee, C. L. Tay, E. Er and S. Redkar, *Appl. Phys. Lett.*, **78**, 3091 (2001).
2. J. Prokop, C. E. Zybill and S. Veprek, *Thin Solid Films*, **359**, 39 (2000).
3. C. Detavernier, R. L. Van Meirhaeghe and F. Cardon, *J. Appl. Phys.*, **88**, 133 (2000).
4. S. L. Hsia, T. Y. Tan, P. Smith and G. E. McGuire, *J. Appl. Phys.*, **70**, 1308 (1991).
5. J. B. Lasky, J. S. Nakos, O. J. Cain and P. J. Geiss, *IEEE Trans. Electron Devices*, **38**, 262 (1991).
6. H. S. Kim, D. H. Ko, D. L. Bae, K. Fujihara and H. K. Kang, *IEEE Electron Device Lett.*, **20**, 86 (1999).
7. J. Chen, J. P. Colinge, D. Flandre, R. Gillon, J. P. Raskin and D. Vanhoenacker, *J. Electrochem. Soc.*, **144**, 2437 (1997).
8. R. T. Tung, *Applied Surface Science*, **117/118**, 268 (1997).
9. H. Zhang, J. Poole, R. Eller and M. Keefe, *J. Vac. Sci. Technol. A*, **17**, 1904 (1999).
10. O. S. Song and Y. S. Ahn, *J. Kor. Inst. Surf. Eng.*, **32**, 389 (1999).
11. H. C. Cheng, W. K. Lai and H. W. Liu, *J. Electrochem. Soc.*, **145**, 3590 (1998).
12. P. Gas, O. Thomas and F. M. d'Heurle, *Properties of Metal Silicides*, p. 298, 14, ed. K. Maex and M.V. Rossum, INSPEC, London UK, (1995).
13. D. Mangelinck, J. Cardenas, F. M. d'Heurle, B. G. Svensson and P. Gas, *J. Appl. Phys.*, **86**, 4908 (1999).
14. A. Lauwers, Q. F. Wang, B. Deweerdt and K. Maex, *Applied Surface Science*, **91**, 12 (1995).
15. M. L. A. Dass, D. B. Fraser and C. S. Wei, *Appl. Phys. Lett.*, **58**, 1308 (1991).
16. T. Sukegawa, H. Tomita, A. Fushida, K. Goto, S. Komiya and T. Nakamura, *Jpn. J. Appl. Phys.*, **36**, 6244 (1997).