

Piezoelectric 효과와 열 효과 모델링을 고려한 AlGaIn/GaN HFET의 DC 특성

박승욱* · 황용준 · 신무환†

명지대학교 세라믹공학과 반도체 재료/소자 연구실
*칩팩코리아

DC Characteristics of AlGaIn/GaN HFETs Using the Modeling of Piezoelectric and Thermal Effects

Seung-Wook Park*, Woong-Joon Hwang and Moo-Whan Shin†

Semiconductor Materials/Devices Lab., Department of Ceramic Engineering, Myong Ji University,
38-2 Nam-Dong, Yongin-Si, Kyunggi-Do, 449-728

*ChipPAC KOREA, San 136-1, Ami-Ri, Bubal-Eub, Ichon-Si, Kyoungki-Do, 467-701

(2003년 10월 6일 받음, 2003년 11월 1일 최종수정본 받음)

Abstract In this paper, we report on the DC characteristics of the AlGaIn/GaN HFETs using physical models on piezoelectric and thermal effects. Employing the models was found to be essential for a realistic prediction of the DC current-voltage characteristics of the AlGaIn/GaN HFETs. Though use of the implementation of the physical models, peak drain current, transconductance, pinch-off voltage, and most importantly, the negative slope in the current were accurately predicted. The importance of the heat sink effect was demonstrated by the comparison of the DC characteristics of AlGaIn/GaN HFETs fabricated from different substrates including sapphire, Si and SiC. Highest peak current was achieved from the device with SiC by an effective suppression of heat sink effect.

Key words GaN, HFET (Hetero Filed Effect Transistor), 2DEG (2 Dimensional Electron Gas), Heat sink effect

1. 서 론

최근 개인휴대통신, 위성통신, 군사용 레이더 등의 무선통신에 대한 수요가 급증함에 따라 여기에 사용하는 고주파, 고출력 소자 특성을 향상하기 위한 연구가 활발히 진행되고 있다. 이중 GaN계 반도체 전자소자는 높은 항복전압과 최대전류, 높은 열전도도, 고온 안정성 등을 보여 차세대 고주파·고출력 소자로서 현재 전 세계적으로 관심의 대상이 되고 있다. 특히, AlGaIn/GaN 이중접합 구조를 이용한 HFETs(Heterojunction Field Effect Transistors)의 경우 두 물질의 이중접합 계면에서는 AlGaIn($a = 3.112 \text{ \AA}$, $c = 4.982 \text{ \AA}$)와 GaN($a = 3.189 \text{ \AA}$, $c = 5.185 \text{ \AA}$)의 격자상수 차이로 인한 스트레인이 유도하는 강한 piezoelectric 현상으로 기존의 AlGaAs와 GaAs 접합간의 계면에서 생성되는 $1.0 \times 10^{12}/\text{cm}^2$ 보다 10배가 높은 $1.0 \times 10^{13}/\text{cm}^2$ 이상의 높은 전자밀도를 형성하는 것으로 보고되고 있다.^{1,2)} 즉, 이는 두 물질계면의 전도밴드(conduction band)의 불연속량(discontinuity)으로 인한 것이며 증가된 전도밴드의 차이는 곧 계면 사이의 2DEG

를 증가시키기 때문이다. 이중접합 물질간의 전도 밴드의 차가 증가할수록 포함할 수 있는 전하량이 증가하므로 계면 사이 물질의 격자상수에 대한 조절이 이를 이용한 고주파, 고출력 소자 설계의 주요 변수로 알려지고 있다. 이중접합에 의하여 2DEG가 형성될 때에 HEMT 구조 트랜지스터내의 전자 장벽(barrier)은 최저에너지가 내려감에 따라 페르미 준위(Fermi Level)에 접근하게 된다. 전하량이 증가함에 따라 베리어의 최저에너지점이 계속 감소하여 페르미 준위에 베리어가 근접한 경우 더 이상 이중접합에서 전하량의 증가가 불가능하게 된다. 이때의 이중접합에서의 전하량이 최대 전하량이 된다. 전도 밴드의 차가 큰 경우 베리어의 최저 에너지 점을 페르미 준위에 접근시키지 않고도 채널에서의 전도대역을 페르미 준위 밑으로 깊숙이 밀어 넣을 수 있어 전하량이 증진되며 이를 GaN-based 트랜지스터의 활성층으로 응용할 경우 증가된 전하량과 이중접합이 아닌 단순한 n-GaN 활성층에서 나타나는 낮은 전하이동도 ($1.0 \times 10^{17}/\text{cm}^3$ 의 도핑농도 및 상온조건에서 약 $1000 \text{ cm}^2/\text{Vs}$ 이내)에 비하여 월등히 향상된 전하이동도(에피층의 조성 따라 달라지지만 보통 $1500 \text{ cm}^2/\text{Vs}$ 이상)로 인하여 제작된 소자의 전류가 향상되며 이는 직접적으로 트랜지스터

†E-Mail : mwshin@mju.ac.kr

의 출력향상을 유도하게 된다. 따라서 이러한 AlGaN/GaN 소자의 DC 특성을 비롯한 소자특성들을 설계하기 위한 기본적인 요건은 격자 부정합 차에 의해서 발생하는 piezoelectric 효과의 정확한 예측모델이며 이러한 piezoelectric 효과에 대한 반영이 이루어지지 않은 상황에서 소자의 모델링 결과는 실제 제작된 소자의 특성결과와 일치하기 어려우며 따라서 소자 설계의 의미를 찾기 어렵다고 해도 과언이 아니다. 하지만 이러한 중요한 소자 설계적 의미에도 불구하고 지금까지 AlGaN/GaN에 대한 소자특성 모델링에서 이러한 piezoelectric 효과를 고려한 연구는 보고된 적이 없다. 따라서 본 연구에서는 이러한 기판상에서 발생하는 2DEG의 특성을 Al mole fraction(x) 변화에 따라 변화하는 격자 부정합에 의해 계산된 2DEG의 농도 값을 이용하여 실제적인 소자의 모델링을 구현하였으며 그 결과를 실험적으로 제작된 소자의 특성과 비교하여 타당성을 검증하였다.

특히 piezoelectric 효과 외에도 낮은 열전도도를 갖는 Sapphire를 기판으로 사용하는 AlGaN/GaN 구조에서 필연적으로 따르는 자체구동열(self heating)에 의한 DC 특성의 변화를 예측할 수 있는 소자모델링에 대한 보고 역시 자체 구동 열 특성에 대한 실험적 관찰에만 국한되었으며 측정에 관련된 연구도 아주 최근에 Eastman의 연구그룹에서 보고되었을 뿐이다.³⁾ 고주파 고풍력 소자로 사용되는 AlGaN/GaN HFET는 고풍력 동작시 발생하는 줄열(Joule Heat)이 기판의 낮은 열전도도로 인한 열 방출 억제로 인하여 heat sink 효과를 일으키는 문제를 내재하고 있다. 이러한 heat sink 효과는 채널의 온도를 상승시키는 열원으로 작용되어 2DEG의 이동도와 전자 속도를 줄여 채널 전류를 감소시키고 고주파, 고풍력 특성을 저하시키는 것으로 예측되고 있다.^{4,7)} 그러므로 본 연구에서는 전술된 piezoelectric 효과에 의해 생성되는 2DEG 농도의 실험적 결과치를 직접적으로 AlGaN/GaN 계면에 적용하여 입력변수로 사용하고 self heating에 대한 물리적 변수들을 동시에 적용한 AlGaN/GaN HFET의 DC 특성모델링을 처음으로 시도하였다.

또한 이렇게 적용된 DC 분석 자료를 바탕으로 신뢰성 있는 모델링 변수 및 모델을 추출하였으며 이들을 SiC 및 Si 기판을 사용한 AlGaN/GaN HFET의 DC 특성 예측에 적용하여 그 특성을 비교, 분석하였다.

2. AlGaN/GaN HFET 소자의 Piezoelectric 효과 모델링

본 연구에서 모델링된 소자의 게이트 폭은 $91.5 \mu\text{m}$ 이며 소자의 구조는 Fig. 1과 같다. AlGaN/GaN HFET 모델링을 통하여 이동도, AlGaN 물질 변수, 온도에 따른 밴드갭 모델, 열전도도 모델 및 2DEG 모델 등을 2차원 수치해석모델링 기구인 ATLAS로 계산하였다.¹¹⁾ Al의 mole fraction 차에 의해 발생하는 2DEG를 정량적

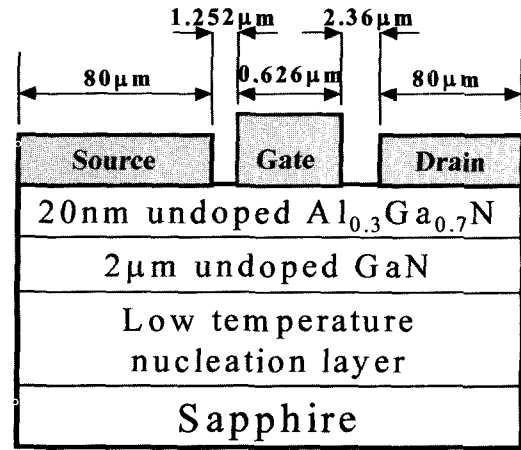


Fig. 1. Structure of AlGaN/GaN HFET.

으로 모델링 상에 대입하여 DC 특성 변화 및 기판 변화에 따른 소자에서의 heat sink의 영향 등에 대하여 모델링 하였다. 또한 소자의 실제 동작시 발생하는 자체발생 열(self heating)에 의한 소자 특성변화를 모델링 하기 위하여 energy balance 모델을 이용하여 AlGaN/GaN HFET 소자의 thermal 특성을 분석하였으며 실험 결과와 비교하여 검증하였다. 소자의 piezoelectric 효과를 모델링 하기 위하여 계면의 질 및 spacer layer의 영향에 독립적인 2DEG 농도는 일반적으로 알려진 $Q_p = x \times 5 \times 10^{13} \text{C/cm}^2$ 의 식을 적용하였다.⁹⁾ 이 때에 x는 기판에 관계없이 2DEG의 농도를 결정하는 Al mole fraction이다. 본 연구에서 사용한 Al의 mole fraction에 의해 영향 받는 AlGaN의 주요 물질 변수들은 AlN과 GaN의 linear plot을 이용하여 근사적으로 계산하였고 물질 변수 추출 식은 다음과 같다.⁸⁻¹⁰⁾

$$\epsilon_{\text{Al}_x\text{Ga}_{1-x}\text{N}} = x \times \epsilon_{\text{AlN}} + (1-x) \times \epsilon_{\text{GaN}} \quad (1)$$

$$X_{\text{Al}_x\text{Ga}_{1-x}\text{N}} = x \times \left(\frac{X_{\text{Al}_{0.13}\text{Ga}_{0.87}\text{N}} - 0.87 \times X_{\text{GaN}}}{0.13} \right) + (1-x) \times X_{\text{GaN}} \quad (2)$$

$$E_{g_{\text{Al}_x\text{Ga}_{1-x}\text{N}}} = x \times E_{g_{\text{AlN}}} + (1-x) \times E_{g_{\text{GaN}}} \times (1-x) \times 0.5 \text{eV} \quad (3)$$

$$m_{e_{\text{Al}_x\text{Ga}_{1-x}\text{N}}} = x \times m_{e_{\text{AlN}}} + (1-x) \times m_{e_{\text{GaN}}} \quad (4)$$

$$u_{n_{\text{Al}_x\text{Ga}_{1-x}\text{N}}}(\text{N}) = x \times u_{n_{\text{AlN}}} + (1-x) \times u_{n_{\text{GaN}}}(\text{N}) \quad (5)$$

여기서 ϵ 는 유전상수, E_g 는 밴드 갭, X는 전자친화도, m_e 는 유효 질량, u는 전자 이동도이고, x는 Al의 몰 분율 이다. 또한 $m_{e_{\text{GaN}}} = 0.22m_0$, $m_{e_{\text{AlN}}} = 0.48m_0$ 이다. AlGaN/GaN HFET 소자에 대한 실험적 전류-전압 결과와 본 연구에서 진행된 이론적 계산 결과를 비교하여 시뮬레이션에 사용된 물질 변수의 검증을 꾀하였으며

Table 1. Modeling Parameter for the simulation of AlGaIn/GaN HFET

Parameter	AlGaIn(Al=0.3)	GaN(2DEG)
dielectric Constant	8.78	8.9
Energy Gap	4.12 eV	3.26 eV
Egalpha	.	7.32×10^{-4}
Egbeta	.	700
Sturation Velocity	1.4×10^7 cm/s	2.2×10^7 cm/s
Electron Affinity	2.377 eV	3.3 eV
NC300	4.08×10^{18} cm ⁻³	2.24×10^{18} cm ⁻³
NV300	8.6×10^{18} cm ⁻³	1.8×10^{19} cm ⁻³
Lower field mobility	350 cm ² /Vs	1000 cm ² /Vs

사용한 변수들은 Table 1과 같다.

3. AlGaIn/GaN HFET의 열분석 모델링

AlGaIn/GaN HFET 소자가 해결하여야 할 한 가지 문제점은 기관인 사파이어의 열전달 특성이 고효율소자의 작동시에 필요한 우수한 열 방출 효과를 기대하기에는 미흡하다는 것이며 이것이 소자성능에 미치는 악영향에 대하여는 실제 실험적 보고가 미비한 실정이다. 본 연구에서는 사파이어 기관에 의한 heat sink 현상의 결과로 소자의 DC 전류 감화 현상 등에 대한 열분석을 실시하였다. charge transport에 대한 전통적인 drift-diffusion 모델은 velocity overshoot, 캐리어 온도에 의한 확산, 캐리어 에너지 분포에 대한 impact ionization 등의 의존성을 무시하였으며 이러한 모델링의 기본이 되었던 식은 다음과 같다.¹¹⁾

$$\vec{J}_n = -q\mu_n n \nabla \phi_n \quad (6)$$

$$\vec{J}_p = -q\mu_p p \nabla \phi_p \quad (7)$$

하지만 본 연구에서 적용한 energy balance 모델은 velocity overshoot, 캐리어 온도에 의한 확산, 캐리어 에너지 분포에 대한 impact ionization을 의존성과 같은 특성들을 고려하였다. 이 모델에서는 일반적인 Boltzmann transport 기구에 온도와 에너지에 대한 전류 밀도와와의 관계를 추가하여 구성하였다. drift-diffusion 모델로부터 표현되는 전류 밀도는 이와 같은 물리학적 관계를 추가하여 수정하였다. 전자의 전류와 에너지의 flux의 밀도는 다음과 같이 계산될 수 있다.¹¹⁾

$$\vec{J} = qD_n \nabla n - u_n \nabla \phi + qnD_n^T \nabla T_p \quad (8)$$

$$\vec{S}_n = -K_n \nabla T_n - \left(\frac{k\delta_n}{q} \right) J_n T_n \quad (9)$$

$$\vec{J}_p = qD_p \nabla p - u_p \nabla \phi + qpD_p^T \nabla T_p \quad (10)$$

$$\vec{S}_p = -K_p \nabla T_p - \left(\frac{k\delta_p}{q} \right) J_p T_p \quad (11)$$

여기서 T_n , T_p 는 각각 전자와 홀의 온도, S_n , S_p 는 격자에서 캐리어로부터의 에너지 혹은 열의 흐름이다. K_n , K_p 는 전자와 홀의 열전달 상수, D_n , D_p 는 전자와 홀에 대한 열에 의한 확산도이다. 또한 소자 동작 시 각 층에서 열전달 특성 차에 의한 소자의 heat sink 효과를 고려하기 위하여 온도의 함수로서의 열전달 상수 $K(T)$ 를 적용한 식 (12)를 사용하여 DC 특성을 계산 하였다.

$$K(T) = \frac{1}{a + bT + cT^2} \quad (12)$$

4. 모델링 결과

Fig. 2는 AlGaIn/GaN 계면에서의 거리에 따르는 전도 대역에서의 에너지 (a) 및 운반자의 농도 (b)를 나타낸 그림이다. Fig. 2(a)의 밴드 다이어그램에서 볼 수 있듯이 piezoelectric 효과를 적용하였을 경우 더욱 깊은 밴드 갭 골이 형성되고 이렇게 유도된 밴드갭에는 Fig. 2(b)에서 볼 수 있듯이 더욱 많은 전자들이 모여들어 소자의 동작에 영향을 미치는 것이 계산으로 확인될 수 있었으며

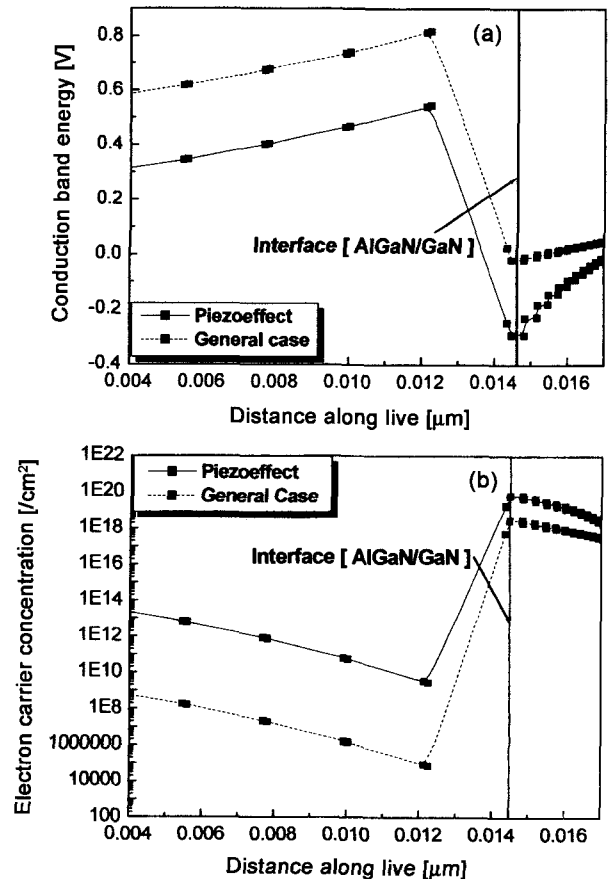


Fig. 2. Piezoelectric effect at the AlGaIn/GaN interface with the conduction band energy (a) and sheet carrier concentration (b).

이렇게 piezoelectric 현상에 의해 생성된 2DEG의 농도를 직접적으로 입력 변수화 하여 모델링 tool에 적용한 경우는 본 연구에서 처음으로 보고되는 것이다. Fig. 3은 AlGaIn/GaN HFET에서 기판에 의한 자체발열을 고려한 경우와 그렇지 않은 경우를 비교한 결과이다. Fig. 3(a)의 경우는 기존의 drift-diffusion 모델만을 이용하여 AlGaIn/GaN HFET 소자 성능을 예측한 것이다. 드레인 전류는 실제 소자의 드레인 전류보다는 매우 높고 좋은 특성을 나타내지만 Fig. 3(b)에서 나타난 실제 실험적으로 제작된 소자의 드레인 전류 값과는 큰 차이를 보이고 있는 것을 볼 수 있으며 이것은 기존의 drift-diffusion 모델로는 소자내부에서 발생하는 자체 발생 열에 대한 계산근거를 갖고 있지 못하여 자체 발생 열에 대한 계산 없이는 AlGaIn /GaN HFET 소자에 대한 정확한 특성 예측이 불가능함을 보여주고 있다. Fig. 3(b)은 Fig. 3(a)과 달리 전술된 열적특성을 고려한 모델링과 실제 제작된 실험적 소자로부터의 DC I-V 특성을 비교한 그림이며, non-thermal 모델링의 경우와 달리 두 결과가 상당히 일치된 결과를 보여주고 있음을 알 수 있다. 특히 non-thermal 모델링의 경우와 달리 무릎 전압(knee voltage) 이후 드레인 전류가 음 기울기를 나타내고 있는데 이는 non-thermal 모델링에서는 불가능한 I-V 특성이며 이것은 소자 동작시 발생하는 열과 낮은 열전도도

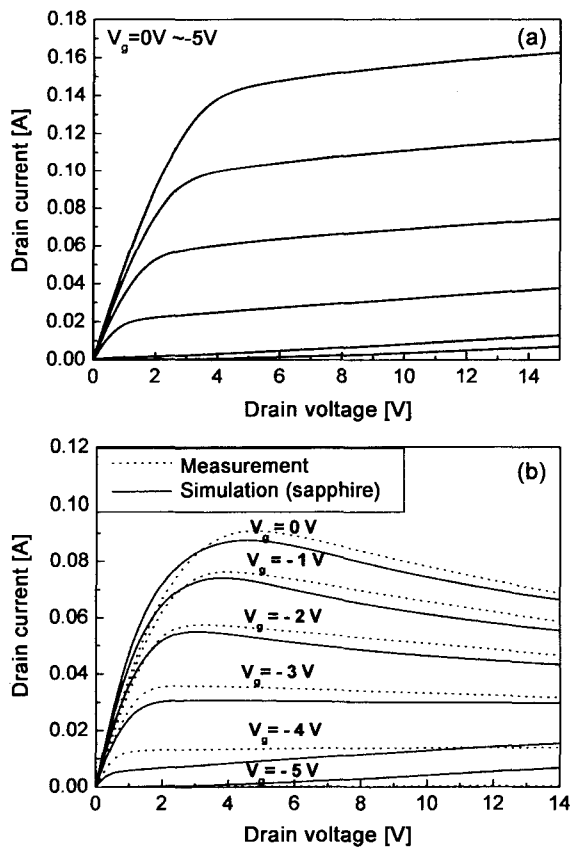


Fig. 3. DC-IV characteristics of AlGaIn/GaN HFET obtained from (a) non-thermal modeling and (b) thermal modeling and experimental measurement.

를 지닌 사파이어 기판을 사용하였을 때 나타나는 heat sink 효과에 의한 성능 저하 문제를 energy balance 모델을 적용하여 정확하게 예측할 수 있음을 보여준 결과이다. Fig. 3(b)의 경우는 핀치오프 전압, knee 전압, 드레인 전류 level 그리고 knee 전압 이후 기판에 의한 heat sink 효과 때문에 생긴 드레인 전류의 음 기울기 현상에 대하여 실제 실험 결과와 잘 일치하는 것을 볼 수 있는데, 이는 heat sink 효과에 의해 발생된 열에 의해 sheet carrier의 이동도를 감소시키기 때문이며 다음과 같은 식 (13)으로 이동도가 온도에 따라 저하되기 때문이다.

$$u_n = u_0 \left(\frac{T}{300} \right)^{-a} \quad (13)$$

이 때에 u_0 는 온도 300 K에서의 전자의 이동도이다. Fig. 4는 위와 같이 검증된 열분석 모델링을 이용하여 계산된 소자의 게이트 전압에 대한 드레인 전류 및 트랜스 컨덕턴스를 실험치의 결과와 비교한 그림이다. 분석 결과 소자의 핀치오프는 -5 V 이하에서 일어남을 볼 수 있었고 드레인 전류 level이 실험값과 모델링 값에서 매우 잘 일치함을 확인할 수 있었다. Fig. 5(a)와 (b)는 $V_{gs} = 0$ V이고 $V_{ds} = 15$ V일 때 소자의 온도를 게이트 바로 밑의 채널에 대한 수직방향온도와 게이트 주변의 AlGaIn층과 GaN층의 2차원적인 구역 (b)에 대한 열적 분포도를 나타낸 그림이며 게이트를 중심으로 선형적으로 온도가 감소하고 있는 것을 볼 수 있다. Fig. 6의 결과는 구동조건, $V_{gs} = 0$ V, $V_{ds} = 6$ V에서 열전도도가 가장 우수한 SiC 및 Si,를 기판으로 지정하였을 때의 소자온도를 사파이어를 기판으로 하였을 때의 소자온도와 비교한 그림이다. SiC를 사용하였을 경우 소자의 전체 온도가 가장 낮은 것을 볼 수 있고 사파이어 기판을 사용하였을 때 가장 온도 변화가 크게 일어나면서 높은 온도에 도달하는 것을 볼 수 있다. Fig. 7은 기판의 열적 특성이 소자의 DC 특성에 미치는 직접적인 영향을 확인하기 위하여 기판을 Si, SiC로 가정하였을 때의 계산된 소자의 열 특성을 사파이어 기판을 사용한 경우와 비

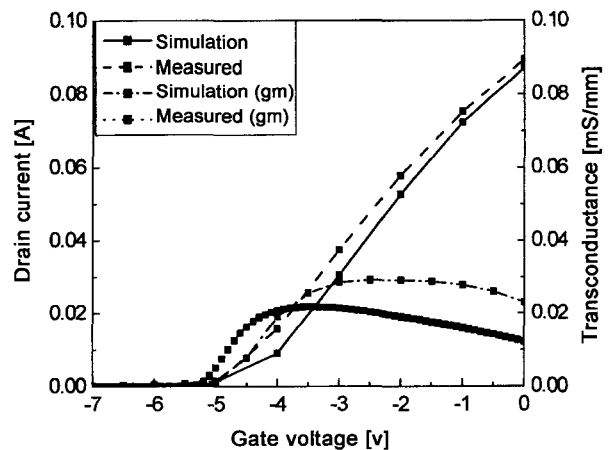


Fig. 4. Comparison of the measured and simulated DC current and the transconductance of AlGaIn/GaN HFET.

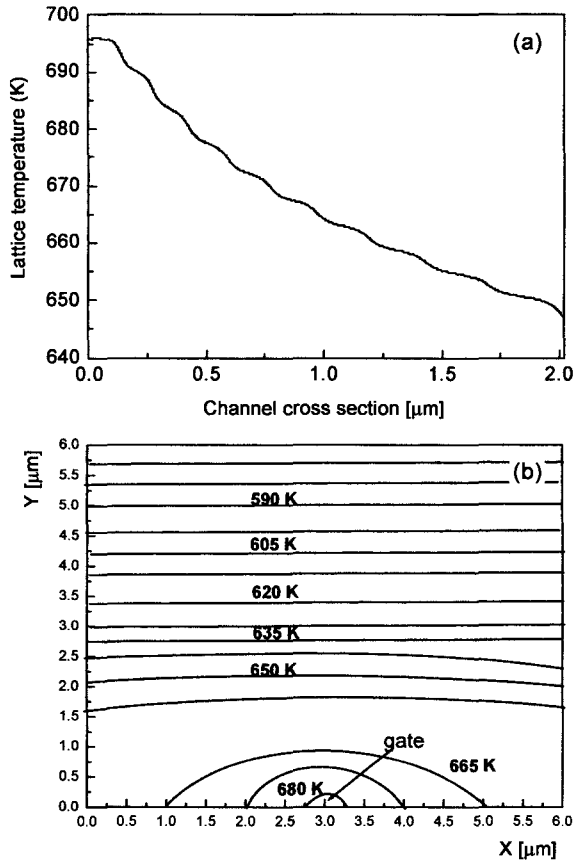


Fig. 5. 1-Dimensional (a) temperature variation as a function of channel thickness from the gate and 2-Dimensional temperature variation (b) around the gate in AlGaIn/GaN HFET (at $V_g = 0$ V and $V_{ds} = 15$ V).

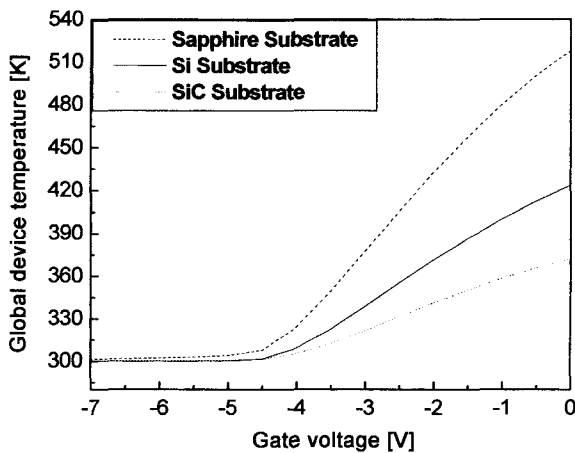


Fig. 6. Calculated temperature variation in AlGaIn/GaN HFETs fabricated from different substrates.

교한 그림이다. 세 경우의 소자의 구조는 기판 물질의 변화 외에는 없는 것으로 가정하였고, 서로 다른 물질 특성만 계산에 적용하였으므로 Fig. 7의 결과는 순수한 기판에 의한 DC 특성의 차이라고 가정할 수 있다. 게이트 전압 0 V일 때 소자의 전류-전압 특성은 heat sink 현상이 적은 SiC 기판에서 가장 높은 드레인 전류를 나

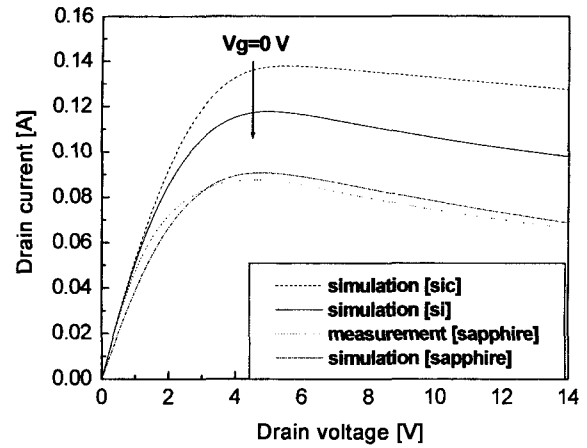


Fig. 7. Calculated and measured (sapphire) drain currents in AlGaIn/GaN HFETs fabricated from different substrates. Highest current was expected from the device fabricated from the SiC substrate by a suppression of heat sink effect experienced in the device with the sapphire substrate.

타내었다. 또한 Fig. 3(a)의 non-thermal 모델링 값과 energy balance 모델을 이용하여 SiC 기판의 모델링 값과 비교하여 볼 때 $V_{gs} = 0$ V 일 때 드레인 전류 140 mA 정도로 거의 유사한 값을 나타내는 것을 볼 수 있다. 이것은 SiC의 높은 열전도도로 인하여 소자에 미치는 heat sink의 영향이 거의 없음에 의한 결과이며 상대적으로 낮은 열전도도를 가진 Si나 사파이어의 경우 heat sink 효과에 의해 SiC나 non-thermal 모델링의 드레인 전류 값보다 낮은 전류 값을 나타냄을 알 수 있다. 이러한 결과는 식 (13)에서 볼 수 있듯이 사파이어 기판에서의 heat sink 효과로 인한 온도 상승으로 인하여 전자의 이동도의 큰 감소를 야기하기 때문이다.

5. 결 론

본 연구를 통해 최초로 AlGaIn/GaN HFET의 piezoelectric 현상을 이용한 thermal 모델링을 구현하였다. 사파이어 기판에서 성장된 AlGaIn/GaN HFET 소자에 대한 thermal 모델링 결과 핀치오프 전압, knee 전압에 대한 일치를 확인함으로써 모델링의 적정성을 확인하였으며, 특히 heat sink 효과에 의한 드레인 전류의 음기울기를 정확하게 예측하였다. 최적화된 모델링 변수를 이용하여 SiC, Si 기판에서의 thermal 모델링을 한 결과 기판 종류에 따른 소자 온도 변화는 사파이어 기판을 사용한 경우 가장 높은 온도를 나타내었으며 SiC 기판을 사용한 경우 300 K에서 360 K로 가장 안정적인 특성을 나타내었다. 기판의 변화에 따른 DC 특성을 분석한 결과 SiC 기판 위의 HFET 소자의 경우 가장 큰 전류 값을 나타내었고 드레인 전압 증가에 따른 thermal 효과에 의한 전류의 변화도 가장 적었으며 non-thermal 모델링 결과와도 드레인 전류 140 mA에서 일치함을 확인하였다.

감사의 글

본 연구는 2001 년도 명지대학교의 교비과건 지원사업에 의하여 수행되었으며 이에 감사를 드립니다.

참 고 문 헌

1. S. J. Pearton, F. Ren, A. P. Zhang, and K. P. Lee, *Materials Science and Engineering R.*, **30**(3), 55 (2000).
2. M. S. Shur, A. Khan, B. Gelmont, R. J. Trew, and M. W. Shin, *Proceedings of the 21st International Symposium on Compound Semiconductors* (San Diego, CA, USA, Sep 1995) p.18.
3. H. Kim, R. Thomson, V. Tilak, T. R. Prunty, J. R. Shealy, and Lester. F. Eastman, *IEEE Electron Device Lett.*, **24**(7), 421 (2003).
4. P. M. Asbeck, E. T. Yu, S. S. Lau, W. Sun, X. Dang, and C. Shi, *Solid-State Electronics.*, **44**(2), 211 (2000).
5. M. S. Shur, R. Gaska, and A. Bykhovski, *Solid-State Electronics.*, **43**(8), 1451 (1999).
6. I. Daumiller, C. Kirchner, M. Kamp, K. J. Ebeling, and Kohn. *IEEE Electron Device Letters.*, **20**(9), 448 (1999).
7. Egor Alekseev, Member, IEEE, Dimitris Pavlids, Nguyen, Member, IEEE, Chanh Nguyen Member, IEEE, and David E. Grider. *IEEE Transactions on Microwave Theory and Techniques.*, **48**(10), 1694 (2000).
8. X. A. Cao, J. M. Van Hove, J. J. Klaasen, C. J. Polley, A. M. Wowchak, P. P. Chow, D. J. King, A. P. Zang, G. Dang, C. Monitor, S. J. Pearton, and F. Ren, *Solid State Electronics.*, **44**(7), 1255 (2000).
9. E. Danielsson, C. M Zetterling, M. Ostling, B. Breitholtz, K. Linthicum, D. B. Thomson, O, H. Nam, and R. F. Davis, *Material Science and Engineering* **B61-62**, 320 (1999).
10. D. J. H. Lambert, D. E. Lin, and R. D. Dupuis, *Solid-State Electronics.*, **44**(2), 253 (2000).
11. Silvaco Atlas user's Manual Volume 1.