

BCl₃ 및 BCl₃/Ar 고밀도 유도결합 플라즈마를 이용한 GaAs와 AlGaAs 반도체 소자의 건식식각

임완태 · 백인규 · 이제원[†] · 조관식 · 전민현
인제대학교 나노공학부/나노기술 응용연구소

Dry Etching of GaAs and AlGaAs Semiconductor Materials in High Density BCl₃ and BCl₃/Ar Inductively Coupled Plasmas

Wantae Lim, Inkyoo Baek, Jewon Lee[†], Guan Sik Cho and Minhyun Jeon
School of Nano Engineerings, Inje University/ Institute of Nano-Technology Applications,
Gimhae, Gyeong-Nam, 621-749, Korea

(2003년 6월 4일 받음, 2003년 9월 5일 최종수정본 받음)

Abstract We investigated dry etching of GaAs and AlGaAs in a high density planar inductively coupled plasma system with BCl₃ and BCl₃/Ar gas chemistry. A detailed etch process study of GaAs and AlGaAs was performed as functions of ICP source power, RIE chuck power and mixing ratio of BCl₃ and Ar. Chamber process pressure was fixed at 7.5 mTorr in this study. The ICP source power and RIE chuck power were varied from 0 to 500 W and from 0 to 150 W, respectively. GaAs etch rate increased with the increase of ICP source power and RIE chuck power. It was also found that etch rates of GaAs in 15BCl₃/5Ar plasmas were relatively high with applied RIE chuck power compared to pure 20 sccm BCl₃ plasmas. The result was the same as AlGaAs. We expect that high ion-assisted effect in BCl₃/Ar plasma increased etch rates of both materials. The GaAs and AlGaAs features etched at 20 sccm BCl₃ and 15BCl₃/5Ar with 300 W ICP source power, 100 W RIE chuck power and 7.5 mTorr showed very smooth surfaces(RMS roughness < 2 nm) and excellent sidewall. XPS study on the surfaces of processed GaAs also proved extremely clean surfaces of the materials after dry etching.

Key words ICP, dry etching, GaAs, AlGaAs

1. 서 론

최근 화합물 반도체를 이용한 전자소자 및 광소자를 제작하는데 있어서 정교한 패터닝 기술이¹⁻⁵⁾ 더욱더 중요하게 부각되고 있다. GaAs 기반 반도체들은 무선통신이나 광통신에 사용되는 핵심 소자인 이중접합 양극성 트랜지스터(heterojunction bipolar transistors, HBTs)와 고속전자 이동도 트랜지스터(high electron mobility transistors, HEMTs)에 주로 사용된다.^{6,7)} 특히 패터닝 사이즈가 점점 미세하게 변해감에 따라 식각 후에, 높은 선택도(selectivity)와 우수한 수직측벽도를 갖는 공정기술이 더욱 중요하게 여겨지고 있다. 고밀도 플라즈마를 이용한 기술은 HBTs와 이중접합 전계 효과 트랜지스터(heterojunction field effect transistors)와 같은 소자제작에 널리 사용되는 기술이다.⁸⁻¹⁰⁾ 지금까지는 높은 이온밀도를 이용한 건식식각은 전자가속공명(electron cyclotron resonance, ECR) 장비를 이용하여 주로 연구하였다. 하지만 ECR을 이용한 공정은 대구경화(scale-up)의 어려움, 무거운 마그넷(magnet), 마이크로웨이브의 매칭(matching)을 위한 튜

닝의 어려움, 그리고 식각 균일도가 낮다는 단점이 있다. 이러한 결과는¹¹⁻¹³⁾ 결국 소자의 대량생산을 어렵게 한다. 이런 문제들을 해결하기 위해서 마이크로웨이브(microwave) 소스보다 임피던스 매칭이 쉽고, 이온에너지도 낮으며, 식각균일도도 우수한 RF(radio-frequency) 소스¹⁴⁻¹⁶⁾를 사용한 유도결합 플라즈마 장비를 이용한 공정 기술 개발이 더욱 선호되고 있다. 현재까지 GaAs 기반의 건식식각에는 세계적으로 실린더형 유도결합 플라즈마(cylindrical ICP) 소스를 사용한 실험이 주로 보고되었다. 그러나 평판형 유도결합 장비는 실린더형 유도결합 장비보다 플라즈마 점화를(ingnition) 쉽게하고 플라즈마 소스를 쉽게 최적화할 수 있다는 장점이 있다. 특히 본 연구에 사용된 평판형 유도결합 플라즈마 장비는 RIE 척과위의 보조 없이 낮은 ICP 소스파워(< 300 W)에서도 플라즈마가 쉽게 점화하였다. 따라서 평판형 유도결합 플라즈마는 낮은 이온에너지 사용을 선호하는 화합물 반도체 소자 식각이나 표면클리닝과 박막제거 같은 공정에도 아주 유용하게 이용할 수 있을 것이다.¹⁷⁾

이번 연구에서는 순수한 평판형 고밀도 유도결합 플라즈마를 이용하여 건식식각 한 후 ICP 소스와 RIE 척과위, 그리고 BCl₃와 Ar의 혼합비의 변화에 따른 GaAs

[†]E-Mail : jwlee@inje.ac.kr

와 AlGaAs의 공정특성을 분석하였다. 특히 본 실험에서는 RIE 척파워를 전혀 사용하지 않은 조건의 경우 즉, 0 W RIE 척파워, 300 W ICP 소스파워, 7.5 mTorr의 $15\text{BCl}_3/5\text{Ar}$ 플라즈마에서는 두 재료의 건식식각이 거의 되지 않았다. 그러나 BCl_3 플라즈마만을(20BCl_3) 사용했을 때는 위의 조건에서도 GaAs와 AlGaAs 모두 $3000 \text{ \AA}/\text{min}$ 이상의 식각률을 얻을 수 있었다는 흥미로운 결과를 얻었다.

2. 실험 방법

본 실험에 사용된 GaAs 웨이퍼는 Czochralski 방법을 이용하여 (100) 방향으로 성장하였고 도핑은 하지 않았다. 그리고 AlGaAs는 20%의 Al 성분을 가진 $\text{Al}_{0.2}\text{Ga}_{0.8}\text{As}$ 로서 금속유기 화학기상증착(Metal Organic Chemical Vapor Deposition)법을 이용하여 GaAs 기판위에 격자정합시켜 $1 \mu\text{m}$ 두께로 성장하였다. 건식식각은 (주)클라이오티크와 본 연구진이 공동으로 개발하여 만든 평판형 ICP 장비(모델명 APE510)로 하였다. 자세한 장비 개략도는 이미 발표된 자료에⁸⁾ 나와 있다. 이 시스템은 공정 중 고진공을 유지하기 위하여 기계식 펌프와 터보분자 펌프로 구성되어 있다. ICP 소스(최대 1200 W)와 RIE 척(최대 600 W)에는 각각 13.56 MHz의 RF 전원과 매칭(matching) 네트워크가 연결되어 있다. 챔버의 베이스 압력은 cold cathode 게이지로, 공정압력은 baratron 게이지로 측정하였다. 샘플기판의 공정온도는 열교환기(heat exchanger)를 이용하여 실온(25°C)을 유지하였다. 또한 공정 중 가스관내의 BCl_3 가스의 응축을 막기 위하여 가스관은 열선을 이용하여 항상 40°C 이상을 유지하였다. 건식식각 실험은 $1 \mu\text{m}$ 두께의 PR(photo resist)로 패터닝된 $1 \times 1 \text{ cm}^2$ 크기의 GaAs와 AlGaAs 샘플들을 어노다이징(anodizing)된 4인치 알루미늄 캐리어 위에 진공 그리스로 고정한 상태로 진행하였다. 이번 연구에 사용된 ICP 장비의 웨이퍼 척 사이즈는 4인치용이었다. 본 실험에서는 전체가스 총량을 일정하게(20 sccm) 사용하였다. 또한 플라즈마 식각장비의 공정변수는 ICP 소스파워(0-500 W), RIE 척파워(0-150 W)와 BCl_3 와 Ar의 혼합비를 사용하였고 적절한 식각 깊이를 얻기위해서 전체 공정시간은 3-5분으로 하였다. 공정이 끝난 샘플은 아세톤으로 PR을 제거한 후, Alpha step-200을 이용하여 식각률을 측정하였다. 그 후 전자주사 현미경과 원자력간 현미경으로 식각표면 및 수직 측벽도와 표면 거칠기 등을 분석하였다. 또, XPS(x-ray photoelectron spectroscopy)를 이용하여 식각후에 반도체 표면에 남아있는 잔류 성분을 연구하였다.

3. 결과 및 고찰

Fig. 1에서는 RIE 척파워를 100 W, ICP 소스파워를 300 W, 공정압력을 7.5 mTorr로 고정시킨 상태에서 BCl_3

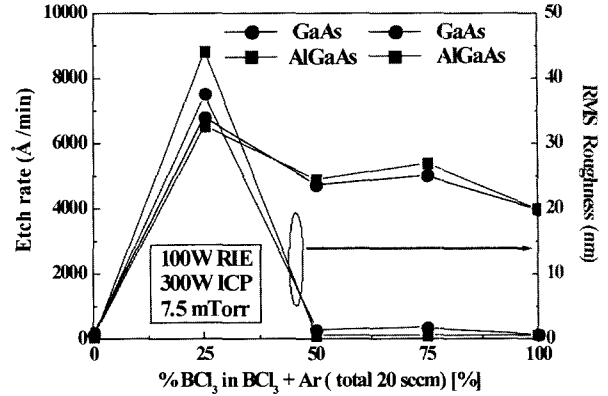


Fig. 1. GaAs and AlGaAs etch rates and RMS roughness as a function of mixing ratio of BCl_3 and Ar at 20 sccm BCl_3 plasma.

와 Ar의 혼합비에 따른 GaAs와 AlGaAs의 식각률과 RMS 표면 거칠기를 나타내었다. BCl_3 플라즈마만을 사용하여 공정한 경우의 GaAs와 AlGaAs의 식각률보다 75% 이하의 Ar이 혼합된 BCl_3/Ar 플라즈마를 사용한 경우의 GaAs와 AlGaAs의 식각률이 더욱 높은 것을 볼 수 있다. 순수한 BCl_3 플라즈마를 사용한 경우의 식각 메커니즘은 주로 화학적인 방법이 지배적이지만(BCl_3 가 electronegative gas 이므로), BCl_3 에 Ar이 혼합됨으로써 화학적인 식각에다 Ar에 의한 스퍼터링(sputtering) 효과인 물리적인 식각이 더해져서 GaAs와 AlGaAs의 식각률이 증가한 것으로 보인다. 하지만 75% Ar이 혼합된 $5\text{BCl}_3/15\text{Ar}$ 의 경우에는 GaAs와 AlGaAs의 식각률은 ($\sim 7,000 \text{ \AA}/\text{min}$) 높았지만 과다한 양의 Ar 이온이 샘플 표면과 충돌하여 표면이 매우 거칠어진 것을 확인할 수 있었다. 그리고 100% Ar 플라즈마만을(20Ar) 사용한 경우에는 식각이 거의 되지 않는 결과를 얻었다. 이 그래프로부터 GaAs와 AlGaAs 반도체 소자를 식각할 경우에는 BCl_3 플라즈마만을 사용하는 경우보다 BCl_3 에 적당한 양의(50% 이하) Ar 혼합된 BCl_3/Ar 플라즈마를 사용할 경우에는 식각률을 증가시켰다. 그리고 BCl_3 에 Ar을 50% 이하로 혼합한 경우의 식각표면 또한 매우 평탄(RMS roughness $< 2 \text{ nm}$)하였다. 하지만 지나친 양의 Ar 혼합은($> 50\%$ 이상) 식각된 GaAs와 AlGaAs 반도체 소자의 표면을 거칠게 하거나 식각이 거의 되지 않는 나쁜 결과를 초래하였다.

Fig. 2는 RIE 척파워(100 W)와 공정압력(7.5 mTorr)을 고정시킨 상태에서, 20 sccm BCl_3 가스를 이용하여 ICP 소스파워에 따른 GaAs와 AlGaAs의 식각률과 negatively induced dc self 바이어스(bias)를 나타내었다. ICP 소스파워가 0-500 W로 증가하면 GaAs는 $1,800\text{-}6,400 \text{ \AA}/\text{min}$ 로, 또 AlGaAs는 $1,400\text{-}6,600 \text{ \AA}/\text{min}$ 로 식각률이 증가하였다. 식각률의 증가는 ICP 소스파워가 증가함에 따라 반응기내 플라즈마 이온 밀도의 증가로 나타난 결과이다. 위의 공정조건에서, 20BCl_3 대신 $15\text{BCl}_3/5\text{Ar}$ 플라즈마를 이용하여 GaAs와 AlGaAs 반도체를 식각한 결과

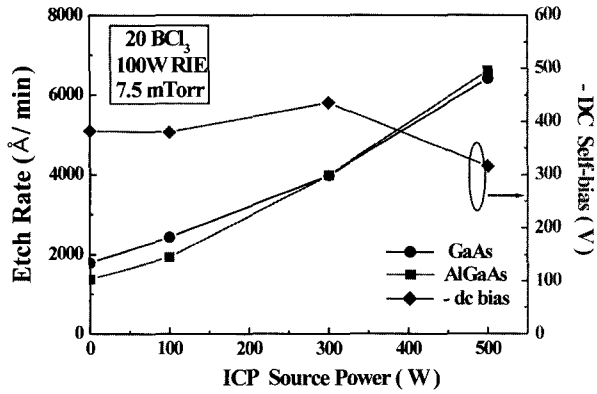


Fig. 2. GaAs and AlGaAs etch rates and negatively induced dc self-bias as a function of ICP source power(W) at 20 sccm BCl₃ plasma.

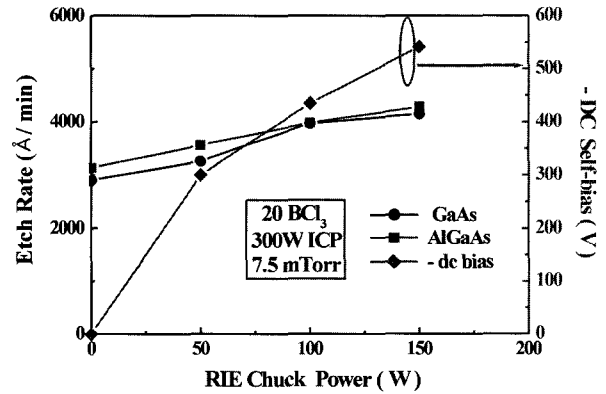


Fig. 4. GaAs and AlGaAs etch rates and negatively induced dc self-bias as a function of RIE chuck power at 20 sccm BCl₃ plasma.

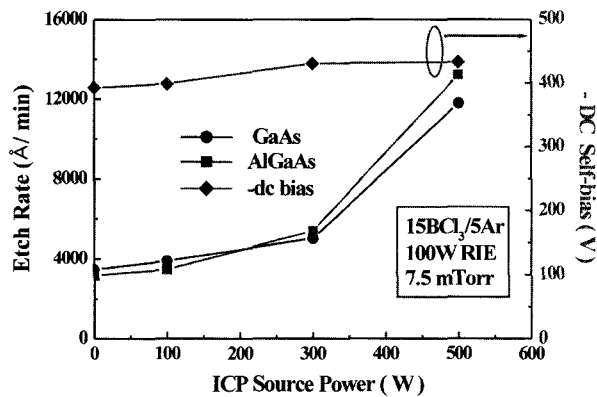


Fig. 3. GaAs and AlGaAs etch rates and negatively induced dc self-bias as a function of ICP source power at 15BCl₃/5Ar plasma.

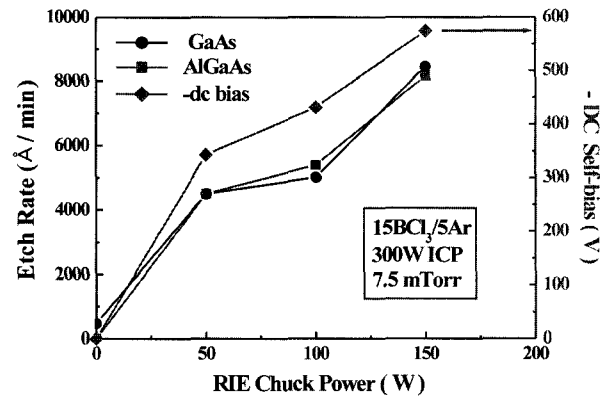


Fig. 5. GaAs and AlGaAs etch rates and negatively induced dc self-bias as a function of RIE chuck power at 15BCl₃/5Ar plasma.

를 Fig. 3에 나타내었다. 주목할만한 특징은 ICP 소스 파워가 0-500 W로 증가할 때 GaAs의 식각률은 3,500-12,000 Å/min, AlGaAs의 식각률은 3,200-13,000Å/min으로 변화하였다. 즉 100% BCl₃ 가스 (20 sccm BCl₃)를 사용하였을 때 보다 15BCl₃/5Ar 플라즈마를 사용하였을 때 GaAs와 AlGaAs의 식각률이 두 배 정도 증가하였다는 것이다. 식각률의 증가는 Ar 혼합에 따른 이온보조 효과로, 물리적인 식각성분이 우수해져서 나타난 결과로 생각할 수 있다. 따라서 BCl₃와 BCl₃/Ar가스를 이용한 GaAs와 AlGaAs 반도체 소자의 건식식각 공정에서 ICP 소스파워의 증가는 식각률을 증가시키는데 매우 유용하게 이용될 것이다. 한편 negatively induced dc self 바이어스는 ICP 소스파워가 0에서 500 W까지 증가해도 거의 변화하지 않았다.

Fig. 4는 ICP 소스파워(300 W)와 공정압력(7.5 mTorr)을 고정시킨 상태에서, 20 sccm BCl₃ 가스를 이용하여 RIE 척 파워에 따른 GaAs와 AlGaAs의 식각률과 negatively induced dc self 바이어스를 나타내었다. 같은 조건에서, 15BCl₃/5Ar 가스를 사용한 경우의 식각률을 Fig. 5에 나타내었다. 두 경우 모두 RIE 척 파워가 증가함에 따라

GaAs와 AlGaAs의 식각률이 증가하였다. ICP 소스파워가 일정할 때, RIE 척 파워의 증가는 dc 바이어스의 증가와 함께 반응기내의 이온에너지를 증가시킨다. 이 결과로, 큰 가속에너지를 얻은 이온이 샘플과 충돌해서 식각률을 증가시키는 결과를 가져왔다(Fig. 4와 5). 특히 주목할 것은 RIE척파워를 전혀 사용하지 않은 조건(즉, 0 W RIE 척파워)에서도 BCl₃와 BCl₃/Ar 플라즈마가 쉽게 접착하였다는 것이다. 또한 BCl₃ 만을 사용한 평판형 유도결합 플라즈마는 0 W RIE 척파워에서도 GaAs와 AlGaAs를 약 3,000 Å/min 이상 식각하였지만 15BCl₃/5Ar을 사용한 플라즈마에서는 GaAs와 AlGaAs가 거의 식각되지 않았다는 것이다. 따라서 BCl₃ 플라즈마는 플라즈마 포텐셜(일반적으로 25 V 이하) 정도의 상당히 낮은 이온에너지만을 가지고도 GaAs와 AlGaAs를 충분히 화학적으로 식각할 수 있었지만 15BCl₃/5Ar의 조건에서는 GaAs와 AlGaAs의 건식식각을 위한 이온보조를 위해 적당한 양의 이온에너지가(>100 V) 필요했다. 따라서 순수한 BCl₃ 플라즈마와 0 W RIE 척파워, 300 W ICP 소스파워를 사용하여 얻은 식각결과는 GaAs와 AlGaAs 같은 손상에 민감한 화합물 반도체소자 식각 시 아주 유

용하게 이용될 수 있을 것이다.

Fig. 6는 20 sccm BCl₃, 300 W ICP 소스파워, 100 W RIE 척파워, 7.5 mTorr에서 3분간 식각한 후 PR을 제거하지 않은 상태에서 찍은 GaAs (위)와 AlGaAs (아래)의 SEM 사진이다. 같은 조건에서 15BCl₃/5Ar 가스를 사용하여 GaAs와 AlGaAs를 식각한 후에 찍은 SEM 사진 (GaAs: 위, AlGaAs: 아래)을 Fig. 7에 나타내었다. 사진에서 볼 수 있듯이 식각 후 샘플들의 표면은 아주 깨끗하였으며 우수한 결과의 수직 측벽도(> 87°)를 얻을 수 있었다. 그리고 AFM을 이용하여 식각된 샘플들의 RMS 표면 거칠기를 측정하였다. 샘플의 총 스캔 범위는 5×5 μm²이었다. 25%의 Ar이 혼합된 15BCl₃/5Ar 가스를 이용하여 식각한 경우 GaAs와 AlGaAs 각각 1.72 nm와 0.43 nm로 상당히 평탄한 표면(RMS roughness < 2 nm)을 얻을 수 있었다(Fig. 8). 이때, 식각하지 않은 GaAs와 AlGaAs의 control 샘플의 RMS 표면 거칠기는 각각 0.39와 0.3 nm였다. 20 sccm BCl₃ 가스를 사용한 경우에도 GaAs와 AlGaAs 모두 아주 평탄한 표면 (GaAs: 0.56 nm, AlGaAs: 0.57 nm)을 얻을 수 있었다.

식각 공정 후에 GaAs 반도체 표면에 남아 있는 잔류 성분을 알아보기 위하여 XPS 데이터를 분석하였다(Fig. 9). BCl₃ 플라즈마에 3분간 노출되었음에도 불구하고 GaAs 표면에 Cl과 같은 반응성 잔류 성분은 거의 발견되지 않

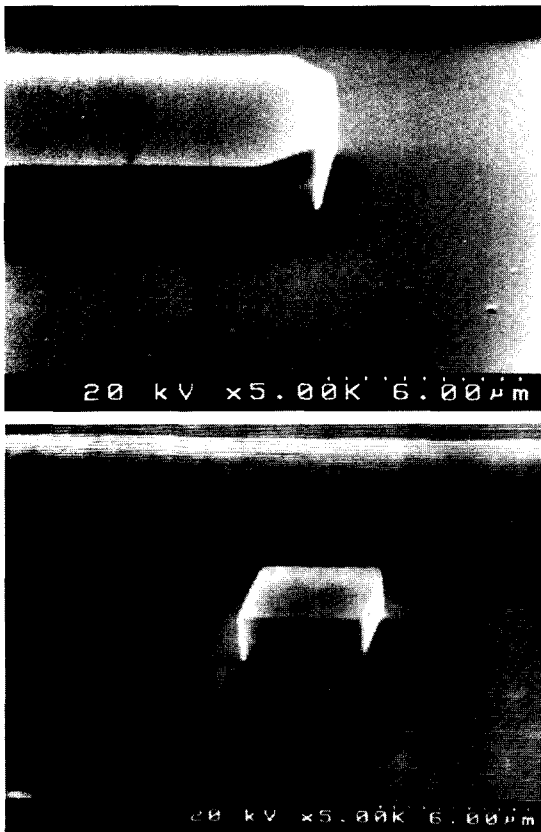


Fig. 6. Scanning Electron Microscopy images of etched GaAs (upper) and AlGaAs (bottom) at 20 sccm BCl₃ plasma. PR was still intact.

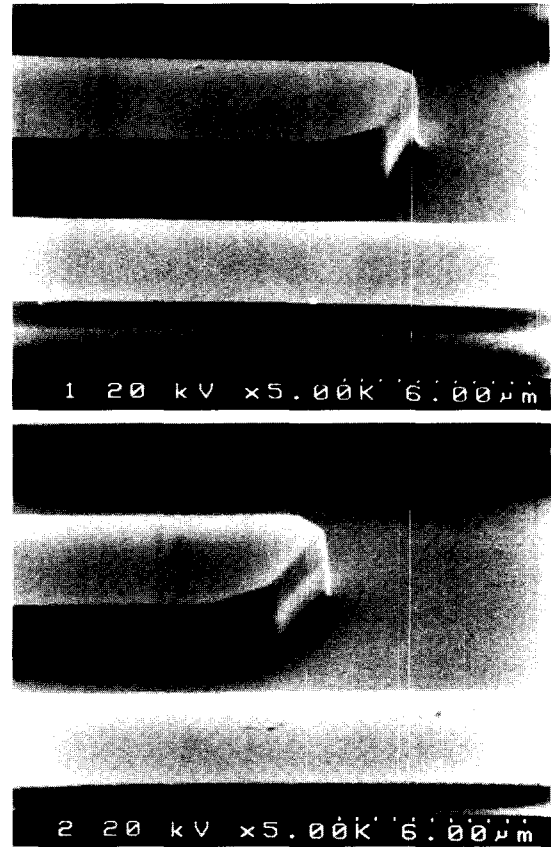


Fig. 7. Scanning Electron Microscopy images of etched GaAs (upper) and AlGaAs (bottom) in 15BCl₃/5Ar plasma. PR was still intact.

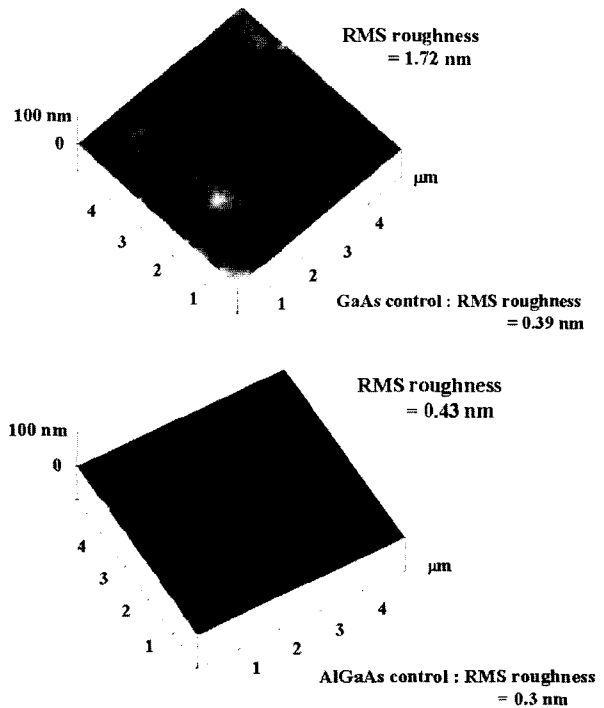


Fig. 8. Atomic Force Microscopy images of etched GaAs (upper) and AlGaAs (bottom) surfaces at 15BCl₃/5Ar, 100 W RIE and 300 W ICP, 7.5 mTorr.

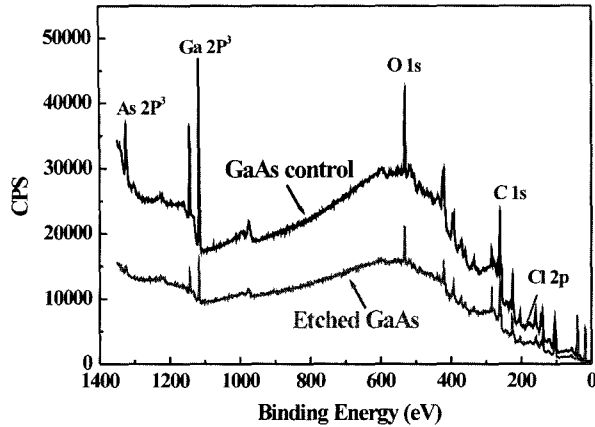


Fig. 9. X-ray Photoelectron Spectroscopy data of etched GaAs surface at 20 sccm BCl₃, 100 W RIE, 300 W ICP, 7.5 mTorr.

았다. 이 결과로 평판형 유도결합 BCl₃ 플라즈마로 식각된 GaAs 반도체 표면은 화학적으로도 매우 깨끗함을 입증하였다.

4. 결 론

본 연구는 순수한 BCl₃ (20BCl₃) 평판형 유도결합 플라즈마와 75% BCl₃와 25% Ar을 혼합하여 만든 15BCl₃/5Ar 평판형 유도결합 플라즈마를 이용하여 건식식각후 ICP 소스와 RIE 척파워 변화에 의한 GaAs와 AlGaAs의 공정특성을 분석하였다. 이번 실험 결과에 의하면 50% 이하의 Ar이 혼합된 BCl₃/Ar 플라즈마를 이용한 경우의 공정결과는 GaAs와 AlGaAs의 식각을 증가뿐만 아니라 식각후 평탄한 표면을 얻는 것이 가능하였다. 그리고, RIE 척파워와 ICP 소스파워가 증가함에 따라 각각 반응기내 이온에너지와 이온밀도가 증가하여 식각률이 증가하였다. 특히 본 실험에서는 RIE 척파워를 전혀 인가하지 않은 상태에서 BCl₃/Ar 플라즈마를 사용하였을 때는 큰 효과가 없었지만 BCl₃ 플라즈마만을 사용했을 때는 GaAs와 AlGaAs 모두 3000 Å/min 이상의 식각률을 얻을 수 있었다는 흥미로운 결과를 얻었다. 즉, BCl₃ 플라즈마는 플라즈마 포텐셜 정도의 상당히 낮은 이온에너지만을 가지고도 GaAs와 AlGaAs를 충분히 화학적으로 식각할 수 있었지만 15BCl₃/5Ar의 조건에서는 GaAs와 AlGaAs의 건식식각을 위해서는 이온보조를 위해 적당한 양의 이온에너지가 (> 100 V) 필요하다는 것을 알 수 있었다. 그리고 RIE 척파워의 보조없이 낮은 ICP 소스파워만으로도 플라즈마를 발생시킬 수 있다는 점은 손상에 민감한 화합물 반도체 소자 식각이나 표면 클리닝, PR 제거(ashing)와 같은 공정에도 효과적으로 이용할 수 있다는 장점이 있다. 300 W ICP 소스파워, 100 W RIE 척파워, 7.5 mTorr 조건에서 20 sccm BCl₃와 15BCl₃/5Ar 플라즈마를 이용하여 식각한 GaAs와 AlGaAs 반도체의 표면은 아주 평탄하였고 (< 2 nm) 수직측벽도 또한 우수(> 87°)하였으며, 화학적으로도 매우 깨끗하다는

것을 입증하였다. 따라서 본 실험의 결과는 다양한 GaAs 계열의 화합물 반도체제작에 널리 사용될 수 있을 것이다.

감사의 글

본 연구는 학술진흥재단 2001년도 지방대학 육성지원 (과제번호 2001-002-D00084) 과제에 의해 수행되었습니다. 본 연구에 기술적인 지원을 준 부경대 공동실습관의 류호정 박사께 감사드립니다.

참 고 문 헌

1. R. J. Shul, G. B. McClellan, R. D. Briggs, D. J. Rieger, S. J. Pearton, C. R. Abernathy, J. W. Lee, C. Constantine and C. Barratt, *J. Vac. Sci. Technol.*, **A15**, 633 (1997).
2. B. T. Lee, C. H. Park, S. D. Kim and H. S. Kim, *J. Korean Vac. Sci. Technol.*, **8**(4), 541 (1999).
3. H. S. Kim, G. Y. Yeom, J. W. Lee and T. I. Kim, *Thin Solid Films*, **341**, 180 (1999).
4. T. Maeda, J. W. Lee, R. J. Shul, J. Han, J. Hong, E. S. Lambers, S. J. Pearton, C. R. Abernathy and W. S. Hobson, *Appl. Surface Science*, **143**, 174 (1999).
5. P. G. Jung, W. T. Lim, G. S. Cho, M. H. Jeon, J. Y. Lim, J. W. Lee, K. S. Cho, *J. Korean Vac. Sci. Technol.*, **11**, 2 (2002).
6. F. Ren, F. F. Kopf, J. M. Kuo, J. R. Lothian, J. W. Lee, S. J. Pearton, R. J. Shul, C. Constantine and D. Johnson, *Solid State Electronics*, **42**, 749 (1998).
7. J. W. Lee, K. D. Mackenzie, D. Johnson, R. J. Shul, S. J. Pearton, C. R. Abernathy and F. Ren, *Solid State Electronics*, **42**, 1027 (1998).
8. W. T. Lim, I. K. Baek, P. G. Jung, J. W. Lee, G. S. Cho, J. I. Lee, K. S. Cho and S. J. Pearton, *Korean J. Materials Research*, **13**(4), 266 (2003).
9. J. W. Lee, C. R. Abernathy, S. J. Pearton, F. Ren, W. S. Hobson, R. J. Shul, C. Constantine and C. Barratt, *J. Electrochem. Society*, **144**, 1417 (1997).
10. R. R. Stradtman, J. W. Lee, C. R. Abernathy and S. J. Pearton, *J. Electrochemical Society*, **143**(9), L119 (1996).
11. F. Ren, J. W. Lee, C. R. Abernathy, S. J. Pearton, R. J. Shul, C. Constantine and C. Barratt, *Semiconductor Sci. & Technol.*, **12**, 1154 (1997).
12. K. N. Lee, J. W. Lee, J. Hong, C. R. Abernathy, S. J. Pearton and W. S. Hobson, *J. of Electronic Materials*, **26**, 1279 (1997).
13. S. B. Lee, H. G. Park, S. H. Lee, *J. of KIEEME(in Korean)*, **11**(4), 261 (1998).
14. B. H. O, J. S. Jeong, S. G. Park, *Surface and Coating Technology*, **120**, 752 (1999).
15. J. W. Lee, D. Hayes, C. R. Abernathy, S. J. Pearton, W. S. Hobson and C. Constantine, *J. of Electrochem. Soc.*, **144**, L245 (1997).
16. J. W. Lee, E. S. Lambers, C. R. Abernathy, S. J. Pearton, R. J. Shul, F. Ren, W. S. Hobson and C. Constantine, *Materials Science in Semiconductor Processing*, **1**, 65 (1998).
17. F. Ren, D. N. Buckley, K. M. Lee, S. J. Pearton, R. A. Bartynski, C. Constantine, W. S. Hobson, R. A. Hamm and P. C. Chao, *Solid State Electronics*, **38**(12), 2011 (1995).