

LTCC 기법을 이용한 초소형 VCO 설계 및 구현

Design and Implementation of Miniature VCO using LTCC Technique

김 태 현* · 권 원 현* · 이 영 훈**

Tae-Hyun Kim* · Won-Hyun Kwon* · Young-Hoon Lee**

요 약

본 논문에서는 1.6 GHz PCS 대역 초소형 전압제어발진기를 LTCC 기술을 이용하여 구현하였다. 상용부품들을 사용하여 VCO 회로를 설계하고, LTCC 기판 내부에 실장될 인덕터, 캐패시터들을 시뮬레이션을 통하여 최적으로 설계하였다. 설계된 수동소자들은 시뮬레이션을 위하여 등가회로로 모델링한 후 회로 파라메타를 추출하였다. 모델링된 내장형 부품과 21층 구조의 LTCC 기판을 이용하여 전압제어발진기를 설계하였으며, 4.0×4.0×1.6 mm³ 크기의 VCO를 제작하였다. 제작된 전압제어발진기의 동작전압은 2.7 V, 소모전류는 최대 8.5 mA 이하이었으며, 동작주파수는 1,620~1,650 MHz이다. 또한 동작주파수 내에서의 위상잡음특성은 100 kHz offset에서 -112.67 dBc/Hz의 우수한 특성을 지녔으며, -30 dB 이상의 고조파억압특성을 보였다.

Abstract

In this paper, miniature voltage-controlled oscillator(VCO) for 1.6 GHz PCS band is designed and implemented using the LTCC technique. Circuit level design using commercial components is performed, and passive L, C elements embedded in LTCC substrate is optimized by simulation tools. Embedded passive components are modeled into equivalent circuits and their circuit parameters are extracted for circuit simulation. Utilizing the designed embedded passive elements and 21 layers LTCC substrate, VCO with 4.0×4.0×1.6 mm³ dimensions is designed and fabricated. Developed VCO operates in 2.7 V with 8.5 mA current consumption. The phase noise performance of VCO is below -112.67 dBc/Hz at 100 kHz offset and harmonic suppression characteristics is measured above -30 dB.

Key words : VCO, LTCC, RF Components, Mobile Phone, Phase Noise

I. 서 론

이동통신기술이 급속히 발전함에 따라 사용자의 이동성 및 휴대성 보장을 위한 사용 단말의 크기 및 무게가 줄어들고 있으며, 사용되는 부품들의 경박 단소화가 급속히 이루어지고 있다. 이러한 휴대 통신 기기의 발달은 무선통신 및 전자부품의 소형, 박형, 고기능화를 요구하고 있으며 더 나아가 MCM (Multi Chip Module), SoC(System-on-Chip) 기술 등이

적용된 복합 모듈부품으로 발전되고 있다^{[3]-[7]}.

전압제어발진기(Voltage-controlled oscillator)는 송수신기의 채널을 설정해주는 주파수 합성기의 주요 부분으로 발진신호의 출력레벨, 위상잡음, 고조파 특성 등이 시스템 감도 및 동작특성을 직접적으로 결정하는 RF 핵심부품이라 할 수 있으며, 크기 및 특성개선에 대한 연구가 꾸준히 이루어져왔다. 이동통신기기용 VCO는 소형화 추세에 따라 다층 PCB 구조 내에 마이크로스트립 형태의 공진 소자를 내장

「본 연구는 한국과학재단 목적기초연구비 지원(과제번호 R01-2003-000-10455-0)으로 수행되었음.」

*안양대학교 정보통신공학과(Dept. of Information & Communications, Anyang University)

**금오공과대학교 전자공학부(School of Electronic Engineering, Kumoh National Institute of Technology)

· 논문 번호 : 20030719-107

· 수정완료일자 : 2003년 10월 15일

한 Colpitts 방식이 주로 사용되고 있으며^{[4],[5]}, 회로 구성 측면에서는 1 개의 바이폴라 트랜지스터를 이용한 단일 발진기 구조를 사용하거나 출력 및 특성 안정화를 위한 별도의 완충 증폭기를 cascade 형태로 적용시킨 2단 발진기가 주로 사용된다^{[7],[8],[10]~[12]}. 1983년 일본에서 이동통신용으로 처음 개발된 VCO는 4.4 cc, 무게 8.6 g이었으나 90년대 중반에는 0.15 cc, 무게 0.3 g대로 약 1/30로 크기가 줄어들었으며 현재에는 0.1cc 급 크기의 VCO가 보편적으로 사용되고 있다^{[10]~[12]}.

LTCC(Low Temperature Co-fired Ceramic) 기술은 기존의 HTCC(High Temperature Co-fired Ceramic) 방식에 비해 저온가공이 가능한 공정으로, R, L, C 부품들을 LTCC 기판 내부에 실장시켜 부품의 소형, 경량화, 저가격화 뿐만 아니라 신뢰성 또한 높일 수 있고^{[8],[9]}, 이를 이용한 초소형 VCO 구현에 대한 연구도 이루어지고 있다^[11].

본 논문에서는 LTCC 기법을 활용하여 국내의 1.6 GHz 대역 PCS 단말기에 사용할 수 있는 4.0×4.0×1.6 mm³ 크기의 초소형 전압제어 발진기를 설계, 제작하고 시험하였다. 먼저 상용 부품들을 이용하여 최적의 발진기 성능을 얻을 수 있도록 회로 정수 값을 결정 한 후, 이 부품 값들을 이용하여 LTCC 기판 내부에 삽입되는 수동형 L, C 부품들을 설계하였다. 설계된 내장형 부품들은 표준 등가회로 모델로 모델링하고 이로부터 시뮬레이션에 사용할 회로 정수들을 추출하였다. 추출된 내장형 수동소자의 특성 파라미터를 사용하여 전압제어 발진기를 최적화 설계하였으며, 21층 구조를 갖는 LTCC 전압제어 발진기를 제작하고 특성 시험을 수행하였다.

II. 전압제어 발진기

전압제어 발진기는 외부의 제어전압에 의해 발진 주파수가 변화되는 발진기로 일반적인 발진기의 공진부를 전압에 따라 공진 주파수가 가변될 수 있는 구조로 대체한 것이다. 발진기의 기본 원리는 궤환을 이용한다는 면에서 증폭기와 유사하나 안정도(stability) 측면에서는 항상 불안정영역에서 동작한다는 차이점이 있다. 즉, 발진기는 외부로부터의 입력신호가 없어도 일정 주파수와 레벨을 갖는 신호를

만들게 되며 출력 주파수와 크기는 회로 구성 소자들에 의해 결정되어진다.

그림 1에 2단자 회로망을 이용한 발진기 구성도를 나타내었다. 발진기는 공진회로(resonant tank)부, 궤환 및 능동소자를 이용한 발진부, 외부 부하와의 임피던스 정합회로부 등으로 구성된다. 그림에서 Γ_r 및 Γ_L 은 공진부와 정합부의 반사계수(reflection coefficient)를 각각 나타내며, Γ_{in} 및 Γ_{out} 은 발진부의 입출력 반사계수를 나타낸다. 능동소자 트랜지스터의 안정도(stability factor) k 는 반사계수가 1인 원의 반지름과 원점에서 중심까지의 거리로부터 유도되며 다음과 같이 주어진다^[1].

$$k = \frac{1 - |S_{11}|^2 - |S_{22}|^2 + |D|^2}{2|S_{12}| |S_{21}|} \quad (1)$$

여기서, $D = |S_{11}S_{22} - S_{12}S_{21}|$ 이며, $k < 1$ 인 경우 회로는 불안정(unstable) 영역에 있다. 이때 발진기가 안정적으로 발진하기 위해서는 다음 세 가지의 발진 조건을 만족해야 한다.

$$k < 1 \quad (2)$$

$$\Gamma_{OUT} \Gamma_T = 1 \quad (3)$$

$$\Gamma_{IN} \Gamma_L = 1 \quad (4)$$

트랜지스터로 구성된 회로의 반사계수 Γ_{in} 및 Γ_{out} 은 다음 식으로 주어진다.

$$\Gamma_{in} = S'_{11} + \frac{S'_{12} S'_{21} \Gamma_L}{1 - S'_{22} \Gamma_L} \quad (5)$$

$$\Gamma_{out} = S'_{22} + \frac{S'_{12} S'_{21} \Gamma_r}{1 - S'_{11} \Gamma_r} \quad (6)$$

식에서 $S_{11} \sim S_{22}$ 는 트랜지스터의 S-파라미터를 구성 회로구조(CE 또는 CB)에 따라 변환한 값을 나타낸다. 식 (2)~(6)을 만족하며 안정적으로 발진하기 위해서는 식 (7) 및 식 (8)의 조건을 만족하도록 설계되어야 한다.

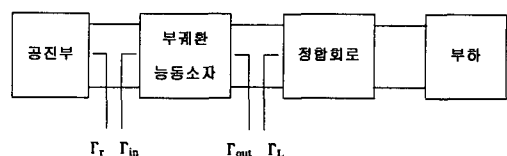


그림 1. 2단자 발진기 모델
Fig. 1. Two-port oscillator model.

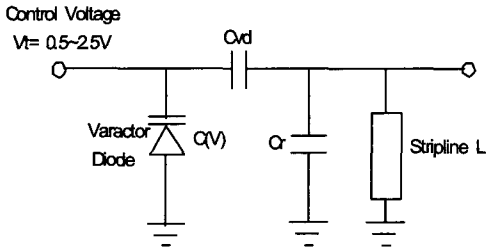


그림 2. 전압제어발진기의 공진기 구조
Fig. 2. Resonator configuration of VCO.

$$X_L(\omega_o) = -X_{IN}(\omega_o) \quad (7)$$

$$R_L = \frac{|R_{IN}(0, \omega_o)|}{3} \quad (8)$$

전압제어발진기의 발진주파수 조정을 위해 제어 전압에 따라 용량 값을 가변시킬 수 있는 바랙터 다이오드를 사용하며, 이와 같은 공진기 구조를 그림 2에 나타내었다. 그림에 나타난 것처럼 공진을 형성하기 위해서는 인덕턴스 L 이 필요하며 본 논문에서는 소형화가 가능한 스트립라인 구조를 사용하여 인덕턴스를 구현하였다.

폭 w , 길이 l , 두께 h 인 구리(Cu) 재질 스트립라인의 인덕턴스 L 및 Q 값은 다음 식으로 구할 수 있다^[13].

$$L = 0.2l \left[\ln \frac{l}{w+h} + 1.193 + 0.2235 \frac{w+h}{l} \right]$$

$$Q_R(Cu) = 4.81 \times 10^7 f^{1/2} \frac{L_R}{k} \frac{(w+h)}{l} \quad (9)$$

한편 전압제어발진기의 가장 중요한 성능지수인 위상잡음전력 스펙트럼 $S_\phi(\omega)$ 는 식 (10)으로 주어지며, 공진기의 Q 값이 클수록, 발진주파수 f_o 가 낮을수록 위상잡음이 줄어드는 것을 알 수 있다.

$$S_\phi = S_\phi(\omega) \left(1 + \frac{1}{f_m^2} \left(\frac{f_o}{2Q} \right)^2 \right) \quad (10)$$

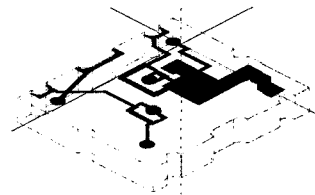
III. 내장형 수동소자의 설계 및 등가회로 추출

본 연구에서 구현할 LTCC 전압제어발진기는 LTCC 기판 내부에 L, C 수동소자를 내장하여 구현하며, 전압제어발진기의 최적설계가 가능하도록 이들 내장형 소자들의 특성 및 모델을 정확히 추출하

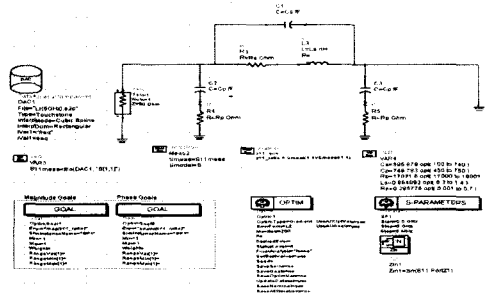
여야 한다.

내장형 인덕터는 선형 인덕터, meander line 인덕터, spiral 인덕터, 적층형 인덕터 등으로 구현할 수 있으며 사용형태에 따라 L 값, SRF, Q 의 특성이 모두 다르게 형성된다. 발진기 공진부의 Q 값은 전압제어 발진기의 위상잡음 특성에 직접적인 영향을 미치므로 공진부 인덕터는 높은 Q 값을 갖는 선형 인덕터로 구현하였다. 전원부 choke 인덕터는 큰 인덕턴스를 갖도록 meander line과 적층형을 복합한 형태로 구현하였다.

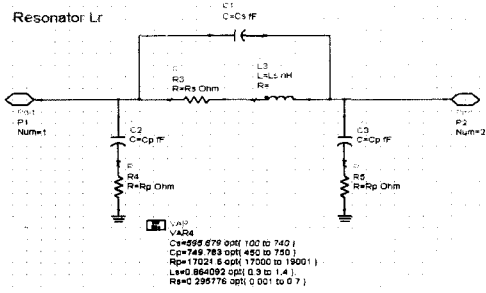
먼저 내장형 인덕터를 3차원으로 설계한 후 시물



(a) 내장형 인덕터 구조
(a) Structure of embedded inductor



(b) 등가회로 모델
(b) Equivalent circuit model



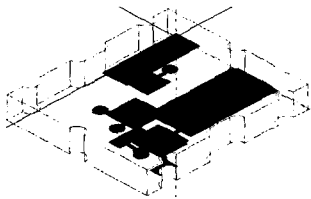
(c) 등가회로 추출결과
(c) Resultant equivalent circuit

그림 3. 내장형 인덕터 등가회로모델
Fig. 3. Equivalent circuit of embedded L .

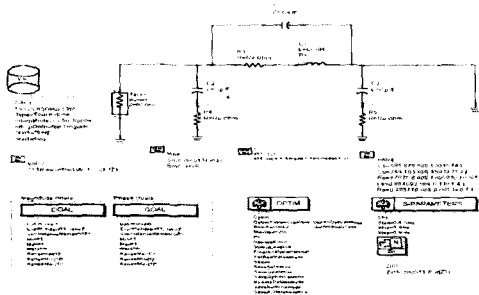
레이션을 통하여 S-parameter를 추출하고 회로해석 tool의 최적화 기능을 이용하여 등가회로의 parameter들을 추출하였다. 정확한 모델링을 위해 인덕터를 구성하는 라인과 그라운드 사이에 생기는 캐패시턴스에 대한 영향까지 함께 고려하였다.

그림 3에 공진기용 인덕터 구조 및 등가 모델링 결과를 나타내었으며, 공진부 인덕터의 경우 15 정도의 Q 값을 얻을 수 있었다.

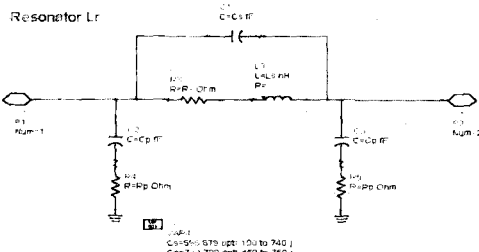
내장형 캐패시터는 평판형 및 finger 형태로 구성할 수 있으며, finger type은 적은 용량의 캐패시터를 보다 정확하게 구현할 수 있으나 라인 간격을 정밀



(a) 내장형 캐패시터 구조
(a) Structure of embedded capacitor



(b) 등가회로 모델
(b) Equivalent circuit model



(c) 등가회로 추출결과
(c) Resultant equivalent circuit

그림 4. 내장형 캐패시터 등가회로 모델
Fig. 4. Equivalent circuit of embedded C.

하게 유지하여야 한다는 어려움이 있으므로 본 논문에서는 작업성이 용이한 평판형 캐패시터를 사용하였다.

LTCC 내부에 구현되는 캐패시터는 접지판과 인접해 있으므로 접지의 영향으로 손실이 증가하고, SRF가 감소하는 특성을 나타낼 수 있다. 따라서 등가회로 해석 시에는 이러한 영향들을 충분히 고려하여야 하며, 그림 4는 공진부에 사용되는 캐패시터 C9의 구조 및 등가회로정수 추출 결과이다.

IV. LTCC를 이용한 VCO 설계

LTCC를 이용한 수동소자 등가회로 모델을 이용하여 1,620~1,650 MHz PCS 대역에서 사용가능한 전압제어발진기를 설계하였으며, 설계 규격을 표 1에 나타내었다.

그림 5는 설계하고자 하는 Colpitts 형 LC 동조형 발진기의 회로도이다. 발진 및 완충증폭기용 트랜지스터로는 twin package로 소형화가 용이하고, $f_T = 12$ GHz, $NF=1.5$ dB로 RF 성능이 우수한 NEC 사의 uPA826TC를 사용하였으며, 주파수 가변용 바랙터 다이오드는 낮은 직렬저항 및 고주파 특성이 우수한 Toshiba 사의 ISV284를 사용하였다.

전압제어발진기의 위상잡음 특성은 그림 2에 나타낸 공진부의 Q 특성에 의존한다. 본 논문에서는 회로 시뮬레이션 및 소자 모델링을 반복 수행하여 바랙터 다이오드와 주변소자가 형성하는 Q 값을 최적으로 tuning 하였다.

회로에서 C7은 부성저항을 만들어주며, Q2에 의

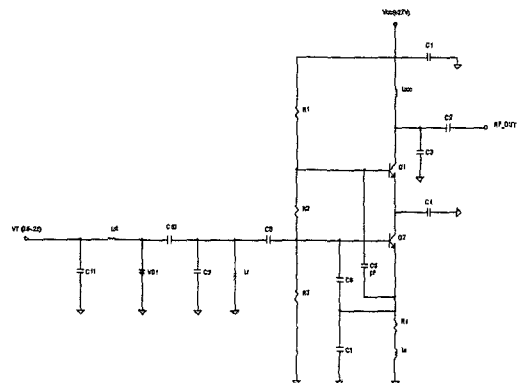


그림 5. Colpitts 형 전압제어발진기 회로도
Fig. 5. Circuit diagram of Colpitts type VCO.

표 1. PCS 단말기용 VCO 설계 Spec.
Table 1. Spec. of VCO for PCS phone

성능 항목	단위	설계 규격
전원전압	V	2.7
Tuning Range	MHz	1620~1650
Tuning 전압	V	0.5~2.5
중심주파수	MHz	1635
Tuning Sensitivity	MHz/V	22
출력레벨	dBm	-2.5 ± 2.5
위상잡음	dBc/Hz	< -111 dBc/Hz (at 100 kHz offset)
고조파 억압(2차)		< -10 dB
소비전류	mA	< 8.5
외곽사이즈	mm ³	4 × 4 × 1.6

하여 발생된 발진전압은 트랜지스터 Q1에 의해 증폭된 후 Lvcc 및 C1, C2를 통해 부하 50 Ω에 전달된다. C11은 바랙터 다이오드 V_D에 조정전압을 인가하기 위한 바이패스 캐패시터로 제어전압에 따른 공진주파수 조정이 가능하도록 설계하였다.

본 논문에서는 상용부품들을 이용하여 VCO를 설계하고, 사용된 부품들과 유사한 특성을 갖도록 내장형 부품들을 설계한 후 이들 부품으로부터 등가회로를 추출하였다. 이를 사용한 VCO 회로 시뮬레이션을 통하여 RF 특성을 확인한 후 내장형 부품을 수정, 보완하는 과정을 반복적으로 수행하여 최적의 성능을 달성할 수 있도록 하였다.

여러 개의 내장형 부품을 배치할 경우, 각 소자 사이 또는 접지 평면 사이에 발생하는 기생 용량의 영향으로 등가회로의 정확성이 저하될 수 있으며, 소자들의 배치 후 각각의 부품이 가지는 특성이 최적화 될 수 있도록 조정하였다. 또한 module 내부에 신호 격리용 전면 접지층을 삽입하여 각각의 신호성분을 분리하였으며, 이러한 영향을 고려하여 등가회로를 추출한 후 제작/수정과정을 반복하여 최적의 성능을 얻도록 하였다.

그림 6은 21층 LTCC 기판을 사용하여 완성된 layout 도면이다. 트랜지스터와 다이오드, 저항 및 Colpitts 캐패시터를 제외한 모든 부품들은 층 내부에 내장시켰으며, 설계 및 제작 상의 오차를 조정하기 위하여 공진부 인덕터를 레이저 trimming 가능한

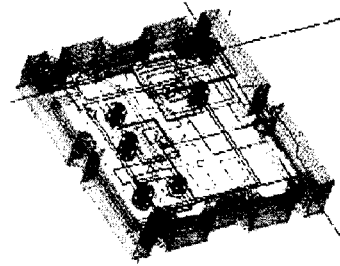
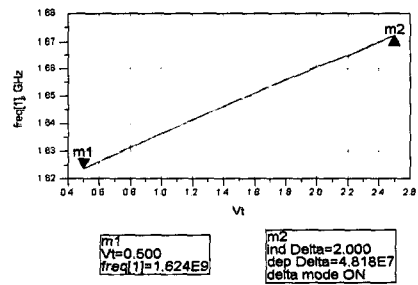


그림 6. LTCC substrate 설계 layout
Fig. 6. Design layout of LTCC substrate.

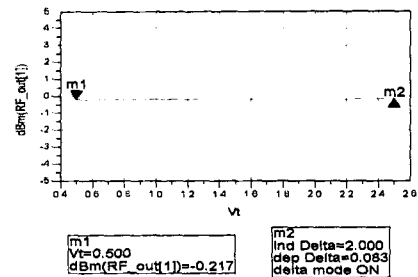
마이크로스트립 형태로 상층에 배치하였다.

그림 7은 발진기의 출력특성을 나타낸다. 제어전압 0.5 V ~ 2.5 V 범위에서 48.18 MHz의 발진주파수가 변동되며, 0.083 dBm 이내로 출력레벨 안정화가 되었음을 알 수 있다.

그림 8에 보인 것처럼 제어전압 1.5 V일 때 1.649 GHz/-0.175 dBm의 출력을 얻을 수 있도록 하였으며, -20 dB 이하의 2차 고조파 억압특성을 갖도록 설계하였다. 전압제어 발진기의 위상잡음특성은 100 kHz offset 주파수에서 -113 dBc/Hz 이하의 우수

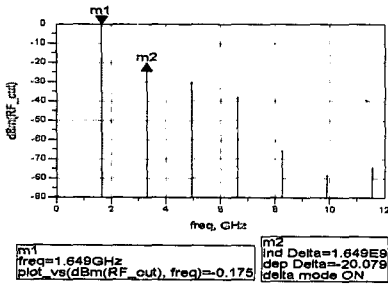


(a) 발진주파수 특성
(a) Oscillation frequency characteristics

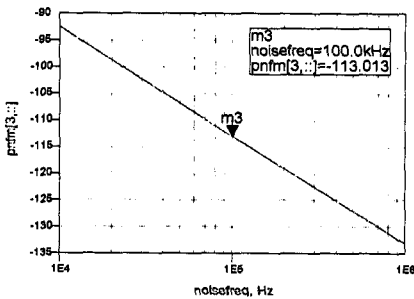


(b) 출력레벨변동 특성
(b) Fluctuation of output power level

그림 7. 전압제어 발진기의 발진특성
Fig. 7. Oscillation characteristics of VCO.



(a) 고조파 억압특성
(a) Harmonic suppression characteristics



(b) 위상잡음특성
(b) Phase noise performance

그림 8. 고조파 억압 및 위상잡음특성
Fig. 8. Harmonic and phase noise performance.

한 특성을 얻을 수 있었다.

V. LTCC VCO 구현 및 시험

본 논문에서는 전압제어발진기 구현을 위해 $4.0 \times 4.0 \times 0.7 \text{ mm}^3$ 크기를 갖는 21 층의 LTCC 기판을 유전율 6.8인 $30 \mu\text{m}/50 \mu\text{m}$ green sheet paper를 사용하여 제작하였다. Top 면에는 외장 chip 부품장착 pad 및 공진용 인덕터, 2~4층에는 choke 및 degeneration 인덕터, 6~13 층에는 내장형 캐패시터, 14~21 층에는 bypass용 대용량 캐패시터를 내장시켰다. 각각의 주요 부품들을 층별로 분리하는 것은 특성 조정시 발생할 수 있는 변경요인을 최소화하고, 각각의 블록을 전면 접지로 분리하여 기생용량을 최대한 줄이기 위함이다.

제작된 LTCC 기판을 이용하여 $4.0 \times 4.0 \times 1.6 \text{ mm}^3$ 의 크기를 갖는 VCO를 제작하였다. 높은 Q 값을 갖도록 공진부 인덕터는 넓은 폭을 가지는 microstrip line 형태로 제작하였으며, laser trimming으로 생산



그림 9. 제작된 LTCC 기판 및 VCO module
Fig. 9. LTCC substrate and VCO module.

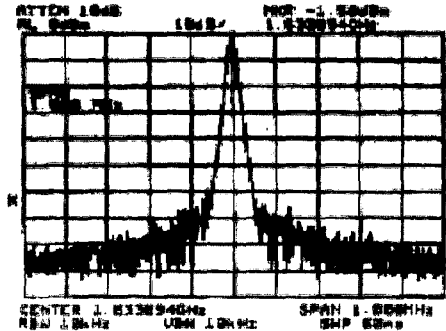


그림 10. VCO 발진스펙트럼
Fig. 10. Oscillation spectrum of VCO.

과정에서 발생하는 주파수 오차 및 부품편차를 보정하였다. 또한 최종특성의 보정이 용이하도록 발진 부성저항을 만들어 내는 3개의 캐패시터는 외부에 칩으로 실장하였다. LTCC 내부에 내장된 부품은 인덕터 3종, 캐패시터 8종이며, 외부부품은 Murata 사의 1005 크기의 chip 저항 및 캐패시터를 사용하여 소형화가 가능하도록 하였다.

그림 9는 제작된 LTCC 기판 및 test board 위에 장착된 VCO 모듈로 이의 전기적 특성들을 그림 10~13에 나타내었다.

그림 10은 제작된 VCO의 출력특성으로 제어 전압을 1.5 V로 하였을 때 1,633 MHz에서 -1.50 dBm의 출력레벨로 발진하는 것을 알 수 있다. 이는 설계 값에 비해 약 주파수 16 MHz 및 레벨 1.5 dB가 낮은 값으로 주된 원인은 공진부 인덕터가 실제 설계한 인덕턴스보다 높게 형성되어 일어난 현상이다. 이러한 현상은 laser trimming으로 보정 가능하며, 설계 시 양산 공정상의 오차까지 고려하여 설계함으로써 해결될 수 있을 것이다.

그림 11은 제어 전압에 따른 발진주파수 변화특성으로 제어 전압을 0.5~2.5 V까지 변화시킬 경우

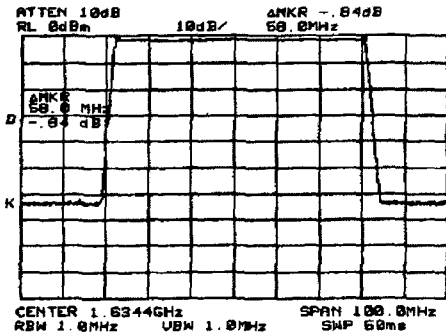


그림 11. VCO의 주파수 가변특성
Fig. 11. Frequency tuning range of VCO.

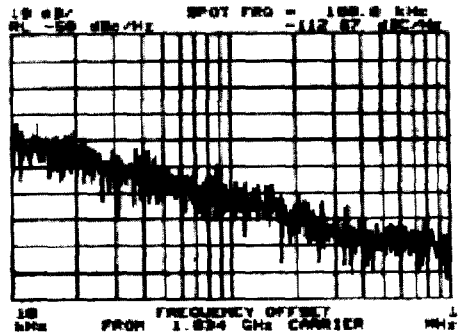


그림 13. VCO의 위상잡음 특성
Fig. 13. Phase noise characteristics of VCO.

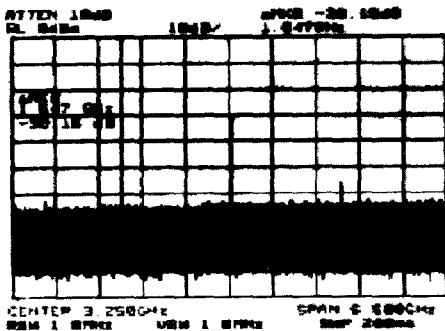


그림 12. VCO 고조파 억압특성
Fig. 12. Harmonic suppression characteristics.

의 출력 파형을 측정된 결과이다. 그림에서 볼 수 있는 것처럼 2 V 제어전압 변화에 대하여 58 MHz가 가변되어 설계치 22 MHz/V보다 큰 29 MHz/V로 안정된 특성을 지니고 있었으며 주파수 변동에 대한 출력 레벨 변동은 0.84 dB로 우수한 특성을 지니고 있음을 알 수 있었다.

그림 12는 고조파 응답에 대한 시험 결과로 2 차 하모닉이 30.16 dBc 이하로 잘 억압되고 있음을 알 수 있다.

그림 13은 HP 8561B의 math memory 모듈을 이용하여 측정한 VCO의 위상잡음특성으로 100 kHz offset에서의 위상잡음은 -112.67 dBc이었다. 이는 시뮬레이션 값보다 다소 낮은 값으로 내장 부품간의 상호 결합효과(mutual coupling effect)에 따른 미세한 RF 특성변화를 설계 시 충분히 고려하지 못했기 때문으로 생각된다.

VI. 결 론

본 논문에서는 LTCC 기법을 활용하여 국내의 1.6 GHz 대역 PCS 단말기에 사용할 수 있는 초소형 전압제어발진기를 설계, 제작하고 시험하였다.

이를 위해 내장형 부품들을 21층 구조의 LTCC 기판 내부에 내장하여 제작하였으며, 이를 이용하여 4.0×4.0×1.6 mm³ 크기의 VCO를 구현, 시험하였다.

제작된 VCO는 동작주파수에서 -1.50 dBm의 출력레벨로 발진하였으며, 제어전압 변동에 따라 58 MHz 주파수 조정이 가능하였다. 2차 하모닉 억압특성은 -30.16 dBc 이하이었으며, 위상잡음 특성은 100 kHz offset 주파수에서 -112.67 dBc/Hz로 측정되어 휴대전화에 사용가능한 우수한 특성을 지니고 있음을 알 수 있었다.

본 논문에서 구현한 VCO는 수동형 부품을 기판 내부에 내장하므로 크기 및 체적을 줄일 수 있을 뿐만 아니라 생산단가 또한 절감할 수 있다는 장점을 지니고 있다.

앞으로 공정 상에서 발생하는 내장형 부품의 RF 특성변화를 정확히 예측, 해석할 수 있는 기술을 연구하고 LTCC 기판의 양산성을 높인다면 더욱 소형화되고 우수한 특성을 갖는 전압제어발진기 구현이 가능할 것으로 생각된다.

참 고 문 헌

- [1] Guillermo Gonzalez, *Microwave Transistor Amplifiers Analysis and Design*, 2nd edition, Prentice Hall, 1997.
- [2] Randall W. Rhea, *Oscillator Design and Computer Simulation*, Prentice Hall, 1990.

- [3] S. Hamilton, "FM and AM noise in microwave oscillator", *Microwave Journal*, pp. 105-109, Jun. 1978.
- [4] E. C. Niehenke, "A microstrip low-noise X-band VCO", *IEEE Trans on MTT*, vol. 23, pp. 661-667, Dec. 1979.
- [5] D. F. Paterson, "Varactor properties for wideband linear-tuning microwave VCOs", *IEEE Trans. on MTT*, vol. 28, no. 2, pp. 110-119, Feb. 1980.
- [6] Sarafian, "A new approach to modeling of the dynamics of RF VCOs and some of its practical implementations", *IEEE Trans. on CAS*, vol. 40, pp. 895-901, Dec. 1979.
- [7] Jwo-Shiun Sun, "Design of microwave varactor-tuned oscillator", *Microwave Journal*, vol. 42, pp. 302-310, May 1999.
- [8] W. A. Vitrioli, "Low temperature co-fired multi-layer ceramic technology", *Journal for Microelectronics*, pp. 593-598, 1983.
- [9] National Semiconductor, *Design rules for physical layout of LTCC module*, Revision 1.8, 2000.
- [10] *VCO Specification Sheet*, Murata, 1998.
- [11] 고윤수, 홍성용, 배홍열, 김기수, 송호원, "세라믹 적층기술을 이용한 초소형 VCO", 한국전자과학기술회 논문지, 10(1), pp. 70-77, 1999년 2월.
- [12] 권원현, 황석연, "셀룰러 단말기용 소형 VCO 설계제작", 대한전자공학회 논문지, 37(7), pp. 30-37, 2000년 9월.
- [13] F. E. Terman, *Radio Engineer's Handbook*, McGraw-Hill, NY, 1943.

김 태 현



1999년 2월: 안양대학교 정보통신공학과 (공학사)
 2003년 2월: 안양대학교 대학원 정보통신공학과 (공학석사)
 1998년 11월~현재: (주)스타트텔레콤 연구원
 [주 관심분야] 이동통신, 초소형 RF 부품, RFIC, 안테나 해석 및 설계 등

권 원 현



1983년 2월: 연세대학교 전자공학과 (공학사)
 1985년 2월: 연세대학교 대학원 전자공학과 (공학석사)
 1990년 8월: 연세대학교 대학원 전자공학과 (공학박사)
 1984년 3월~1994년 2월: 삼성전자 무선연구실 개발팀장

1994년 3월~현재: 안양대학교 정보통신공학과 부교수
 [주 관심분야] 이동통신, 초소형 RF 부품, RFIC, 안테나 해석 및 설계 등

이 영 훈



1986년 2월: 광운대학교 전자공학과 (공학사)
 1988년 8월: 연세대학교 대학원 전자공학과 (공학석사)
 1995년 2월: 연세대학교 대학원 전자공학과 (공학박사)
 1995년 3월~2002년 2월: 호남대학교 전자공학과 부교수

2002년 3월~현재: 금오공과대학교 전자공학부 조교수
 2002년 1월~현재: 한국전자과학기술회 이사
 [주 관심분야] RF 능동 및 수동 소자, 안테나, LTCC, UWB 시스템 등