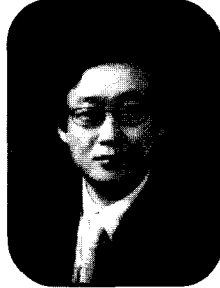


## MRAM의 기술 및 연구동향



· 김창경 ·  
한양대  
신소재공학부 교수

### 1. 서론

미 IBM Corp.을 필두로, 몇몇의 반도체생산 기업들이 새로운 비휘발성 Memory의 제품화에 박차를 가하기 시작했다. 사용자가 열망하는 ‘고속, 저소비전력’의 비휘발성 Memory. 이러한 Memory개발을 우리가 먼저 할 수 있다면, 40조원(Memory 세계시장은, DRAM과 Flash, EEPROM의 합계만으로도 40조원을 가볍게 넘는다.)을 넘는 막대한 시장의 획득이 가능하다. 그 중, 가장 유망한 것이 자성재료를 사용하는 MRAM으로서, 2000년 12월 7일 IBM에서는 지난 1974년부터 개발해 오고 있던 하드디스크와 메모리의 중간형 제품인 MRAM의 상용화 계획을 발표하기에 이르렀다. 2004년에 0.13 micron process technology를 사용한 256Mbit급 MRAM을 출시한다는 것이다.

이는 현재 사용하고 있는 비휘발성 메모리가 많은 단점을 가지고 있기 때문이다. 예를 들면 플래쉬 메모리의 단점은 바로 속도와 사용전력에 있다. 데이터를 읽을 때는 큰 차이가 나지 않지만 데이터를 기록할 때에는 일반 DRAM보다 무려 1000배 정도 느리다는 단점이 있으며, 기록시의 전력소모도 상당히 높다. 반면에 DRAM의 경우에는 속도는 빠른 반면에

전기를 계속 공급해 주지 않으면 기록되어 있는 내용이 지워진다는 단점이 있다. DRAM의 맨 앞에 있는 ‘D’는 전기적으로 계속 충전(refresh) 시켜줘야 하는 DRAM의 특성을 나타내는 dynamic의 약자이다.

DRAM과 플래쉬 메모리의 장점 즉, 읽고 쓰는 속도가 빠르고 소비전력이 적으면서도 전원이 끊어져도 정보를 그대로 유지하면서도 그들의 단점을 극복할 수 있는 메모리가 바로 IBM에서 ‘74년부터 줄기차게 개발해 오던 MRAM이다. MRAM은 하드디스크와 메모리의 중간 형태라고 표현하는데 이는 이 메모리가 하드디스크의 정보를 기록하는 소재인 마그네틱 재료를 사용하고 있기 때문이다. MRAM의 아이디어 자체는 오래 전부터 나와 있던 것이지만 지금에서야 실현 가능해진 이유는 미세한 자기를 제어 해야만 하는 TMR(Tunneling Magnetoresistance) 현상을 적용하기 때문이다. 이 메모리가 실현된다면 노트북의 Sleep Mode와 하이버네이션 간의 구분은 의미가 없어질 것으로 생각된다. 하이버네이션이란 메모리에 있는 정보를 보존하기 위해 하드디스크로 옮겨놓는 방법이다. MRAM은 속도가 빨라 메인 메모리로 사용되기에 무리가 없고 전원이 차단되어도 데이터가 소실되지 않기 때문에 하이버네이션 상태로 진입할 경우 메인 메모리의 데이터를 옮겨올 필

요가 없다.

이런 비휘발성 Memory는 모두 DRAM Capacitor를 다른 소자로 대체한 구조를 채용한다. 이 때문에, 이들 Memory는 기존의 반도체 Memory와 구조가 흡사하다. 결코 생소한 Memory가 아닌 것이다. FeRAM은 단지 DRAM Capacitor에 사용하는 상유전체를 강유전체로 대체한 것이고, MRAM은 capacitor를 차세대 HDD용 Head로서 도입이 검토되고 있는 TMR소자로, 상변화 Memory는 광disk용의 상변화막으로 치환할 수 있다. 그러나, FeRAM은 capacitor를 작게 만들기가 어렵다고 하는, DRAM과 똑같은 난제를 가지고 있다. 또 강유전체 재료의 형성이 곤란하고, 대용량화/저cost화를 향한 기술적인 벽이 DRAM보다도 높다. 2001년에 제품화가 시작되는 8Mbit 제품이, 현재 가능한 최대 용량이다.

FeRAM보다도 Memory용량을 높이기 쉬운 것이 MRAM일 것이다. 이는 DRAM보다 빠른 속도가 실현가능하고, 게다가 기억부인 TMR소자가, transistor보다 작기 때문에, DRAM보다 Memory Cell면적을 작게 할 수 있는 가능성이 있다. 2004년에는 256Mbit제품이 등장하여, Flash EEPROM과 DRAM등의 치환을 목표로 한다. 상변화 Memory는 'FeRAM 및 MRAM과 동등한 성능을 적은 Mask매수로 실현할 수 있다.' (미국 Ovonyx, Inc.)는 강점을 지니고 있다. 역시 Flash EEPROM과 DRAM의 대체를 목표로 한다.

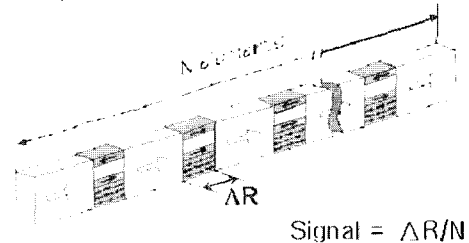
## 2. 비휘발성 자기 Memory의 종류와 특성

MRAM은 자성재료를 이용하여 전원이 없어도 남아있는 자화(magnetization)를 통하여 정보를 기록하여 다시 전원이 들어왔을 때 이전의 정보기록을 바로 꺼낼 수 있는 기억소자이다. 1970년대에 페라이트 코어를 대형 컴퓨터에 사용하였으나 컴퓨터 소형화에 따라 다른 메모리로 대체되었다. 현재 자기메모리 소자는 자기저항 (MR : magneto-resistance) 현상을 이용한 것으로서, 이방성 자기저항(AMR : anisotropic magnetoresistance)과 거대자기저항(GMR : giant magnetoresistance) 및 터널링 자기저항(TMR : tunneling magneto-resistance) 현상 등을 이용한다. AMR 현상을 이용한 메모리 소자는 1980년대

중반에 처음 제작되었으며, 군사 및 우주용으로 현재 제한적으로 사용되고 있다. AMR을 이용한 MRAM(AMRAM)은 NiFe/TaN /NiFe의 3층막으로 구성되어 있으며, MR 비는 2% 정도이나 실제 소자에서 이용되는 MR 비는 약 0.5% 정도로서 매우 낮다. 이처럼 낮은 MR 비는 소자의 밀도를 높이는데 큰 문제가 되고 있으며, 또한 소자의 속도를 느리게 하는 요인이 된다. 반면 GMR 및 TMR 현상을 이용한 메모리 소자(이를 각각 GMRAM 및 TMRAM 간략히 칭함)는 출력이 AMR에 비하여 매우 높아 AMRAM이 가지는 문제들을 근본적으로 해결할 수 있을 것으로 기대되고 있다.

특히 1988년 GMR현상이 발견된 후 GMRAM에 대한 연구가 활발히 진행되었으며, AMRAM에 대한 경험을 가지고 있는 Honeywell과 Motorola를 중심으로 이루어져 왔다. 현재 Honeywell에 의하여 상용화되어 있는 GMR 소자는 기존의 자기기록에서 사용되고 있는 다층막보다 구조가 간단한 pseudo spin-valve이다. 이 새로운 구조는 하드 디스크 드라이브에서 read head로 사용하는 spin-valve와 달리 고정층이 반강자성 (anti-ferromagnet) 층에 의해 고정되지

AMR, GMR series architecture



MTJ crosspoint architecture

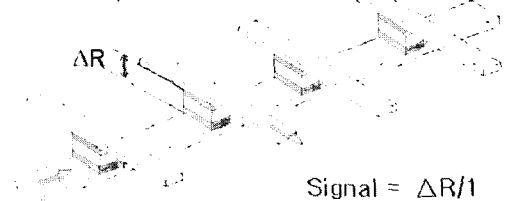


그림 1. GMRAM 과 TMRAM 의 모식도.

않고, 자기 반자계에 의한 형상이방성을 통하여 고정층과 자유층의 보자력 차이를 이용하여 자화를 고정시키는 방법을 사용하고 있다. 기술적인 측면에서 볼 때 GMRAM은 이미 기술이 확보된 AMRAM과 유사하기 때문에 상업화에 유리한 측면을 가지고 있다. 그러나 1995년에 개발된 TMR 소자의 MR 비가 GMR에 비하여 월등히 높은데다가(TMR : 40%, GMR : 1020%), GMRAM의 경우 다수의 cell들이 series로 연결되어 있어 실제 얻을 수 있는 출력은 개개 소자의 출력에 비해 낮은 반면(즉, signal : MR/N) TMRAM은 개개의 cell이 곧바로 트랜지스터와 연결되는 cross-point architecture를 이루고 있어서 소자의 출력을 그대로 얻을 수 있어 출력이 매우 크다(즉, signal: MR/1). 따라서 연구의 관심이 TMRAM으로 급격히 바뀌고 있는 상황이다.

### 3. 자기 터널링 접합(MTJ)

MRAM 소자 구현의 핵심 기술은 우수하고 안정적인 자기저항 특성을 나타내는 박막 소재의 개발 기술과 기존의 반도체 회로와 공정을 이용한 집적 공정 기술이라 할 수 있다. 최근 활발히 연구되고 있는 TMR 현상을 나타내는 자기저항 박막, 즉 자기 터널링 접합(Magnetic Tunneling Junction)은 우수한 특성

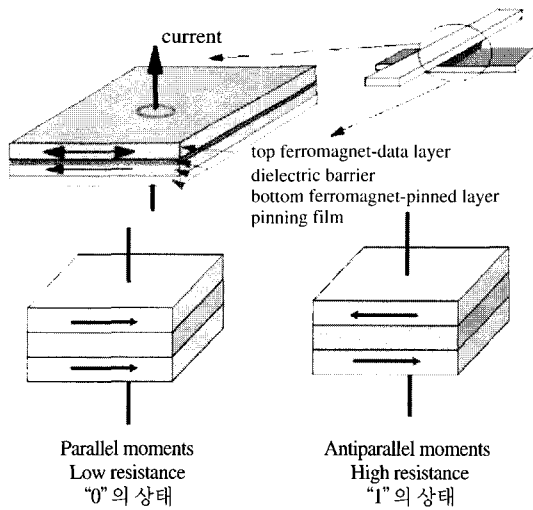


그림 2. 자기 터널링 접합의 모식도.

의 비휘발성 MRAM 소자 개발에 가장 적합한 박막 소재로 각광을 받고 있다. 그림 2은 MRAM에 이용되고 있는 자기 터널링 접합(MTJ)의 구조를 보여준다.

MTJ의 구조는 터널링 장벽(tunneling barrier)으로서 절연층(일반적으로  $AlO_3$ )을 사이에 둔 두 강자성층(ferromagnetic layer)의 샌드위치 구조로 되어 있다. 전류가 각 층에 평행하게 흐르는 GMR과는 달리 MTJ에서는 전류가 각 층에 수직하게 흐른다. 이 때 두 강자성층의 스핀 방향이 같으면(parallel) 전류의 터널링 확률이 크며 저항이 작다. 하지만 두 강자성층의 스핀 방향이 정반대이면(antiparallel), 터널링 확률이 작으며 저항이 크다. 즉, 자기 터널링 접합(MTJ)에서 터널링 전류는 두 강자성층의 상대적 자화방향에 의존한다. 이 현상은 1975년 Julliere에 의해 실험적으로 처음 발견되었다.

이를 Tunneling Magnetoresistance(TMR)이라고 하며 다음과 같은 식으로 표현된다.

$$TMR = \frac{\Delta R}{R} = \frac{I_p - I_{ap}}{I_{ap}} = \frac{2P_1P_2}{1 - P_1P_2}$$

여기서  $P_1, P_2$ 는 각 강자성층의 스핀분극을 말하며 현상론적으로 페르미 준위에서 다수전자와 소수전자에 대한 상태밀도의 상대적 차이로 정의된다. 그림 3는 자기 터널링 접합(MTJ)의 에너지 밴드구조와 스핀분극 이동현상을 도식적으로 보여준다.

이와 같이 전류가 자기 스핀의 방향에 따라 소자의 저항치가 달라지는 성질을 이용해서, 시스템은 해당 비트가 "0"(parallel 할때) 과 "1"(antiparallel 할때) 인지를 판별하고 외부로부터 자기장을 걸어 정보를 입력한다. MTJ가 워드선과 비트선 사이에 끼여 있어 공간을 차지하지 않아서 집적도를 향상시킬 수 있다.[2]

그림 4는 두 가지 형태의 MTJ를 보여준다. 그림 4(a)의 구조는 앞서 설명한 pseudo spin-valve형으로서 보자력이 다른 두 강자성층을 이용하여 스핀의 방향을 제어할 수 있으며 그림 4(c)의 구조에서는 반강자성층(antiferromagnetic layer)의 교환 바이어스 자기장(exchange biasing field)으로 한 강자성층을 고정함으로써 다른 강자성층의 스핀방향을 조절 할 수 있다.

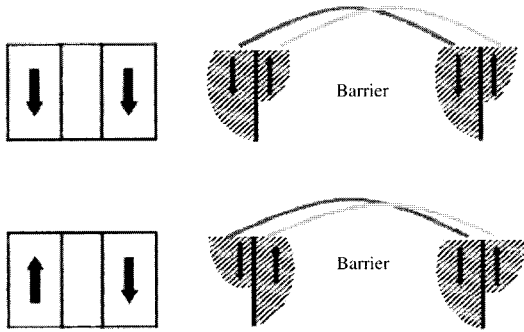
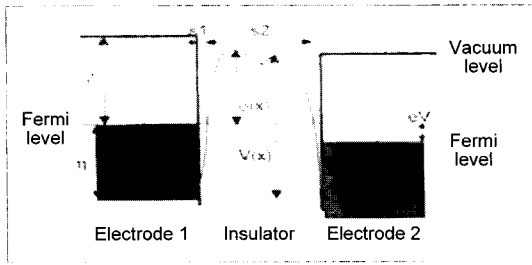


그림 3. 자기 터널링 접합의 에너지 밴드구조와 스핀분극 이동현상.

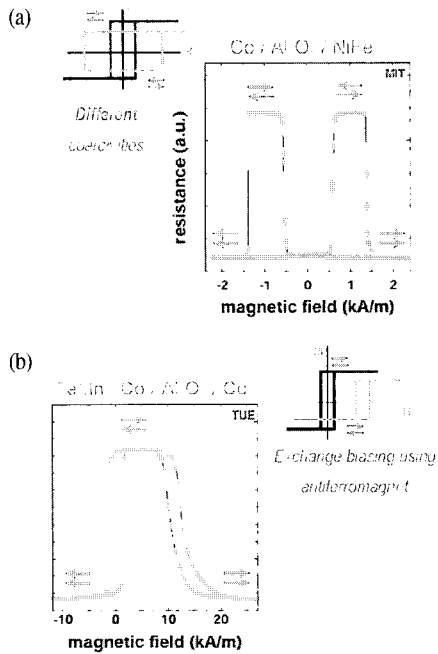


그림 4. (a) 보자력차이에 의한 결합에 의한 자기 터널링 접합의 이력곡선 및 저항. (b) 교환 바이어스 결합에 의한 자기 터널링 접합의 이력곡선 및 저항

#### 4. MRAM의 작동원리 및 구조

MRAM의 가장 큰 특징은 “0”과 “1”을 판별하는데 전자의 전하가 아니라 전자의 스핀을 이용한다는 점이다. MRAM 모듈은 기본적으로 그림 7에서 보듯이 자기소자와 x 및 y방향의 두 전류선으로 구성된다. x 방향의 선에 전류가 흐르면 선 주위로 자기장이 형성되고 자기소자의 스핀을 특정방향으로 정렬시킨다. 다음 y방향의 전류에 의해 스핀은 쉽게 왼쪽 또는 오른쪽으로 정렬된다. 따라서 앞서 설명한 바와 같이 자기소자의 저항은 자기모멘트의 방향에 의존함으로 디지털 정보(“0”과 “1”)는 자기모멘트의 정렬로 저장되고 저장된 정보는 자기소자의 저항을 판별해서 읽게 된다.

비트선과 워드선으로 구분되어 하나의 기억장소를 찾아 데이터를 저장하고 다시 찾아가는 과정은 기존의 DRAM과 그 설계 방법이 같다. 메모리 셀을 구성하기 위하여 전류선들은 가로줄(row)과 세로줄(column)의 매트릭스 구조를 갖는다(그림 6 참조).

두 전류선(비트선과 워드선)을 통해 흐르는 전류의 크기를 조정하면 이 교점에 있는 자기 기억소자

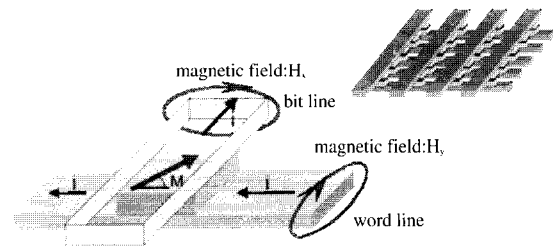


그림 5. MRAM 에서 전류흐름과 자기장의 관계.

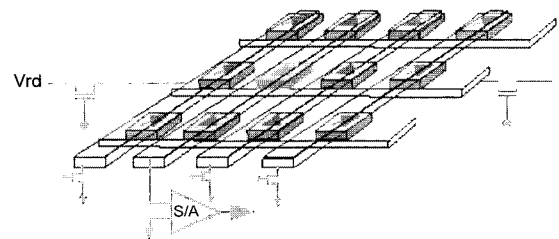


그림 6. Word line, Bit line을 포함한 MRAM의 매트릭스구조.

만을 기록할 수 있다. 즉, MRAM에서 기록은 비트선 및 워드선에 동시에 전류가 흐르는 하나의 선택된 메모리 셀에서만 이루어진다. 이는 비트선이나 워드선 중 하나만 선택된 셀에서는 자유층의 반전을 일으키기에는 한 방향으로 흐르는 전류가 생성하는 자기장이 충분히 강하지 않으므로 스핀 정보가 변하지 않는다.

이 원리를 그림 7에 도시한 바와 같이 메모리 셀의 자화반전을 일으키는 동작점을 보여주는 Stoner and Wohlfarth 모델에 의한 아스테로이드 곡선(asteroid curve)으로 설명하면 다음과 같다. 즉, 비트선과 워드선에 흐르는 전류에 의해 각각 자화용이축과 자화곡란축으로 생성되는 자기장이 동시에 메모리 셀에 가해지면 자유층의 자화반전은 한 방향에 대해 자기장을 가했을 때보다 작은 자기장으로 자화반전을 시킬 수 있다. MRAM의 작동시 하나의 셀은 비트선이나 워드선 중 하나만 선택된 경우가 매우 많기 때문에 이러한 셀들이 반복적으로 간섭을 받으며, 따라서 자기적 creep 현상이 나타나 자화가 중간 상태로 가거나 완전히 자화반전이 일어날 가능성이 있다. 이는 메모리 소자의 에러를 유발하기 때문에 반강자성층에 의한 자화의 강한 고정이 필요한 이유이다.[3]

그림 8은 자기 터널링 접합 기억소자를 이용한 MRAM과 기존의 DRAM의 단면구조를 보여준다. MRAM은 비트선과 워드선으로 구분되어 하나의 기억장소를 찾아 데이터를 저장하고 다시 읽는 과정은 기존의 DRAM과 유사하지만 근본적인 차이점은 Capacitor 대신에 기억의 저장을 위하여 저장내용을 비휘발성인 기억소자의 스핀 배열로 바꾼 것이다. 즉, MRAM은 자기 기억소자와 트랜지스터로 구성된 반면 DRAM은 Capacitor와 Transistor로 구성된다.

### 5. MRAM 기술 개발의 현안

최근 수년간 자기 터널링 접합소자(MTJ) 연구에 있어서 많은 진전이 있어 왔다. 가장 큰 관심 중의 하나가 MR 비를 증가시키는 것이며, 이에 대한 집중적인 연구가 행해졌다. 이러한 연구의 결과 상온에서 통상의 스퍼터링 방법에 의해 제조된 TMR 소자에서 40% 이상의 MR비가 얻어졌다. MR비가 MRAM

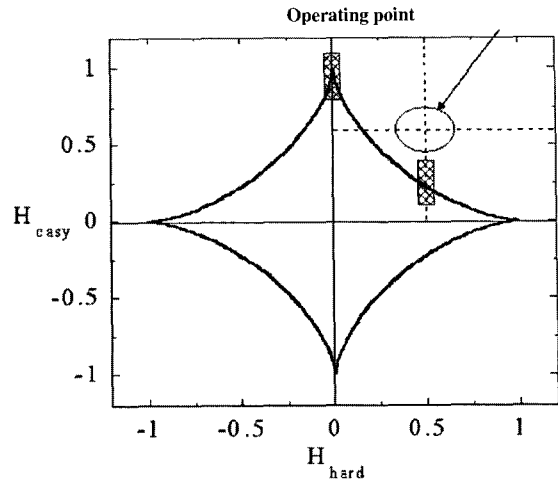


그림 7. 소자의 동작점에 관한 Stoner-Wohlfarth model.

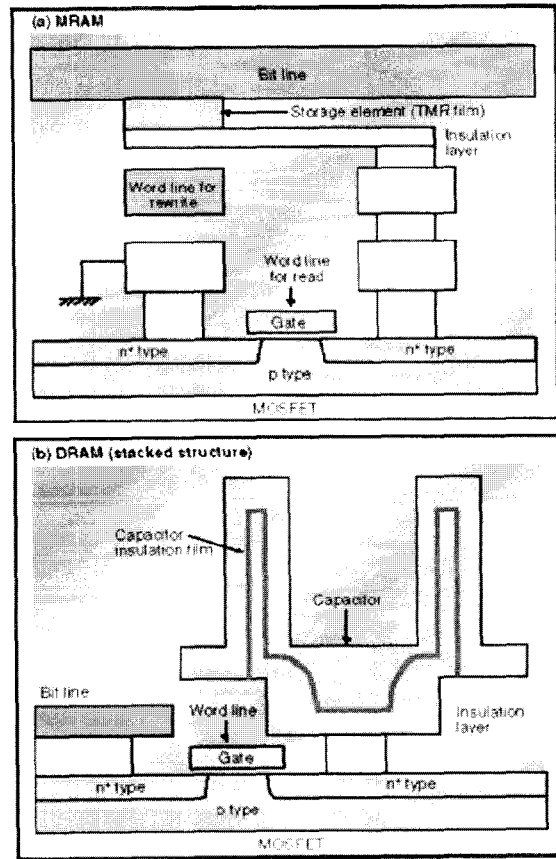


그림 8. MRAM과 DRAM의 단면구조비교.

의 출력, 나아가서 밀도 및 속도에 큰 영향을 미치기 때문에 중요한 요소이다. 그러나 MR비 못지 않게 MRAM의 성공적인 실용화에 큰 영향을 미치는 요소들에 대해서도 큰 진전이 있었다. 대표적으로 다음과 같은 두 가지를 들 수 있다. 첫째는 자기 터널링 접합소자의 저항 (구체적으로는 저항에 접합면을 곱한 비저항, RA)을  $60\Omega\mu\text{m}^2$ 의 매우 낮은 값에서부터  $10^6\Omega\mu\text{m}^2$ 의 매우 높은 값까지 변화시키는 것이 가능하다. 이는 기본적으로 두 강자성층 사이에 있는 산화막의 두께와 특성을 제어함으로써 가능하다. 실제로 TMR을 연구하는 많은 연구그룹들이 이상적인 절연막, 절연층의 두께, 산화조건, 열처리시 절연층의 변화 등에 대해 연구를 진행하고 있다. 이러한 사항을 감안할 때 절연층의 조절에 의해 접합소자의 면저항을 넓은 범위에 걸쳐서 조절하는 것이 가능한 소자의 설계를 쉽게 한다.

또 하나의 중요한 진전으로는 저항 및 MR비를 매우 균일하게 제어하는 것이 가능하다는 점이다. IBM에서 많은 수의 접합체를 대상으로 연구한 결과에 의하면, 저항 및 MR비를  $\pm 1.5\%$  이내의 오차에서 제어하는 것이 가능함을 보인 바 있다. 이는 저항 값 자체와 MR비가 산화층의 두께와 상태에 매우 민감하다는 점을 고려할 때 매우 중요한 기술적 진전이다. TMR 소자의 이러한 우수한 신뢰성은 성공적인 상업화에 큰 기여를 할 것으로 생각된다.

그럼에도 불구하고, MRAM의 성공적인 실용화를 위해서는 아직도 해결되어야 할 부분들이 많으며, 이 중에서도 기록을 위한 자화의 반전(magnetic switching)과 관련된 문제를 해결하는 것이 가장 중요한 이슈가 되고 있다. 앞서 언급한 바와 같이 MR비와 RA는 비교적 양호한 분포를 보이거나 자기 터널링 접합소자(0.61.2m)의 자화반전이 일어나는 자기장은 상당히 불균일하다. 이러한 오차의 크기는 자기 터널링 접합 소자의 크기가 감소함에 따라 더욱 증가하는 것이 관찰되었다. 이에 대한 이유로서는 여러 가지를 생각할 수 있겠으나, 자구(magnetic domain)에 의한 복잡한 자화반전 거동 및 식각공정에 의해 제조된 패턴된 소자 형상의 불균일성을 주요한 요인으로 추정하고 있다.

정적인 상태에서의 자화반전 문제뿐만 아니라, 메

모리 소자에서 자화의 반전이 통상 매우 짧은(수십 ns 이하) 펄스 자기장에 의해 일어나기 때문에 동적 상태에서의 자화반전 거동을 이해하는 것 또한 중요하다. 웨이퍼 수준에서는 자유층의 보자력 및 바이어스(bias) 자기장이 작기 때문에 자화의 반전과 관련된 문제가 경미할 것으로 예상되에도 불구하고 이러한 문제가 발생하는 것은 다음과 같은 이유 때문이다. 자기 터널링 접합소자의 크기는 밀도와 직접적으로 연관되며 밀도를 높이기 위해서는 소자의 크기를 줄여야 한다. 현재 경쟁 관계에 있는 다른 메모리 기술과 경쟁하기 위해서는 소자의 크기는 submicron 수준이 되어야 하며, 이러한 크기에서 자화반전을 포함한 자기 터널링 접합소자의 자기적 거동은 전체 자기에너지에서 큰 부분을 차지하는 정자기에너지(magnetostatic energy)에 의해 큰 영향을 받게 된다. 이를 구체적으로 언급하면, 자기 반자계가 원인인 형상 이방성에 의해 자성층의 보자력은 크게 증가하며, 또한 자성층 상호간의 정자기 자기장에 의해 바이어스 자기장(또는 offset 자기장)의 크기도 크게 변하게 된다. 이러한 이유로 인하여 실제로 MRAM에 사용되는 패턴된 소자의 경우 자유층의 자화반전을 위해서는 매우 높은 자기장이 요구된다. 이는 전류선에 큰 전류를 흘려주어야 한다는 것을 의미한다. 그러나 전류선의 전류 밀도는 electromigration 및 발열에 의한 온도 상승 등 여러 가지 이유로 인하여 적정 수준 이하가 되어야 하기 때문에, 이는 전류선의 크기를 증가시키게 될 것이며 나아가서 메모리 소자의 밀도를 줄이는 요인이 된다. 이러한 점을 감안할 때, 가급적 낮은 자기장에서 자화를 반전시키는 것이 필요하다.

## 6. 국내외의 연구동향

현재 자기저항 소자 및 이를 이용한 메모리 디바이스 연구를 주로 수행하고 있는 기관으로는 IBM(Almaden Research Center, San Jose), Motorola(Tempe, Arizona), Honeywell(Plymouth, Minnesota) 및 Carnegie Mellon University(CMU) 등이 있다. 이들 기관 중에서 자기 터널링 접합소자를 이용한 MRAM의 개발은 Parkin 연구 그룹이 이끄는

IBM이 선두를 유지하고 있으며 다량의 특허를 보유 /신청 중에 있다. Motorola도 GMR 및 TMR을 이용한 MRAM을 개발하고 있다. Honeywell은 GMR을 이용한 MRAM을 연구개발하고 있다. 이외에 미 해군 연구소는 반도체 홀소자를 이용하여 MRAM을 개발하였으며 이 방법은 Honeywell사로 기술이전 되었다. 그 밖에도 유수의 기업들이 MRAM의 개발에 전력을 다하고 있으나, 각 사의 개발수준 및 방향을 알아 내기는 매우 어렵다. 이는 MRAM의 상용화가 머지 않았음을 반증하는 것이다. 상용화 직전의 기술은 외부에 공개하기 힘든 노하우이기 때문이다.

국내의 동향을 살펴보면 현재까지는 디바이스를 종합적으로 고려한 설계기술보다는 부분적인 성능의 평가에 많은 연구가 이루어졌다. 현재 국내의 수준은 자기 터널링 접합소자 및 이를 이용한 메모리 디바이스에 대한 연구 자체가 도입단계를 겨우 벗어난 정도이기 때문에 MRAM 설계 및 공정기술에 대한 연구는 거의 이루어지지 못하고 있다. 그러나 메모리 디바이스를 고집적화, 고속화하고 또한 고신뢰성을 확보하기 위해서는 현재의 연구 수준을 향상시키는 것이 필요하다는 인식을 하고 있으며, 따라서 이러한 방향으로의 연구가 활발히 진행되고 있다. 자기 터널링 접합소자에 대한 연구는 한양대를 비롯하여 KAIST, 한국과학기술연구원(KIST), 고려대, 숭실대 등에서 각각 독자적으로 이루어지고 있으며 현재 자기 터널링 접합구조를 형성할 수 있는 단계에 와 있다. 특히 KIST는 그동안 자기 터널링 접합소자 이외에도 자기기록용 자성박막으로서 연자성 박막, 자기기록매체를 비롯하여 구조상 자기 터널링 접합소자와 상당히 유사한 GMR 박막에 대해서도 오랫동안 연구를 수행해 왔기 때문에 이러한 연구경험을 적절히 활용한다면 MRAM에 대한 선진국과의 기술 격차를 단기간에 줄일 수 있을 것으로 생각된다. MRAM의 기본 구조에 관한 설계 및 공정에서 한국은 뒤늦게 출발하였으나, “테라급 나노소자 개발” 프론티어 사업의 일환으로 KIST와 현대전자, 삼성 전자 및 다수의 대학연구팀이 연구개발에 참여하는 등 점점 관심이 집중되고 있는 상황이다. 국내의 반도체기업, 학교 및 연구소는 MRAM의 기억 소자에 해당하는 자기 터널링 접합소자 연구와 반도체 공정

의 기반 기술이 확보 되어 있으므로 조속한 MRAM 기술개발의 가능성을 시사하고 있다.

## 7. 결 론

정보저장기기는 현재 컴퓨터를 비롯하여, 비디오, 오디오, 캠코더 등에 매우 광범위하게 사용되고 있으며, 향후에는 디지털 TV 등의 가전용 AV 시스템, 홈 멀티미디어 서버, 의료용 영상을 비롯하여 개인 휴대통신기기에 이르기까지 정보산업 전 분야로 그 응용범위가 크게 확장될 것으로 전망되고 있다. 이들 정보산업이 발달할수록 급격하게 증대되는 정보량에 대응하기 위해서는 대용량 초고속의 정보저장기기에 대한 요구는 더욱 확대될 것으로 판단된다. 특히 마이크로 PDA(Personal Digital Assistant), 휴대폰, 디지털 카메라 등과 같은 휴대 정보기기에 내장될 수 있는 초소형의 정보저장기기에 대한 수요는 급증할 것으로 전망됨에 따라 이들 정보저장기기의 소형화 및 저가격화의 필요성이 크게 대두되고 있으며 향후 이러한 휴대기기에는 MRAM과 같은 칩형의 비휘발성 메모리소자가 이용될 것으로 예상된다. 이와 같이 소형의 정보저장기기가 정보산업 전반에 미치는 경제적 및 산업적 파급효과가 매우 크기 때문에 선진 각국이 앞 다투어 이 분야에 대한 기술경쟁에 범 국가적으로 총력을 기울이고 있다.

정보저장기기의 세계시장은 1998년에 약 740억불 규모이며 연 17% 정도로 시장규모가 성장하여 2003년경에는 약 1,300억불 정도가 될 것으로 전망되고 있다. 이 중에서 HDD가 현재 약 400억불 규모의 시장을 형성하고 있고 소형 정보기기에 사용되는 Flash memory는 약 30억불 규모이다. 이들 정보저장기기 시장 중에서 현재 주요 정보저장기기로 사용되고 있는 드라이브형의 HDD를 비롯하여 Flash memory 등 대부분의 정보저장기기가 향후 MRAM으로 대체될 것으로 예상되며 따라서 이 MRAM 기술개발은 현재 국내의 반도체 산업이 수행해 온 역할을 대신할 수 있는 유일한 대안이 될 것으로 판단된다.

MRAM 구현을 위하여 향후 개발되어야 할 핵심기술로는 자기 소자 제조 기술, 자기 소자의 자화반전

제어기술 및 기존의 반도체와 자기 소자를 효율적으로 집적화 하는 공정기술을 들 수 있을 것이다. 이와 같이 MRAM은 가장 유망한 차세대 칩형 비휘발성 메모리소자로서 향후 각종 휴대기기를 포함한 거의 모든 정보기기의 정보저장 소자로서 사용될 것으로 전망된다. 따라서 현재 기술적 우위를 확보하고 있는 국내 반도체 공정기술과 MRAM의 핵심 소자인 MR 소재/소자 및 공정의 핵심 원천기술의 국내개발을 통해 차세대 비휘발성 메모리 소자인 MRAM을 개발함으로써 국내 정보기기 산업의 국제경쟁력을 확보할 수 있을 것으로 판단된다.

### 참고 문헌

- [1] C.K. Kim, Journal of the Korea Magnetics Society, volume 13, Number 2, April 2003.
- [2] M. Guth, G. Schmerber, A. Dina Materials Science and Engineering C 19(2002) 129-133.
- [3] Zhigang Wang , Yoshihisa Nakamura Journal of Magnetism and Magnetic Materials 155(1996) 161 - 163.

· 저 · 자 · 약 · 력 · . . . . .

**성명: 김 창 경**

❖ 학 력

- 1982년 서울대 금속공학과 공학사
- 1984년 서울대 금속공학과 공학석사
- 1991년 MIT 재료공학 공학박사

❖ 경 력

- 1991년 - 1997년 MIT 연구원
- 1996년 - 1997년 Sensomatic Electronics Corporation : Senior Principal Engineer
- 1996년 - 1997년 MIT Principal Investigator
- 1997년 - 현재 한양대 신소재공학부 교수

