

Multirate 샘플링을 이용한 CDBC의 설계

Design of a CDBC Using Multirate Sampling

김진용*, 김성열*, 이금원*

Jin Yong Kim, Seung Youal Kim, Keum Won Lee

요 약

디지털제어에 잘 사용되어 온 유한정정제어를 연속계에 적용하기는 연속계의 점근성 때문에 어려운 것으로 알려져 있다. 그러나 유한 Laplace변환을 전달함수에 적용하고 여기에 정정조건을 적용하여 제어를 설계한 연속계 유한정정제어기(CDBC, Continuous-time Deadbeat Controller)에 대해서 연구가 되고 있다. 이에 따라 지연요소가 전달함수에 사용되어 정정을 위한 차수 및 보간조건이 유도되어 제어기가 설계되거나, 디지털 유한정정제어기를 설계하고 이를 연속계 제어기로 변환하기 위해 평활요소로 사용하여 CDBC를 구성하기도 한다. 본 논문에서는 다중 샘플링을 적용하여 제어기와 출력귀환루프의 샘플링 속도를 달리하였으며, 2차 평활요소를 디지털 유한정정제어기에 사용한 CDBC를 연구한다. 이러한 다중 샘플링은 샘플링 주기 동안에 제어루프를 또 샘플링하여 전체적인 출력응답을 개선할 수 있다. 제어기는 직렬 적분 보상기를 전향경로에 배치하고 지역 귀환보상기를 귀환 루프에 도입한다. Matlab Simulink을 사용하여 시뮬레이션을 한다.

Abstract

Due to the asymptotic property, deadbeat control which is well used in digital control system can not be applied to the continuous time system. But recently by use of the finite Laplace Transform to transfer function and establishment of some settling conditions, CDBC(Continuous time Deadbeat Control) is studied. For CDBC design, transfer function is constituted with delay elements and then order and interpolation conditions are derived. In other way, digital deadbeat controller is implemented and it's output is changed to continuous type by smooting elements. In this paper multirate sampling is used and so inner controller is sampled faster than output feedback loop. And 2nd order smooting elements is placed to the output of digital deadbeat controller. By the multirate sampling overall output response is improved. The controller is impenented as a serial integral compensator in the forward path and a local feedback compensator introduced into the outpute feedback loop. Matlab Simulink is used for simulation.

Key words : Multirate sampling, Continuous-time Deadbeat Controller, Compensator, Smooting elements.

I. 서 론

디지털 제어에 있어서 유한정정은 잘 확립되어 있는 개념이고 본 논문에서는 유한정정을 연속계 시스템에 적용하여 연속시간유한정정제어기 설계한다.^{[1]-[5]} 또한 전체 샘플링에 따른 공백시간 동안 다중 샘플링을 두어 출력 응답 특성을 기존의 CDBC 제어와 비교 나아짐을 보

인다.

여기서 Continuous-time의 실현을 위해 설계가 용이한 디지털 형태의 제어기를 만들고 제어기 출력단에 저차의 평활요소를 설치하여 연속계 유한정정제어기 효과를 나타낼 수 있다. 즉 제어대상에 이 평활요소가 포함된 확대계라고 볼 수 있다. 달리 말하면 확대계에 대한 최적유한정정 디지털 제어장치를 설계하고, 소프트웨어적인 계산에 따라 얻은 이산치 조작량을 평활하여 만든 연속조작량을 제어대상에 부가한다면, 샘플치계와 융합으로 연속시간 유한정정서보계가 용이하게 실현된다.^{[6]-[9]}

본 논문에는 Multirate를 이용한 다중 샘플링으로 확대

관동대학교 전자공학과

접수 일자 : 2003. 7. 07 수정 완료 : 2003. 9. 01

논문 번호 : 2003-3-2

계에 부가 한다. 이는 초기 샘플링과 다음 샘플링사이의 공백 시간동안 다중 샘플링을 실현함으로써 출력의 빠른 응답을 보여준다. 여기서 상태귀환 루프에 디지털 형태로 보상기를 구성하여 디지털 최적유한정정 제어기를 설계한다. 특히, 디지털 형태의 조작량에 ZOH를 인가하고 이 출력에 2차 평활요소를 사용하여 확대계를 두었으며, 양자가 다중 샘플링을 사용하여 샘플주기와 감쇄정수를 적당히 선택하여 설계자가 원하는 매끄러운 출력을 얻을 수 있다.

MATLAB 언어를 사용하여 시뮬레이션 한다. 특히 자유도 및 다중 샘플링을 사용하여 조작량의 샘플치를 많이 보관하여 이용할수록 더 부드럽고 출력을 빨리 수렴시키는 조작량을 얻을 수 있음을 확인한다.

II. 연속유한정정제어기

1. 연속 시간 파라미터

연속인 CDBC 제어량을 얻기 위해 사용되는 관련다항식의 차수를 증가시켜서 자유도를 주는 방법에는 지수함수를 이용한 방법이 있지만 본 연구에서는 제어분야에서 잘 알려져 있는 표준형의 2차 지연요소를 평활요소로 사용한다.^{[3][5][6]}

$$G_I(s) = \frac{w_n^2}{s^2 + 2\zeta w_n s + w_n^2} \quad (1)$$

여기서 ζ 는 감쇄인자이고, w_n 은 고유주파수이다.

2. 문제의 설정

그림 1의 제어시스템 블록도에서 최적유한정정제어기를 설계하기 위해 상태 귀환 루프중에 $D_F(z)$ 을 도입하고, $W_{rs}(z)$ 는 직렬 보상기로 확대계 $G(s) = G_I(s)G'(s)$ 에 대한 스텝상 목표치 r 로 한 1형의 디지털 최적유한정정서보계 형태를 만든다.

디지털 제어입력 \bar{u}_i 는 최적의 의미를 갖고 있는데, Q, R 을 정정대칭인 $(N+1) \times (N+1)$ 하중행렬로 한 경우, 편차와 조작량에 관한 최소화할 2차 평가함수는

$$P = \frac{1}{2} (e^T Q e + u_k^T R u_k) \quad (2)$$

식(2)를 최소화하는 조작량에 해당된다.

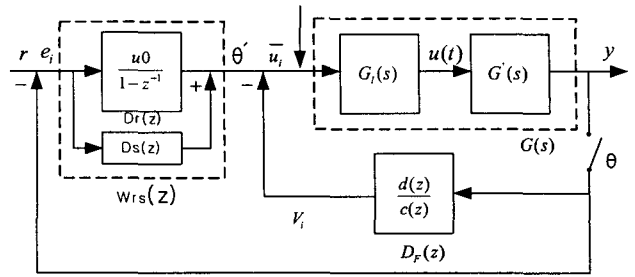


그림 1. Multirate CDBC 제어기 블록도

Fig. 1 Block diagram of Multirate CDBC

이에따라 구한 \bar{u}_i 에 대해 $y = G\bar{u}_i$ 가 출력이 되며 따라서 이를 페루프의 규범응답으로 하고, 이 최적 \bar{u}_i 값이 나오도록 귀환 및 forward path 상에 각각 있는 귀환 보상기 $D_F(z)$ 와 적분보상기 $W_{rs}(z)$ 를 구한다. u_0 는 적분보상기의 초기값이고, $D_r(z)$ 은 적분보상기의 전달함수이다.

III. Multirate 연속유한정정제어기의 설계

1. 최적유한정정조작량의 도출

그림 2는 다중샘플링의 예를 보여준다. 임의의 정수 $m=2$ 로 두었을 경우 다중 샘플링 $\theta' = \theta/m$ 로 나타낼 수 있으며, 이때 m 은 임의의 정수를 나타내며, 출력귀환 루프의 한주기동안 제어기가 다중 샘플링하는 횟수를 의미하며, 사용자가 정한다. 따라서 $D(z)$ 의 입력 신호 e 와 출력 신호 W 는 식(3)과 같이 결정되며, $D(z)$ 는 식(4)와 같이 된다.

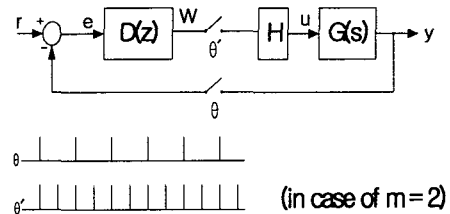


그림 2. Multirate Sampling의 블록도

Fig. 1 Block diagram of Multirate Sampling

$$e = \{1, 1, (1 - y_2), (1 - y_2), (1 - y_4), (1 - y_4), 0, 0\}$$

$$W = \{u_0, u_1, u_2, u_3, u_4, u_5, u_6, \dots\} \quad (3)$$

$$D(z) = \frac{z(u)}{z(e)} = \frac{u_0 + u_1 z^{-1} + u_2 z^{-2} + u_3 z^{-3} + u_4 z^{-4}}{1 + z^{-1} + (1 - y_2)z^{-2} + (1 - y_2)z^{-3}} * \frac{u_5 z^{-5} + u_6 z^{-6} / (1 - z^{-1})}{+ (1 - y_4)z^{-4} + (1 - y_4)z^{-5}} \quad (4)$$

그림 3은 n=3, m=2 일 때 2개의 다중 샘플링의 출력을 나타낸다.

제어단수를 n, 지수함수형 지연요소를 2차로 하고, 추가자유도를 k로 하여, N=n+2+k(k≥0), u_i(i=0~N-1)의 조작량으로 출력응답 y_i(i≥1)이, N단 이후 스텝상 목표치에 유한정정된다는 것은 y_i=1.0(i≥N), u_{N+α}=u_N(α≥1)가 된다는 의미이다.

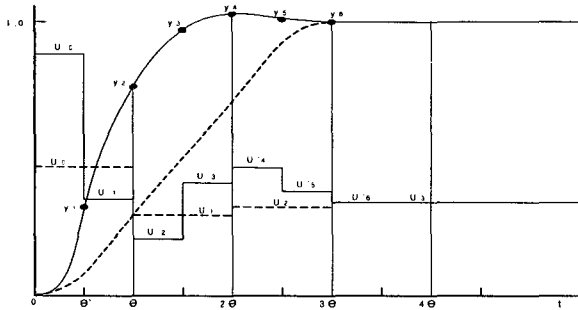


그림 3. Multirate의 출력응답
Fig. 3 Output response of Multirate case.

따라서 이 조건을 사용하여 입출력에 관해 식을 세우면 다음과 같다.

$$i = J_k u_k$$

단, $u_k = [u_0 \ u_1 \ \dots \ u_N]^T$

$$J_k = \begin{bmatrix} g_N & g_{N-1} & \dots & g_{n+3} & g_{n+2} & \dots & g_1 & 0 \\ g_{N+1} & g_N & \dots & g_{n+4} & g_{n+3} & \dots & g_2 & h_1 \\ \vdots & \vdots & \ddots & \vdots & \vdots & \ddots & \vdots & \vdots \\ g_{N+n+2} & g_{N+n+1} & \dots & g_{2n+5} & g_{2n+4} & \dots & g_{n+3} & h_{n+2} \end{bmatrix} \quad (5)$$

← k → (n+3) →
한편, y_i(i=N~N+n+2)에 대해서는 유한정정을 하여야하므로

$$i = [1 \ 1 \ 1 \ 1 \ 1 \ 1]^T \quad (6)$$

여기서 g_i는 임펄스응답열이며, g_i=h_i-h_{i-1}로서 h_i는 계단응답열이다. 한편, 최단시간유한정정제어 k=0)의 경우 (5)과 (n+3)×(n+3) 행렬 (6)로부터

$$u_0 = J_0^{-1} i = [u_0 \ u_1 \ \dots \ u_{n+2}]^T \quad (7)$$

여기서 k≥1의 경우는 (5)로부터 rank J_k≠n+3 이어서 u_k는 유일하게 결정되지 않기 때문에, (6)식으로부터 i-J_ku_k=0의 구속조건을 사용하여 Lagrange미정계수법을 이용하여 해를 구한다. 물론 (2)식의 평가함수를 최소화하도록 구해야 하고, 구한 값은 다음과 같다.

$$u_k = M^{-1} [G^T Q i_r - J_k^T [J_k M^{-1} J_k]^{-1} [J_k M^{-1} G^T Q i_r - i]] = [u_0 \ u_1 \ \dots \ u_N]^T \quad (8)$$

단, $M = [R + G^T Q G], \ i_r = [1 \ \dots \ 1]^T$

2. 유한정정제어기의 서보계 설계

그림 1에서 적분보상기 D_r(z)와 보조 컨트롤러 D_s(z)을 D_{rs}(z)로 정의한다. 여기서 출력 신호를 식(3)을 이용하여 D_r(z)의 출력신호를 구하면 다음과 같다.

$$W_r = \{ u_0, 2u_0, u_0(3 - y_2), u_0(4 - 2y_2), u_0(5 - 2y_2 - y_4), u_0(6 - 2y_2 - 2y_4) \} \quad (9)$$

여기서 D_s(z)의 출력 신호 W_s는 D_r(z)의 첫 샘플링 시간만 관여를 한다. 이때 W_s는 다음과 같다.

$$W_s = \{0, u_1, -2u_0, 0\} \quad (10)$$

두 연속 신호의 보상기 D_{rs}(z)의 출력은 W = W_r + W_s로 되어 다음과 같다.

$$W = \{ u_0, u_1, u_0(3 - y_2), u_0(4 - 2y_2), u_0(5 - 2y_2 - y_4), u_0(6 - 2y_2 - 2y_4) \} \quad (11)$$

따라서 D_{rs}(z)는 펄스열을 사용하면 다음과 같다.

$$D_{rs}(z) = \frac{z(u)}{z(e)} = \frac{u_0 + u_1 z^{-1} + u_0(3 - y_2)z^{-2} + u_0(4 - 2y_2)z^{-3}}{1 + z^{-1} + (1 - y_2)z^{-2} + (1 - y_2)z^{-3}} * \frac{u_0(5 - 2y_2 - y_4)z^{-4} + u_0(6 - 2y_2 - 2y_4)z^{-5} / (1 - z^{-1})}{+ (1 - y_4)z^{-4} + (1 - y_4)z^{-5}} \quad (12)$$

반면 D_F(z)에 입력된 출력신호는 다음과 같다.

$$y = \{0, 0, y_2, y_2, y_4, y_4, 1, 1\} \quad (13)$$

따라서 $D_F(z)$ 의 출력인 V 는 다음과 같다.

$$V_i = W_i - u_i (i=0, \dots, N; V_0=0)$$

$$V = \{0, 0, u_0(3-y_2) - u_2, u_0(4-2y_2) - u_3, u_0(5-2y_2-y_4) - u_4, u_0(6-2y_2-2y_4) - u_5, u_0(6-2y_2-2y_4) - u_6, \dots\} \quad (14)$$

식(14)에 의해 보상기 $D_F(z)$ 는 다음과 같다.

$$D_F(z) = \frac{V_2 z^{-2} + V_3 z^{-3} + V_4 z^{-4} + V_5 z^{-5} + V_6 z^{-6} / (1-z^{-1})}{y_2 z^{-2} + y_2 z^{-3} + y_4 z^{-4} + y_4 z^{-5} + z^{-6} / (1-z^{-1})}$$

$$= \frac{\{u_0(3-y_2) - u_2\} z^{-2} + \{u_0(1-y_2) - u_2 - u_3\} z^{-3}}{y_2 z^{-3}} * \frac{\{u_0(1-y_4) + u_3 - u_4\} z^{-4} + \{u_0(1-y_4) + u_4 - u_5\} z^{-5}}{(y_4 - y_2) z^{-4}} * \frac{\{u_5 - u_6\} z^{-6}}{+ (1-y_4) z^{-6}}$$

(15)

IV. 시뮬레이션 및 고찰

평활요소를 포함한 확대계 $G(s)$ 의 전달함수는

$$G(s) = \frac{1}{(s^2 + 2.4s + 1)(1 + 3.5s)(1 + 8s)} \quad (16)$$

이고, 그림 4, 5는 (16)식의 확대계를 이용한 Matlab 시뮬레이션 결과를 보여주고 있으며, 그림 6은 기본 샘플링과 다중 샘플링의 출력을 비교하고 있다. 여기서 그림 4는 Multirate sampling을 사용하지 않았을 때의 출력이며, 그림 5는 기본 2.5초 샘플링 사이에 1.25초의 Multirate sampling을 가하여 다중샘플링 6단 이후에 정정됨을 보여 주고 있으며 디지털 입력을 2차 평활요소를 거쳐 아날로그와 같은 제어입력을 표시하고 있다. 여기서 최적 u_k 는 Lagrange 미정계수법을 이용하여 구하면 다음과 같다.

$$u_k = \{ 19.1936, -0.3635, -6.2795, -3.5511, 4.8822, 0.6718, 1 \} \quad (17)$$

이 u_k 에 대응하는 출력 y 는 임펄스와 u_k 의 합으로 얻어진다. 이때의 출력 y 는 다음과 같다.

$$y = \{ 0, 0.0364, 0.2955, 0.6748, 0.9294, 0.9974, 1 \} \quad (18)$$

전향경로상의 이득 $D_{rs}(z)$ 는 다음과 같다.

$$D_{rs}(z) = \frac{19.1936 - 19.5571z^{-1} + 52.2731z^{-2}}{1 - 0.2955z^{-2}} * \frac{+ 13.5224z^{-3} + 1.3550z^{-4} + 1.3550z^{-5}}{-0.6339z^{-4} - 0.0706z^{-6}} \quad (19)$$

또한 피드백 상의 보상기 $D_F(z)$ 는 다음과 같다.

$$D_F(z) = \frac{196.9373 + 36.5319z^{-1}}{1 + 2.1455z^{-2}} * \frac{-23.9561z^{-2} - 18.8355z^{-3} - 1.1108z^{-4}}{0.2389z^{-4}} \quad (20)$$

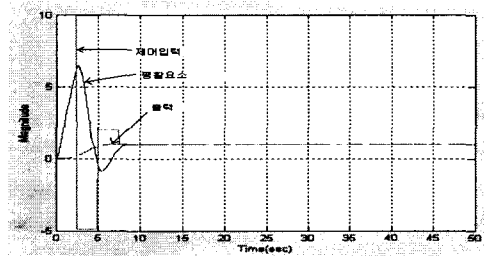


그림 4. 기본 입력 및 출력
Fig. 4 Input and output of CDBC

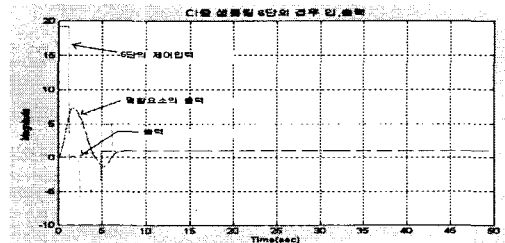


그림 5 다중 샘플링의 입력 및 출력
Fig. 5 Input and output of Multirate CDBC

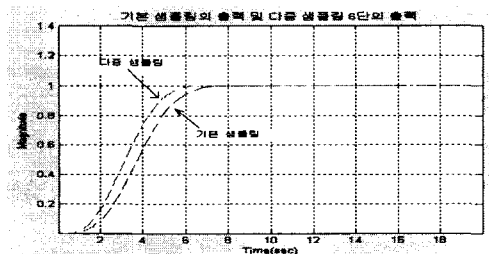


그림 6 기본 샘플링과 다중샘플링의 출력
Fig. 6 Output of CDBC and Multirate CDBC

기본 샘플링과 다중 샘플링의 경우에 연속유한정제어기의 출력만을 비교하여 보면 그림 6과 같다. 6단 다중 연속유한정제어기의 경우가 본 특정한 예제에 대해서

1초가량 정정시간이 단축되는 것을 볼 수 있다. 내부 제어기의 샘플링 속도를 높임으로서 전체적인 시스템의 샘플링속도를 높여서 생기는 비용부담을 줄이고, 효율적인 제어기를 설계할 수 있다.

V. 결 론

제어대상의 샘플링에 따른 조작량에 대해 기본 샘플링과 다중 샘플링을 가하고 제어대상의 입력단에 전치한 2차평활요소로 하는 Multirate sampling을 사용한 연속계 최적유한정정서보계의 설계법에 관한 연구를 하였다. 디지털 유한정정제어에 비해 Multirate sampling 및 평활요소의 결과가 급격한 곡선의 변화가 없는 양호한 연속조작량을 얻는 것을 보였으며, 기본 샘플링의 출력에 비해 다중 샘플링을 두어 출력의 응답 속도가 빨라짐을 Matlab시뮬링크를 사용하여 확인했다.

현재 실제 모터에 적용한 실험이 진행중이면 이때 생기는 파라메타의 변동에 대한 견실성 해석이 필요하다.

참 고 문 헌

- [1] 黒澤, "ユニティニュアスデッドビートロール," 電氣學會論文誌D, 111卷, 4号, pp.289-295, 1991.
- [2] 連山·新·北森, "連続時間における有限整定サーボ系の設計," 計測自動制御學會論文集, 28卷, 10号, pp1201 - 1208, 1992.
- [3] 村田·原田, "ユニティニュアス 最適有限整定制御系の設計法," 電氣學會論文誌C, 117卷, 8号, pp. 1107 - 1112, 1997.
- [4] 曾根·村田, "最適有限整定サーボ系・レギュレークの設計法," 電氣學會論文誌C, 117卷, 2号, pp.117-127, 1997.
- [5] E. Nobuyama et. al., "Design of Continuous Deadbeat Tracking Systems," T-SICE, Vol.28, No.10, pp1201 - 1208, 1992.
- [6] 村田·相良·和田, "直列・フィードバック補償による有限整定制御装置の設計," 計測自動制御學會論文集, 20卷, 10号, pp873-879, 1984.
- [7] 村田·相良, "状態フィードバックによる最適有限整定制御系の設計," 電氣學會論文誌C, 109卷, 6号, pp.432 - 438, 1996.
- [8] 大林·若宮·村田, "2次 지연れ平滑要素を用いたユニティニュアス最適有限整定制御系の設計," 電氣學會論文誌C, 118卷, 5号, pp765-772, 1998.
- [9] Miyahara et al., "Digital deadbeat control of motor," Nat. Conf. I.E.E., Japan, No. 601, 1981.



김진용(Jin-yong Kim)

準會員

2001년 관동대학교 전자공학과 졸업

2003년 관동대학교 전자공학과 졸업

(공학석사)

2003년 3월 ~ 현재 : 관동대학교 전자공학과 박사과정 재학 중.

관심분야: H_{∞} 이론, 견실제어 및 유한정정제어.



김성열(Seung-youal Kim)

準會員

2001년 관동대학교 전자공학과 졸업

2003년 관동대학교 전자공학과 졸업

(공학석사)

2003년 3월 ~ 현재 : 관동대학교 전자공학과 박사과정 재학 중.

관심분야 : H_{∞} 이론, 견실제어 및 유한정정제어.



이금원(Keum-won Lee)

正會員

1982년 한양대학교 전자공학과 졸업

1984년 한양대학교 전자공학과 졸업

(공학석사)

1992년 한양대학교 전자공학과 졸업(공학박사)

1992년 3월 ~ 현재 관동대학교 전자공학과 교수

관심분야 : H_{∞} 이론, 견실제어, 유한정정제어, 필터설계 및 의용전자.