

Design and Measurement of SFQ DFFC and Inverter

K. R. Jung^{*,a}, H. S. Hong^b, J. H. Park^a, H. R. Lim^a, J. H. Kang^b, T. S. Hahn^a

^a Korea Photonics Technology Institute, Gwangju, Korea

^b University of Incheon, Incheon, Korea

Received 18 August 2003

단자속 양자 DFFC와 Inverter의 설계와 측정

정구락^{*,a}, 홍희송^b, 박종혁^a, 임해용^a, 강준희^b, 한택상^a

Abstract

We have designed and measured a SFQ(Single Flux Quantum) DFFC and an Inverter(NOT) for superconducting ALU(Arithmetic Logic Unit) development. To optimize the circuit, we used Julia, XIC, and L meter for circuit simulations and circuit layouts. The Inverter was consisted of a D Flip-Flop, a data input, a clock input and a data output. If a data pulse arrives at the inverter, then the output reads '0' (no output pulse is produced) at the next clock period. If there is no input data pulse, it reads out '1' (output pulse is produced). The DFFC was consisted of a D flip-Flop, an Inverter, a Data in, a Clock in and two outputs. If a data pulse arrives at the DFFC circuit, then the output2 reads '1' at the next clock period, otherwise it reads out '1' to output1. Operation of the fabricated chip was performed at the liquid helium temperature and at the frequencies of 1kHz..

Keywords : DFFC, Inverter, flux, quantum, superconductor

I. 서론

초전도 디지털 소자[1]가 갖는 고속성과 저 소비전력의 특성으로 인하여, 점점 그 한계들 드러내고 있는 반도체 소자[2]의 대안으로 대두되고 있다. 최근들어 초전도 디지털 회로에 대한 연구가 미국과 일본을 중심으로 활발히 수행되고 있다. 초전도 디지털 소자의 연구는 주로 마이크로 프로세서[3], 스위치[4], ADC (Analog to Digital Converter)[5], DAC(Digital to Analog Converter) [6], Voltage Standard[7]등의 연

구를 중심으로 이루어지고 있으며, 특히 마이크로 프로세서는 20 GHz에서 동작하도록 설계된 FLUX와 16 GHz에서 동작하도록 설계된 CORE가 미국과 일본에서 각각 제작단계에 있다.

본 연구에서는 마이크로프로세서에서 논리 산술 연산을 수행하는 ALU에 필요한 DFFC(D Flip-Flop with Complementary)와 Inverter(NOT)를 설계하고 측정하였다. 설계에 사용된 소프트웨어는 회로 Layout 및 Schematic editor tool인 XIC 과 회로의 시뮬레이션 tool인 Julia, 그리고 layout 상태에서 인덕턴스를 추출하는 tool인 Lmeter를 사용하였으며, 마진 분석과 Julia의 optimization 기능을 사용하여 회로를 최적화

*Corresponding author. Fax : +82 62 573 8623

e-mail : krjung@kopti.re.kr

시켰고, 설계 마진이 $\pm 25\%$ 이상이 됨을 얻을 수 있었다. 회로의 측정은 오실로스코프, 임의 파형발생기, 다채널 전류공급장치, 그리고 High speed cryoprobe 등을 이용하여 액체 헬륨온도 (4.2 K)에서 1 kHz로 측정을 하였으며, DFFC bias의 측정마진은 $\pm 20\%$ 이상을 얻을 수 있었다.

II. 본론

Fig. 1은 단자속 양자 DFFC 회로의 schematic diagram을 보여 주고 있다. CLOCK에 펄스가 입력되면, OUT1으로 펄스가 출력되게 된다. 그러나 IN1에서 펄스가 입력되게 되면, J14-LI5-LO24-J23의 루프에 단자속 양자가 저장되고,

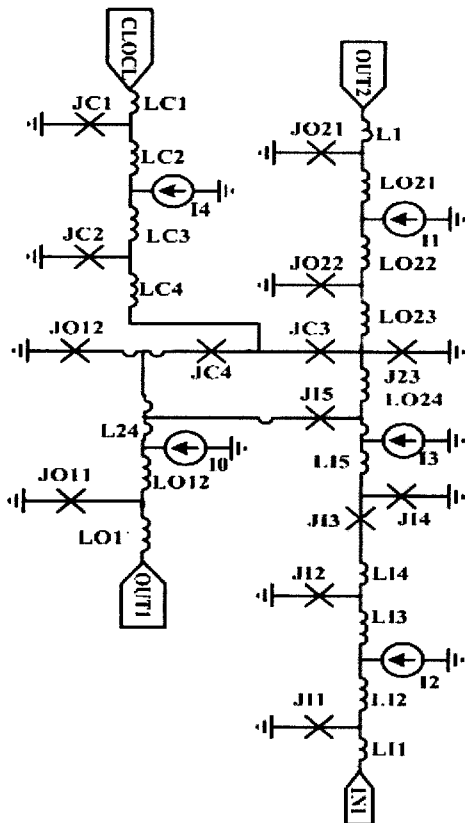


Fig. 1. Schematic diagram of SFQ DFFC circuit. $I_0=3.6$, $I_1=2.5$, $I_2=4.2$, $I_3=5$, $I_4=2.9$, $I_5=1.57$, $JC_4=JO_{11}=1.9$, $JC_3=JI_4=JO_{12}=2.24$, $JC_2=JI_1=JI_2=2.68$, $J_23=JC_1=JO_{21}=JO_{22}=3.14$, $JI_3=4.48$. unit : $1=0.125$ mA

이 저장된 단자속 양자는 CLOCK에서 입력된 펄스가 접합 JO12 대신에 J23이 스위칭되도록 도와주는 역할을 하게 된다. 이때 J14-LI5-LO24-J23의 루프에 저장된 단자속 양자도 사라지게 된다.

Fig. 2는 단자속 양자 Inverter(NOT) 회로의 schematic diagram을 보여 주고 있다. 단자속 양자 Inverter는 NOT의 기능을 수행한다. CLOCK에 펄스가 입력되면 OUT으로 펄스가 출력되게 되지만, 만약 IN1에서 펄스가 입력된 상태에서 CLOCK 펄스가 입력 되면, OUT에는 펄스를 출력하지 않게 된다. Fig. 3은 Inverter회로의 시뮬레이션 결과를 보여주고 있다. 이 시뮬레이션 결과를 보면 한 CLOCK 주기 안에 IN1으로부터 두개의 펄스가 입력되더라도, 회로는 정상적으로 작동함을 알 수 있다. 이러한 시뮬

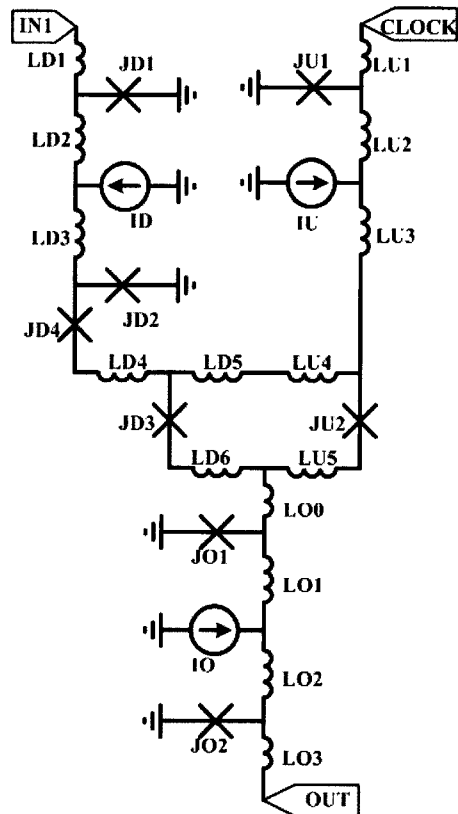


Fig. 2. Schematic diagram of SFQ Inverter. $I_C=1.889$, $I_D=2.249$, $I_O=2.089$, $I_U=1.079$, $JD_3=1.57$, $JD_2=JD_4=2.24$, $JO_1=JO_2=JU_2=2.68$, $JD_1=JU_1=3.14$. unit : $1=0.125$ mA

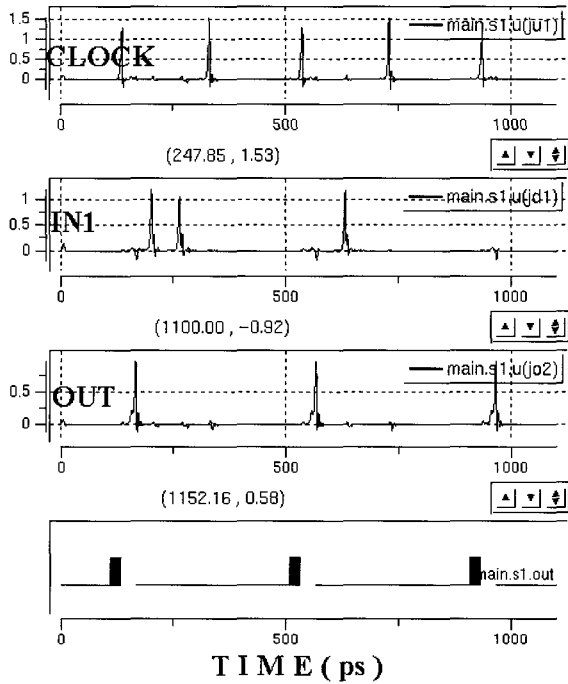


Fig. 3. Simulation results of SFQ Inverter.

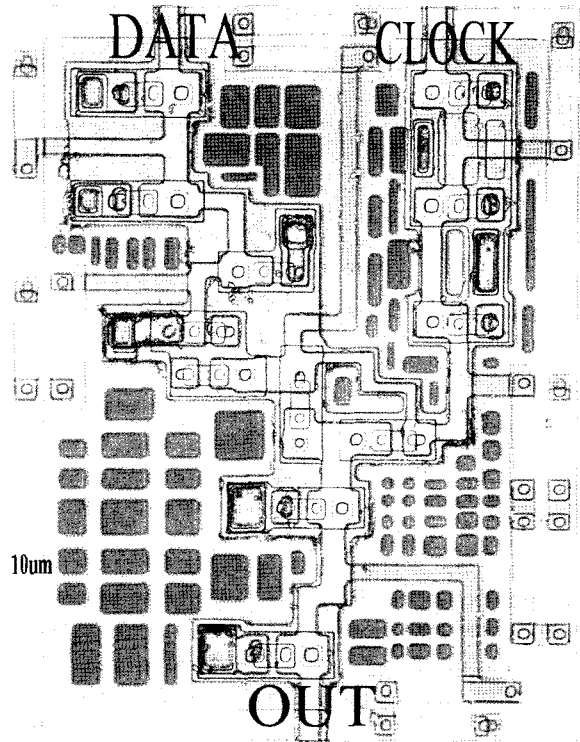


Fig. 5. Microscope image of SFQ Inverter

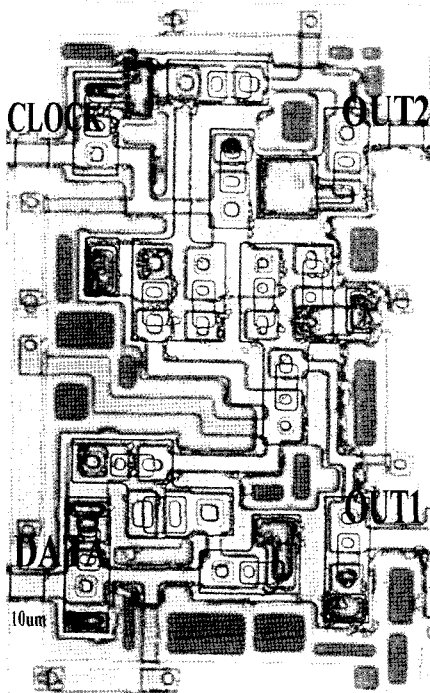


Fig. 4. Microscope image of SFQ DFFC

레이션을 수행한 후에는 마진 분석을 통하여 각 parameter의 마진 값이 최대가 되도록 회로를 최적화 시켰다. DFFC와 Inverter의 최소 설계 마진은 $\pm 25\%$ 이상을 얻을 수 있었다. Fig. 4와 Fig. 5는 10 layer process에 의해 제작된 DFFC와 Inverter의 현미경 사진을 나타내고 있다. 본 연구에서 설계된 칩의 제작은 미국 Hypres에 의뢰하여 제작하였으며, 제작 공정에는 5층의 Nb 층, 4층의 SiO_2 층, 1개의 Mo 층 그리고 1개의 Al_2O_3 층이 증착되어 있다. 회로의 Layout을 최적화하기 위하여 Layout 상태에서 인덕턴스를 추출해 주는 Lmeter를 사용하였다. XIC으로 그려진 layout과 schematic circuit diagram이 서로 일치하여야 정확한 인덕턴스가 추출된다. 서로 일치하지 않을 경우 정확도가 낮게 나오거나 에러가 발생하게 된다.

제작된 칩을 측정하기 위하여 40pin high speed cryoprobe, 임의파형발생기, 오실로스코프 그리고 전류공급장치를 사용하였으며, 사용된 오실로스코프는 300 kHz 주파수 대역과 1 mV/div의 수직감도를 가지는 것이다. 단자속

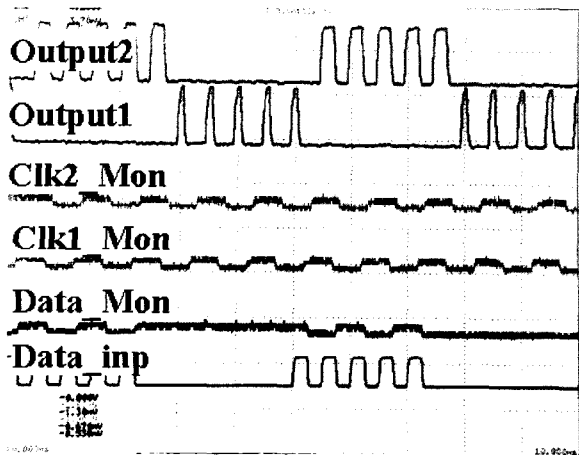


Fig. 6. Measurement result of SFQ DFFC

양자 소자를 측정하기 위해서는 20 MHz 대역 이하의 아날로그 오실로스코프(CRT)나 1MHz 이하의 디지털 오실로스코프를 사용해야 한다. 이는 단자속 양자회로에서 출력되는 신호가 0.1 mV에서 0.2 mV로 아주 작아서 높은 주파수 대역의 오실로스코프로 측정하려고 하면 측정하고자 하는 신호가 노이즈보다 작아서 측정을 할 수 없게 된다. 단자속 양자회로를 측정하기 위해서는 cooling을 해야 하는데 이 때 소자에 자기장이 트랩 되지 않도록 천천히 cooling을 해줘야 한다. 만약 자기장이 트랩 되면 출력된 신호가 아주 작거나 정상작동을 하지 않게 된다. 이때는 다시 초전도 임계온도 이상으로 올려주어 트랩된 자기장이 제거되면 다시 온도를 내려 측정을 해야 한다. Fig. 6은 단자속 양자 DFFC회로의 측정 결과를 보여 주고 있다. DATA에 펄스가 입력되지 않으면 OUT2에서 파형이 발생됨을 알 수 있다.

III. 결론

본 연구에서는 초전도 마이크로프로세서의 ALU(산술논리연산장치)의 구성을 위해 필수적으로 사용되는 DFFC 회로와 Inverter 회로에 대한 시뮬레이션, 마진분석, 회로 parameter 값의 최적화, Layout, 그리고 chip drawing을 수행하였다. 설계에 사용된 소프트웨어는 XIC, Julia 그리고 Lmeter이었다. 설계된 DFFC회로와

Inverter 회로의 최소 마진이 $\pm 25\%$ 이상을 갖도록 회로의 최적화를 시켰으며, large scale의 회로를 설계할 때 사용하기 용이하도록 전체 면적이 작게 layout을 하였다. Layout에 사용된 집합의 전류밀도는 1 kA/cm^2 을 기준으로 했으며, 저항은 $1 \Omega/\square$ 를 기준으로 설계를 하였다. 제작된 칩은 액체헬륨 온도(4.2 K)에서 1 kHz로 측정을 하였으며, DFFC의 측정결과 설계된 DFFC가 잘 작동함을 알 수 있었고, 측정 바이어스 마진은 20%이상의 값을 얻을 수 있었다.

Acknowledgments

본 연구는 21세기 프론티어 연구개발사업인 차세대초전도응용기술개발 사업단의 연구비 지원과 한국과학재단 지정 인천대학교 멀티미디어 연구센터의 지원에 의해 수행 되었습니다.

References

- [1] K. K. Likarev and V. K. Semenov, "RSFQ Logic/Memory Family: A new Josephson-Junction Technology for Sub-Terahertz Clock-Frequency Digital Systems", *IEEE Trans. Appl. Supercond.*, 1, 3-28 (1991).
- [2] M. Schultz, "The end of the road for silicon?", *Natur.* 399, 729-730 (1999).
- [3] N. Yishikawa, F. Matsuzaki, N. Nakajima, K. Yoda, "Design and component test of a 1-bit RSFQ microprocessor", *Physica C*, 378-381, 1454-1460 (2002).
- [4] N.b. Dubash, P.F. Yuh and V.V. Borzenets, "SFQ Data Communication Switch," *IEEE Trans. Appl. Supercond.*, 7, 2681-2684 (1997).
- [5] A.M. Kadin and O.A. Mukhanov, "Analog-to-Digital Converters", in *Handbook of Superconducting Materials*, ed. D. Cardwell, 1815-1824 (2002).
- [6] R.D. Sandell, B.J. Dalrymple and A.D. Smith, "AN SFQ Digital to Analog Converter," *IEEE Trans. Appl. Supercond.*, 7, p. 2468-2470 (1997).
- [7] C.J. Burroughs, S.P. Benz, T.E. Harvey and C.A. Hamilton, "1 Volt DC Programmable Josephson Voltage standard", *IEEE Trans. Appl. Supercond.*, 9, 4145-4149 (1999).