

요 약

본 고에서는 마이크로파 대역에서 우수한 전력 특성을 보이는 GaAs HBT를 이용한 광대역 고출력 전력증폭기 설계에 대하여 살펴본다. GaAs HBT의 전력 소자로서의 장점과 설계시 고려해야 할 단위 전력 소자의 설계, 열적 안정성 문제, 바이어스 회로 설계, 그리고 광대역 설계 기법에 대하여 간단히 소개한다. 그리고, 본 연구에서 2~6 GHz 광대역 고출력 전력증폭기를 캐스코드(cascode) HBT를 이용하여 설계하였다. 측정 결과, 2 W의 평균 출력 전력, 10 dB의 이득, 24~43 %의 전력 부가 효율을 얻을 수 있었으며, 칩 크기는 $1.6 \times 2.4 \text{ mm}^2$ 로서 매우 작았다. 이 결과를 기존에 개발된 GaAs HBT 광대역 고출력 전력증폭기와 비교 분석하였으며, 칩 면적당 대역폭과 출력 전력, 효율이 아주 우수함을 알 수 있다.

I. 서 론

마이크로파 대역 광대역 고출력 전력증폭기에 대한 연구가 활발히 진행되고 있다. 특히, 2~6 GHz 대역과 6~18 GHz 대역에서 1 W 이상의 출력을 갖는 전력증폭기가 많이 개발되고 있다^{[1]~[5]}. 이러한 광대역 고출력 전력증폭기에 사용되는 GaAs 기반의 전력 소자는 크게 MESFET/HEMT와 HBT로 나눌 수 있다. MESFET/HEMT는 고주파에서 이득이 높고, 잡음 특성이 우수하다. 출력 전력 특성 또한 우수하여, 게이트 폭당 출력 전력은 18 GHz에서 0.53 W/mm 정

도 얻을 수 있다^[6]. 오랜 연구를 통하여 공정이 안정화되어 있어 마이크로파 전력 소자로서 각광받고 있다. 반면, GaAs HBT는 MESFET/HEMT에 비하여 마이크로파 이득 및 잡음 특성은 나쁘지만, Knee 전압이 낮고 breakdown 전압과 전류 밀도가 높아 우수한 전력 특성을 보인다. 25 GHz에서 이미터(emitter) 면적당 $4 \text{ mW}/\mu\text{m}^2$ 높은 출력 전력 밀도가 보고되었다^[7]. 따라서, 전력 효율이 높고 칩 크기를 줄일 수 있는 장점이 있다. 또한, 문턱 전압의 균일성이 우수하여 수율이 높아 칩 가격을 낮출 수 있다. 따라서, GaAs HBT는 Ka-band 이하의 마이크로파 대역 전력 증폭기에 훌륭한 전력 소자로 사용될 수 있다^[8].

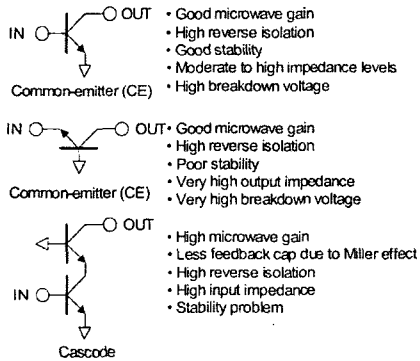
본 논문에서는 GaAs HBT를 이용한 광대역 전력 증폭기 설계에 대하여 살펴본다. 설계시 고려해야 할 점-출력 전력, 이득 및 회로의 안정도를 고려한 단위 전력 소자의 최적 설계 및 레이아웃, 그리고, 고전력 GaAs HBT의 최대 문제인 열적 안정성 문제, 그리고, 온도 특성, RF 전력 및 선형성을 개선시키는 바이어스 회로 설계 기법-에 대하여 살펴본다. 그리고, 광대역 전력 증폭기 설계를 위한 일반적인 방법에 대하여 알아보고, 본 연구에서 개발된 2~6 GHz 2 W 전력 증폭기의 설계 및 측정 결과에 대하여 살펴본다. 마지막으로, 현재까지 개발된 GaAs HBT 광대역 고출력 MMIC 전력 증폭기의 회로 방식과 특성에 대해 비교·분석한다.

II. GaAs HBT 광대역 고출력 전력증폭기 설계

2-1 단위 셀 설계 및 레이아웃

HBT를 이용한 전력 증폭기 구현에 주로 사용되는 증폭 방식에는 공통 이미터(Common-emitter, CE) 방식, 공통 베이스(Common-base, CB) 방식, 그리고 캐스코드(cascode) 방식 등이 있다. 공통 이미터 방식은 전류 증폭기로서, 발진 가능성이 적으면서 충분한 이득과 출력 전력을 낼 수 있다. 공통 베이스 방식은 전압 증폭기로서, breakdown이 높아 전력 특성이 우수하지만 안정성이 나쁘다. 따라서, 이 두 방식의 장점을 혼합한 캐스코드 방식이 전력증폭기에 많이 사용되고 있다. 캐스코드에서 CE 트랜지스터는 컬렉터(collector) 바이어스가 낮기 때문에 고주파 특성이 우수하고, CB 트랜지스터는 컬렉터 바이어스가 높아 큰 스윙이 가능하여 큰 전력을 만들어 낸다. 밀러 효과(Miller effect)의 감소로 인하여 역방향 격리도가 크며 고주파 특성이 우수한 장점이 있다. [그림 1]에 각 방식의 장단점이 정리되어 있다^[9].

기본적인 증폭 방식의 선택뿐만 아니라, 단위 증폭 소자의 레이아웃도 출력 전력과 효율에 커다란 영향을 미친다^[7]. 이는 레이아웃에 따라 소자의 RF 특성 및 열 특성이 바뀌기 때문이다. 이미터 핑거(emitter finger)의 길이, 비아홀(via hole)의 위치와 갯수, 단위 소자간의 간격 등은 소자의 RF 특성 및 열 특성을 좌우하기 때문에 반복적인 실험에 의해 최적



[그림 1] 단위 증폭 소자 설계^[9]

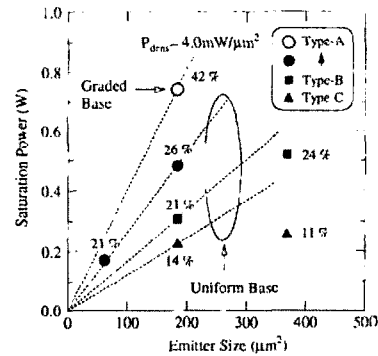
화되어야 한다. 예를 들면, 20 μm 이상의 긴 이미터를 사용하는 경우 X-band에서는 높은 전력 밀도를 보이거나, 보다 높은 주파수에서는 손실이 있는 전송선으로 보이기 때문에 적당하지 않다. 논문 [7]에, 25~26 GHz 공통 베이스 전력 증폭기의 출력 전력 및 효율이 단위 셀 구조에 따라 어떻게 변하는지 실험 결과가 제시되어 있다. <표 1>에 사용한 단위 셀 구조에 대한 설명이 있고 [그림 2]에 출력 전력과 효율에 대한 실험 결과가 있다. 같은 이미터 면적이라도 단위 셀 구조에 따라 출력 전력이 2배 이상 차이가 남을 알 수 있어 단위 셀 설계 및 레이아웃의 중요성을 말해주고 있다.

2-2 열적 안정성

GaAs HBT의 문제점 중 하나는 많은 DC 전류가 흐르거나 입력 전력이 클 때, 즉 소자의 온도가 높을 때 발생하는 열적 불안정성이다. 이러한 열적 불안

<표 1> 공통 베이스 단위 셀 구조^[7]

Type	단위 셀 구조
A	$1.6 \times 9.6 \mu\text{m}^2$ single emitter
B	$1.6 \times 9.6 \mu\text{m}^2$ double emitter
C	$1.6 \times 19.6 \mu\text{m}^2$ single emitter

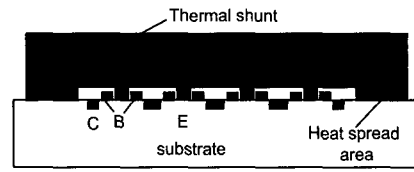


[그림 2] 단위 셀 구조에 따른 출력 전력 및 효율 결과^[7]

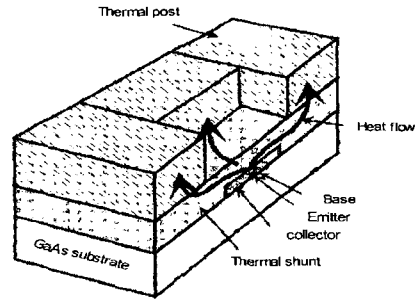
정성은 이미터-베이스 턴온 전압(emitter-base turn-on voltage, $V_{be,on}$)의 온도 계수가 음수이기 때문에 발생한다. 즉, 많은 전류가 흐르면 소자의 온도는 올라가는데, 이는 $V_{be,on}$ 전압을 떨어뜨려 오히려 더 많은 전류가 흐르도록 정피드백(positive feedback)된다. 특히, multi-finger HBT의 경우, 특정한 핑거의 온도가 주위보다 상승하게 되면, 그 핑거는 전류를 더 많이 흘리게 되고 결국에는 전류 붕괴(current collapse)가 발생하게 된다^[10]. 전류 붕괴는 소신호적으로는 전류 이득을 감소시키고, 대신호적으로는 바이어스 및 스윙을 제한시켜 출력 전력 및 효율을 감소시킬 뿐만 아니라, 심각한 경우 소자가 타버리게 된다.

이러한 HBT의 열적 불안정성을 해결하는 방법은 크게 세 가지 정도이다. 첫 번째 방법은 각각의 핑거에 저항을 달아 부피드백(negative feedback)을 형성하는 것이다^{[11][12]}(Ballasting resistor technique). 이렇게 하면 특정 핑거의 온도가 주위보다 높아지면 $V_{be,on}$ 이 낮아져 전류가 많이 흐르게 되지만 이 저항에 걸리는 전압 역시 증가하여 베이스-이미터에 걸리는 전압을 감소시켜 전류가 증가하는 것을 방지하게 된다. 이미터에 저항을 다는 경우(Emitter-ballasting resistors), 이미터 저항과 Knee 전압을 증가시키기 때문에 마이크로파 대역에서 이득 및 출력 전력을 손해보게 되고, 결국에는 효율도 감소시킨다. 따라서, 보통 베이스에 많이 연결한다(Base-ballasting resistors)^[12].

두 번째의 방법은 충분히 두꺼운 금속으로 핑거를 연결하여 각 핑거가 같은 온도로 유지되도록 하여, 국부적인 온도 상승을 억제하고 열저항을 줄이는 것이다(thermal shunt technique)^{[13][14]}. [그림 3](a)는 22 μm 두께의 금속으로 각 이미터 핑거를 연결하여 thermal shunt를 구현한 것이다^[13]. 또한, 일반적인 소자 면적보다 훨씬 넓은 면적의 heat spread area를 통해 열이 GaAs 기판으로 방출되도록 하여 열저항을 줄이는 효과도 나타내고 있다. 이러한 방법을 사용



(a) Thermal shunt^[13]

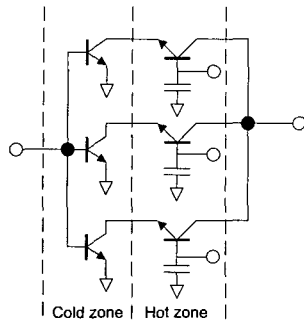


(b) thermal shunt + thermal post^[14]

[그림 3] Thermal shunt를 이용한 방법

하여 10 GHz에서 60%의 높은 효율과 이미터 면적당 10 $\text{mW}/\mu\text{m}^2$ 의 높은 전력 밀도를 얻을 수 있다. [그림 3](b)는 GaAs 기판의 열전달 계수가 작기 때문에, thermal shunt에 thermal post를 두어 효과적으로 열을 방출시켜 열저항을 떨어뜨리는 flip-chip HBT를 나타낸 것이다. 이 방법을 사용하여 열저항을 37% 감소시킬 수 있음이 보고되었다^[14].

마지막 방법은 캐스코드 HBT를 이용하는 것인데 이때 각 이미터 핑거가 묶여져 있지 않고 분리되어 있어야 한다^{[4][15]}. [그림 4]처럼 캐스코드 방식에서, CB 트랜지스터는 큰 전압 스윙으로 전력이 발생하여 온도가 높은 영역이고, CE 트랜지스터는 컬렉터 전압이 낮은 상태로 유지되기 때문에 온도가 낮은 영역이다. 따라서, 전류 붕괴가 발생하는 뜨거운 영역과 바이어스를 결정하는 차가운 영역으로 나뉘어져 있다. 따라서, 전류 붕괴가 발생하는 전력 밀도가 일반적인 캐스코드 HBT보다 증가하게 된다. 만일, CE 트랜지스터의 이미터가 모두 연결되어 있다



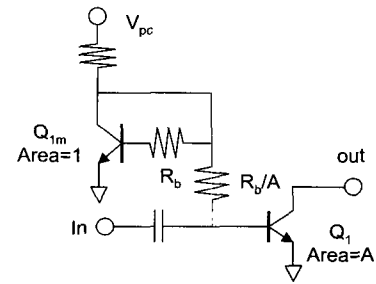
[그림 4] 개별적으로 연결된 캐스코드 HBT^[15]

면, CB에서 국부적으로 뜨거워진 핑거가 전류를 더 흘릴 수가 있기 때문에 CB에서 전류 붕괴가 발생할 수 있다. 이러한 방법을 통하여 일반적인 소자보다 3배 이상의 전력을 감당할 수 있음이 밝혀졌다^[15].

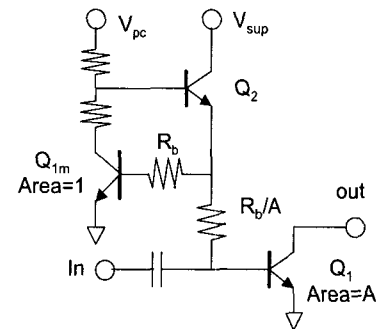
2-3 바이어스 회로 설계

GaAs HBT 전력 증폭기 설계에 있어 열문제와 함께 중요하게 다루어져 할 부분이 바이어스 회로 설계이다. 공정과 온도 변화에 따라 회로가 안정적으로 동작하도록 바이어스 회로가 설계되어야 한다^[16]. 바이어스 회로는 전력 증폭기의 선형성에도 많은 영향을 준다^[17]. [그림 5]의 (a)는 전류거울을 이용한 바이어스 회로를 나타낸 것이다. 저항 배분에 의한 바이어스 회로보다 온도에 좀더 안정적인 회로로서, Q_{1m} 에 의한 하나의 V_{bc} 전압을 필요로 하므로 제어 전압 V_{pc} 가 낮은 장점이 있다. 큰 전력 소자(Q_1)를 사용할 경우 전류 공급 능력을 키우기 위하여 [그림 5]의 (b)처럼 Q_2 를 추가하기도 한다. 이 회로는 온도 증가에 따라 바이어스 전압도 조금씩 증가하여 온도 증가에 따라 GaAs HBT의 이득이 감소하는 것을 보상하기 때문에, 온도 변화에 따라 일정한 이득을 얻을 수 있는 장점이 있다. 하지만, (a)와 달리 $2V_{bc}$ 가 필요하므로 높은 V_{pc} 를 필요로 한다.

2-4 광대역 전력 증폭기 설계



(a) 전류 거울을 이용한 바이어스 회로



(b) 전류 공급 능력이 우수한 바이어스 회로

[그림 5] 바이어스 회로 설계^[16]

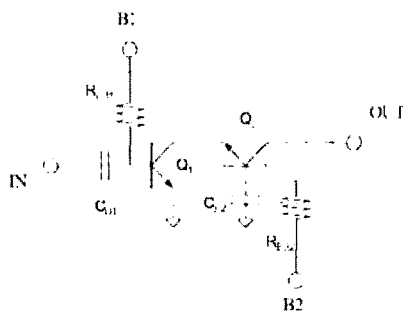
광대역 증폭기의 설계 방법은 크게 리액티브 정합(reactive matching), 손실 정합(lossy matching), 피드백(feedback), 분포 정수 증폭기(distributed amplifier, DA) 등이 있다. 리액티브 정합은 다른 방법에 비하여 광대역 특성을 얻기 어렵지만, 손실이 적기 때문에 고출력 고효율 증폭기 설계에 많이 이용되고 있다. 손실 정합과 피드백 사용은 광대역 특성을 얻을 수 있고 임피던스 정합이 쉬운 장점이 있으나, 손실에 의하여 이득과 출력 전력이 감소하는 단점이 있다. DA는 광대역 특성을 얻을 수 있으나, 최대 출력을 얻는 부하 임피던스 정합이 어려워 출력 전력이 작고 효율 또한 나쁘다. 특히 고출력 증폭기 응용에 있어서는 칩 크기가 아주 커지므로 문제가 되기도 한다.

III. 2~6 GHz 고전력 전력 증폭기

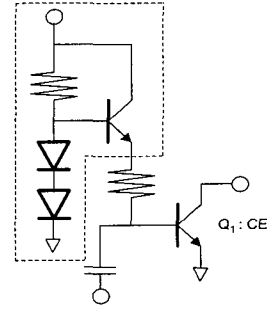
본 연구에서는 위에서 제시한 설계 방법을 바탕으로, 2 μm GaAs HBT를 이용하여 2~6 GHz에서 동작하는 광대역 고전력 전력 증폭기를 설계하였다. [그림 6]은 단위 전력 소자를 나타낸다. 광대역 고출력 동작을 위하여 캐스코드 형태로 되어 있으며 Q_1/Q_2 의 이미터 면적은 각각 80 μm^2 이다. R_{BB1}/R_{BB2} 는 바이어스 및 ballasting 저항을 나타낸다. C_{B1}/C_{B2} 는 DC blocking capacitors이다. 이러한 캐스코드 방식은 앞서 언급하였듯이 열적으로 우수한 특성을 보일 수 있다. 각 이미터간의 간격 및 비아홀의 위치, 전송선 길이 등을 고려하여 단위 소자를 설계하였다. 캐스코드 회로의 불안정성을 해결하기 위하여 이미터-베이스 간에 큰 저항과 캐패시턴스로 피드백을 구성하였다.

소자 모델은 VBIC으로 구현되었으며, load-pull 시뮬레이션을 통해서, 최대 전력 및 최대 효율을 고려하여 부하 반사계수를 결정하였다. 전체적으로 한 단으로 설계되었으며 총 이미터 면적은 1280 μm^2 이다. 정합 회로는 전송선과 MIM capacitor 등으로 구성되었다. 한 단으로 구성되는 만큼 이득과 출력 전력의 손실을 최대한 줄이기 위하여 광대역 리액티브 정합이 시도되었다.

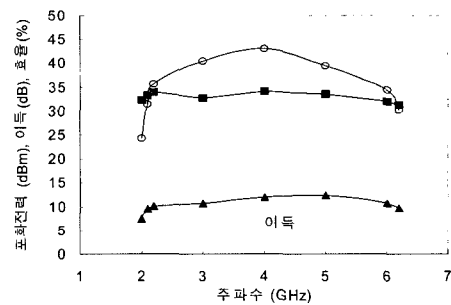
[그림 7]은 CE의 베이스(B1)의 바이어스 회로를



[그림 6] 단위 전력 증폭 소자 : 캐스코드 HBT



[그림 7] 베이스 바이어스 회로



[그림 8] 측정된 포화 전력, 이득, 및 전력 부가 효율

나타내고 있는데, 두 개의 다이오드 직렬 연결되어 있는 구조로서 전류 공급 능력이 우수하고, 열적으로 안정된 바이어스가 가능하다. CB의 베이스(B2) 바이어스는 [그림 7]과 동일한 방식인데 다이오드 2개 대신 4개가 직렬 연결되어 있다.

제작된 회로의 칩 면적은 바이어스 회로를 포함 1.6 \times 2.4 mm²로 아주 작았다. [그림 8]은 2~6 GHz에서 on-wafer상에서 측정된 결과를 나타내는데, 출력 전력은 2~6 GHz에서 2 \pm 0.4 W, 이득은 10 dB, 효율은 24~43 %를 얻었다.

<표 2>는 현재까지 보고된 마이크로파 GaAs HBT 광대역 고출력 전력 증폭기를 조사하여 비교한 것이다. 단위 증폭 방식은 공통 이미터 방식과 캐스코드 방식이 주로 사용되었는데, DA를 제외한 경우, 캐스코드를 사용한 것은 모두 한 단으로 설계되었다. 이

<표 2> 마이크로파 대역 GaAs HBT 광대역 고전력 증폭기 개발 현황

주파수 (GHz)	출력 (W)	회로 기술	이득 (db)	칩 크기 (mm ²)	효율	참고문헌
8~15	1.4	· 2-stage · CE	16	4.6×1.4	최대 48 %	[1] 1993 Westinghouse
6~18	1.8±0.6	· 2-stage · CE	10	2.0×4.7	18.4~36.7 %	[2] 1993 Westinghouse
7~11	5	· single-stage · Cascode	11~14	3.0×3.4	38~56 %	[3] 1995 Martin Marietta
8~14	3	· single-stage · Cascode	15	2.4×4.6	~40 %	[4] 1998 Northrop-Grumman
2~ 8	1.7±0.3	· Cascode · DA	9	NA	18~32 %	[5] 2000 IRCOMM
2~ 6	2±0.4 W	· single-stage · Cascode	~10	1.6×2.4	24~43 %	This Work

는 캐스코드 방식이 공통 이미터 방식보다 중간단 임피던스 정합이 어렵기 때문이다. 광대역 설계를 위하여 손실 정합이 사용되거나 또는 손실을 줄이기 위하여 리액티브 정합이 사용되기도 하였다. DA를 이용한 것도 높은 출력을 나타내고 있으나, 효율에서는 다른 것 보다 나쁘며 칩 면적은 제시되어 있지 않으나 다른 회로에 비하여 클 것으로 예상된다. 본 연구에서 개발된 회로는 높은 출력 전력과 효율을 유지하면서 칩 면적은 아주 작음을 알 수 있다. 작은 칩 크기에서 고출력을 얻을 수 있다는 것은 GaAs HBT가 전력 소자로서 훌륭한 소자임을 입증하는 것이라 볼 수 있다.

IV. 결 론

GaAs HBT는 마이크로파 대역에서 전력 밀도, 전력 효율이 높고 칩 크기가 작으며 저가의 공정이 가능하기 때문에, 광대역 고출력 전력증폭기 구현에 많이 이용되고 있다. 본 논문에서는 GaAs HBT 전력 증폭기 구현에 있어 고려해야 할 사항들-단위 셀 설

계 및 레이아웃, 열적 안정성, 바이어스 회로 설계, 광대역 설계-등을 살펴보았다. 그리고, 2~6 GHz 2 W 전력 증폭기를 GaAs HBT를 이용하여 설계, 측정하였고 이 결과를 기존에 개발된 것들과 비교하였다. 본 연구에서 개발된 전력 증폭기는 충분한 출력 전력과 효율을 가지면서, 칩 크기는 현저히 작은 장점이 있다.

본 논문에서 살펴본 바와 같이 GaAs HBT는 마이크로파 대역에서 전력 밀도가 높고 선형성이 우수하며 효율이 높은 훌륭한 전력 소자이다. 열적으로 안정된 설계 및 레이아웃 방법, 주위 온도와 입출력 전력에 따라 증폭기의 안정적 동작을 보장하는 개선된 바이어스 회로 설계, 바이어스 회로와 광대역 정합을 통합하는 설계, 칩 단가를 줄이기 위한 최적의 레이아웃 등, GaAs HBT의 고전력 특성을 최대한 이용할 수 있는 회로 설계 기법에 대한 연구가 지속적으로 이루어져야 할 것으로 여겨진다.

참 고 문 헌

[1] Fazal Ali, Mike Salib, Aditya Gupta and Dale

- Dawson, "A 8~15 GHz, 1W HBT Power MMIC with 16 dB Gain and 48 % Peak Power Added Efficiency", in *IEEE GaAs IC Symp. Dig.*, pp. 363-366, 1993.
- [2] Mike Salib, Aditya Gupta, Fazal Ali and Dale Dawson, "A 1.8-W, 6~18-GHz HBT MMIC Power Amplifier with 10-dB Gain and 37 % Peak Power-Added Efficiency", *IEEE Microwave Guided Wave Lett.*, vol. 3, pp. 325-326, 1993.
- [3] J. J. Komiak, L. W. Yang, "5 Watt High Efficiency Wideband 7 to 11 GHz HBT MMIC Power Amplifier", in *IEEE Microwave and Millimeter-wave Monolithic Circuits Symp. Dig.*, pp. 17-20, 1995.
- [4] Mike Salib, Aditya Gupta, Andris Ezis, Michael Lee and Michael Murphy, "A Robust 3 W High Efficiency 8~14 GHz GaAs/AlGaAs Heterojunction Bipolar Transistor Power Amplifier", in *IEEE Int. Microwave Symp. Dig.*, pp. 581-584, 1998.
- [5] J. Ph. Fraysse, J. P. Viaud M. Campovecchio, Ph. Auxemery and R. Quere, "A 2W, High Efficiency, 2-8 GHz, Cascode HBT MMIC Power Distributed Amplifier", in *IEEE Int. Microwave Symp. Dig.*, pp. 529-532, 2000.
- [6] C. Gaquiere, B. Bonte, D. Theron, Y. Crosnier, P. Arsene-Henri and T. Pacou, "Breakdown Analysis of an Asymmetrical Double Recessed Power MESFET's", *IEEE Electron Devices*, vol. 42, pp. 209-214.
- [7] S. Tanaka, S. Murakami, Y. Amamiya, H. Shimawaki, N. Furuhashi, N. Goto, K. Honjo, Y. Ishida, Y. Saito, K. Yamamoto, M. Yajima, R. Temino and Y. Hisada, "High-Power, High-Efficiency Cell Design for 26 GHz HBT Power Amplifier", in *IEEE Int. Microwave Symp. Dig.*, pp. 843-846, 1996.
- [8] Dimitris Pavlidis, "HBT vs. PHEMT vs. MESFET : What's best and why", GaAs Mantech, 1999.
- [9] Fazal Ali, "GaAs Power HBT : COOL Device with HOT Performance", *Sarnoff Symposium, IEEE Princeton Section*, pp. 29-44, 1995.
- [10] Mike Salib, Burhan Bayraktaroglu, "Robust Cascode HBTs for Efficient High Power Microwave Applications", in *IEEE Int. Microwave Symp. Dig.*, pp. 897-900, 1997.
- [11] Guang-bo Gao, M. Selim Unlu, Hadis Morkoc and David L. Blackburn, "Emitter Ballasting Resistor Design for, and Current Handling Capability of AlGaAs/GaAs Power Heterojunction Bipolar Transistors", *IEEE Electron Devices*, vol. 38, pp. 185-196, 1991.
- [12] William Liu, Ali Khatibzadeh, Jim Sweder and Hin-Fai Chau, "The Use of Base Ballasting to Prevent the Collapse of Current Gain in AlGaAs/GaAs Heterojunction Bipolar Transistors", *IEEE Electron Devices*, vol. 43 pp. 245-251, 1996.
- [13] Burhan Bayraktaroglu, J. Barrette, L. Kehias, Chern I. Huang, R. Fitch, R. Neidhard and R. Scherer, "Very High-Power-Density CW Operation of GaAs/AlGaAs Microwave Heterojunction Bipolar Transistor", *IEEE Electron Device Lett.*, vol. 14, pp. 493-495, 1993.
- [14] Burhan Bayraktaroglu, Fazal Ali, John Mason and Paul Smith, "Flip-chip X-band Operation of Thermally-Shunted Microwave HBT's with Sub-micron Emitters", in *IEEE Int. Microwave Symp. Dig.*, pp. 685-688, 1996.
- [15] Burhan Bayraktaroglu, Mike Salib, "Unconditionally Thermally Stable Cascode GaAs HBT's for Microwave Applications", *IEEE Microwave Guided Wave Lett.*, vol. 7, pp. 187-189, 1997.
- [16] Esko Jarvinen, Sami Kalajo and Mikko Matilainen,

"Bias Circuits for GaAs HBT Power Amplifiers",
in *IEEE Int. Microwave Symp. Dig.*, pp. 507-510,
2001.

[17] Youn Sub Noh, Chul Soon Park, "PCS/W-CDMA

Dual-Band MMIC Power Amplifier with a Newly
Proposed Linearizing Bias Circuit", *IEEE J. Solid-State Circuits*, vol. 37, pp. 1096-1099, 2002.

≡ 필자소개 ≡

정 진 호



1993년~1997년: 서울대학교 전기공학부
(공학사)

1997년~1999년: 서울대학교 전기공학부
(공학석사)

1999년~현재: 서울대학교 전기컴퓨터
공학부 박사과정

[주 관심분야] 능동소자 모델링, 준광학

적 전력 결합기, MMIC/OEIC 설계

권 영 우



1984년~1988년: 서울대학교 전자공학과
(공학사)

1988년~1990년: 미국 University of Michigan, M.S.E.E.

1990년~1994년: 미국 University of Michigan, Ph.D.

1994년~1996년: Rockwell International

Science Center, MTS

1996년~현재: 서울대학교 전기공학부 전임강사, 조교수

1999년~현재: 3차원 밀리미터파 창의 연구단 단장

[주 관심분야] MMIC 설계, 밀리미터파 회로 및 시스템, 능동
소자 모델링, RF MEMS, Microwave cancer detecting