

IMT-2000용 초소형 적층형 대역 통과 칩 필터 설계 및 제작

임 혁*** · 하종윤* · 심성훈* · 강종윤* · 최지원* · 최세영** · 오영제* · 김현재* · 윤석진†*

*한국과학기술연구원 박막재료연구센터

**연세대학교 세라믹공학과

(2003년 9월 20일 접수; 2003년 10월 6일 승인)

Miniaturized Multilayer Band Pass Chip Filter for IMT-2000

Hyuk Lim,*** Jong-Yoon Ha,* Sung-Hun Sim,* Chong-Yun Kang,* Ji-Won Choi,* Se-Young Choi,**
Young-Jei Oh,* Hyun-Jai Kim,* and Seok-Jin Yoon†*

*Thin Film Materials Research Center, KIST, Seoul 130-650, Korea

**Department of Ceramic Engineering, Yonsei University, Seoul 120-749, Korea

(Received September 20, 2003; Accepted October 6, 2003)

초 록

$\text{BiNb}_{0.975}\text{Sb}_{0.025}\text{O}_4$ 저온 동시 소결 세라믹 후막 및 적층 세라믹(Multi-Layer Ceramic, MLC) 공정 기술을 이용한 소형 마이크로파 필터를 설계 및 제작하였다. MLC 칩 대역 통과 필터(BPF)는 소형화와 낮은 가격이라는 장점을 가지고 있다. 제안된 필터는 stripline 공진기와 결합 캐패시터로 구성되며, IMT-2000용 단말기의 수신단 통과 대역에 적합하며 통과 대역 아래쪽 저지 대역에 감쇠극이 형성되도록 설계하였다. 상용 마이크로파 회로 및 구조 설계 tool를 이용하여 제안된 MLC 칩 대역 통과 필터의 공진기 전자기적 결합량 변화 및 결합 캐패시턴스에 따른 필터의 주파수 특성, 특히 감쇠극의 위치 변화에 대해 살펴보았다. 제작된 MLC 칩 BPF의 주파수 특성은 시뮬레이션 결과와 매우 일치하였다.

ABSTRACT

A Multi-Layer Ceramic (MLC) chip type Band-Pass Filter (BPF) using $\text{BiNb}_{0.975}\text{Sb}_{0.025}\text{O}_4$ LTCC (Low Temperature Co-fired Ceramics) and MLC processing is presented. The MLC chip BPF has the benefits of low cost and small size. The BPF consists of coupled stripline resonators and coupling capacitors. The BPF is designed to have an attenuation pole at below the passband for a receiver band of IMT-2000 handset. The computer-aided design technology is applied for analysis of the BPF frequency characteristics. The attenuation pole depends on the coupling between resonators and the coupling capacitance. An equivalent circuit structure of MLC chip BPF are proposed. The frequency characteristics of the manufactured BPF is well acceptable for IMT-2000 application.

Key words : LTCC, BPF, IMT-2000, MLC

1. 서 론

이동 통신 시장의 지속적 성장이 계속되고 있는 현재, 고주파 아날로그 회로의 소형화 및 이동 통신 단말기의 소형화에 대한 요구가 더욱 증가하고 있다. 동축형 세라믹 필터의 소형화가 한계에 도달함에 따라 저온 동시 소결 세라믹스(Low Temperature Co-fired Ceramics, LTCC)¹⁾ 와 적층 세라믹스(Multi-Layer Ceramics, MLC) 공정 기술을 이용한 소형 마이크로파 필터에 대한 연구가 활발히 이루어지고 있다. 이러한 MLC 제품들은 이동 통신 시장을 중심으로 범용 또는 고부가가치 상품에서 다양한 수

요를 창출할 것으로 예상된다. MLC 부품은 대량 생산성, 높은 3-D 접적도, 높은 신뢰성, 소형화 등의 장점을 가지고 있으며, 특히, LTCC-MLC 기술을 이용하여 모든 수동 성분 소자를 하나의 제작 공정으로 구현 가능하고, 능동 부품의 실장을 통한 RF 모듈화가 가능함에 따라 이 기술은 이동 통신 RF 시스템의 초소형화를 위해 최근 크게 각광 받고 있다.²⁾ 초기의 적층형 칩 필터는 주로 LC 칩 필터가 주류를 이루었는데,³⁾ 이는 접중 인덕터 또는 캐패시터로 구성되는 반면, 인덕터의 낮은 무부하 Q로 인해 다소 높은 삽입손실을 나타낸다. 본 연구에서 제시하고자 하는 stripline 공진기 결합형 BPF는 기존의 comb-line 필터의 일종으로, 무부하 Q가 낮은 인덕터 성분의 사용을 배제하였기 때문에 적층형 LC 필터에 비해 우수한 삽입 손실 특성을 나타낸다.⁴⁾ 또한, 공진기간의 전자기적 결합과 공진기에 병렬로 연결된 결합 캐패시터에 의해 감쇠

†Corresponding author : Seok-Jin Yoon

E-mail : sjyoon@kist.re.kr

Tel : +82-2-958-6720 Fax : +82-2-958-5550

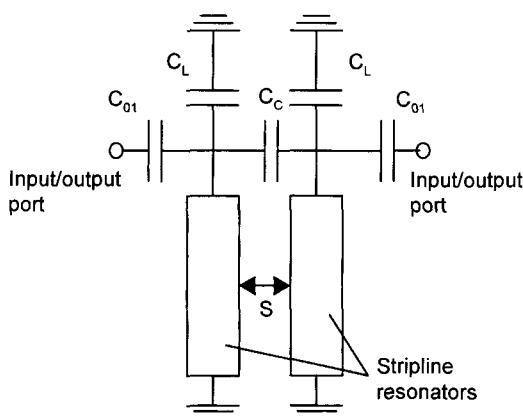


Fig. 1. Equivalent circuit of the MLC chip BPF.

극이 존재하는 타원형 필터의 특성을 나타내는데, 본 연구에서는 감쇠극의 위치를 최대한 통과 대역에 가까운 위치에 존재하도록 하여, 감쇠 특성을 향상시키고자 한다. 이를 위해, 본 연구에서는 설계된 stripline 공진기 결합형 MLC 칩 BPF의 결합 캐패시턴스의 크기, 공진기간의 전자기적 결합 등의 변화에 따른 필터의 감쇠극과 통과 대역의 주파수 특성을 알아보고자 한다. 또한, 이와 같은 결과를 바탕으로 최적의 필터 구조를 설계 및 제작하여 그 특성을 해석하고자 한다.

2. 실험방법

2.1. 등가회로 설계

Fig. 1은 본 연구에서 설계된 2-pole 대역통과 필터의 등가회로를 나타낸다. 일반적인 comb-line 필터를 수정 보완한 형태로 전자기적으로 별렬 결합된 두 개의 stripline 전송선의 한쪽 끝은 접지와 단락되어 있으며, 다른 한쪽은 부하 캐패시터 (load capacitor) C_L 과 직접 연결되어 개방면을 갖는 $\lambda/4$ 공진기 형태로 구성되어 있다. 또한, 공진기 사이에는 결합용 캐패시터(coupling capacitor) C_c 가 연결되어 있으며, 공진기와 입출력단 사이에는 입출력 결합 캐패시터 C_{01} 이 연결되어 있다. 각 결합 캐패시터의 용량은 결합 stripline 공진기의 우모드 및 기모드 특성 임피던스 해석으로부터 공진기를 등가화하여 계산하였다.⁵⁾ 입출력 결합 캐패시터의 용량은 식 (1)에 의해 체비세프 통과 대역 특성을 갖도록 설계하였고, 전체 필터의 주파수 특성은 2.11~2.17 GHz의 통과 대역을 갖는 IMT-2000 수신단 필터의 응용에 적합하도록 설계하였다.

$$C_{01} = \frac{J_{01}}{\omega_0 \sqrt{1 - \left(\frac{J_{01}}{G_0}\right)^2}} \quad (1)$$

여기서, J_{01} 는 저역 통과 프로토타입으로부터 구한 어드

미턴스 인버터, ω_0 은 공진 각 주파수, G_0 는 공진기의 컨덕턴스를 나타낸다.

공진기 사이에 별렬로 연결된 결합 캐패시터와 공진기의 전자기적 결합은 식 (2)과 같이 필터의 감쇠극 위치를 결정한다.

$$Z_{12} \tan\left(\frac{\theta_r \omega_n}{\omega_0}\right) = \frac{1}{\omega_n C_{12}} \quad (2)$$

단, 여기서 Z_{12} 는 공진기의 우모드 및 기모드 특성 임피던스에 의해 구해진 결합 전송선의 특성 임피던스, θ_r 은 공진기의 전기적 길이, ω_n 은 감쇠극이 존재하는 각주파수, ω_0 은 공진 각주파수이다.

2.2. MLC 공정에 의한 BPF의 제작

BPF의 제조 방법은 Fig. 2의 흐름도에 따라 제작하였다. 합성된 $\text{BiNb}_{0.975}\text{Sb}_{0.025}\text{O}_4$ 에 MEK (Methyl Ethyl Ketone)와 에탄올을 혼합 한 용매와 분산제(PMMA, Durmax 3005)를 넣고 저속(rpm 60)으로 1차 밀링을 24시간동안 실시하였다. 1차 밀링 후 가소제(PEG, DBP)와 바인더(PVB)를 다시 넣은 후 2차 밀링을 24시간동안 실시하였다. 가소제는 일반적으로 sheet의 연신성을 좋게 하고, brittle 한 것을 억제하는 역할을 한다. 본 실험에서는 PEG와 DBP를 함께 첨가하였으며 그 이유는 DBP만을 첨가하였을 때는

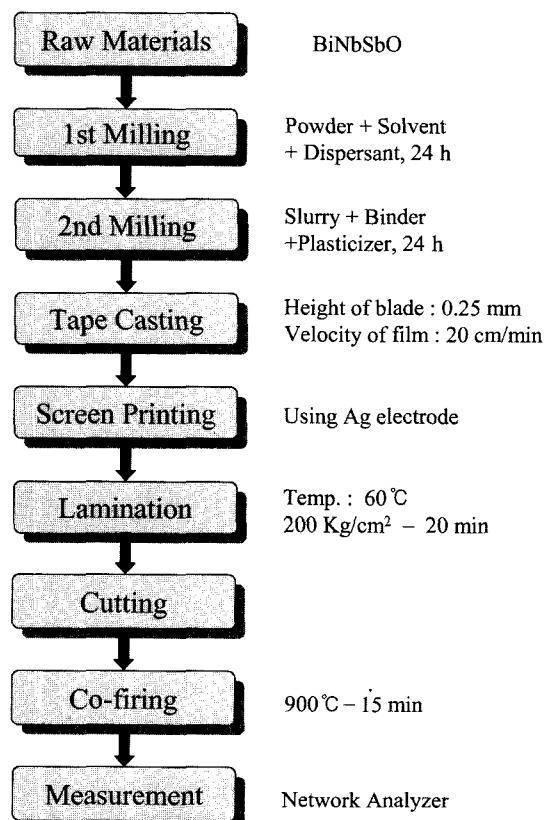


Fig. 2. The LTCC-MLC process for the BPF.

Table 1. The Optimal Condition of Slurry

Powder	Solvent	Dispersant	Plasticizer		Binder
			PEG	DBP	
Vc (%)	53.2%	25.3%	0.8%	2%	1.5% 17.2%

green sheet 자체가 너무 잘 휘어지고 film에서도 잘 떨어지지 않을 뿐더러 압착시 변형이 발생하는 것을 볼 수 있었다. 하지만 PEG를 소량 첨가하였을 시 green sheet는 약간 hard해지면서 film에서부터 잘 떨어지는 것을 볼 수 있었다. 2차 밀링이 끝난 슬러리는 탈포 장치를 이용하여 20분간 탈포를 시키고, 탈포를 마친 슬러리는 20 cm/min의 속도로 0.25 mm의 높이의 doctor blade^{6,7)} 통과시킴으로써 green sheet을 제작하였다. 슬러리 제조 조건은 Table 1과 같다. 24시간 건조된 sheet의 두께는 120 μm 이었고 회로 구현을 위해, sheet 위에 스크린 프린팅으로 Ag 전극을 인쇄하였다. 인쇄된 sheet는 120°C에서 5분간 건조한 후, 60°C에서 20분간 200 Kg/cm² 압력으로 적층하였다. 적층된 BPF는 600°C에서 1시간 바인더 burn out 후 900°C에서 5분간 소결하였다. 제작된 BPF의 특성은 vector network analyzer(HP, 8510C)를 이용하여 측정하였다.

3. 실험결과

본 연구에서는, 상용 고주파 회로 시뮬레이터 serenade를 사용하여 설계된 MLC 칩 BPF의 stripline 공진기 사이의 전자기적 결합 변화와 결합 캐패시턴스의 크기에 따른 감쇠극과 통과 대역의 주파수 특성을 살펴보았다. Stripline 공진기는 유전율 43, 두께 1.4 mm의 유전체 내에 선폭 1 μm 로 구현되었다.

Stripline 공진기 사이의 전자기적 결합량 변화에 따른 감쇠극의 위치 변화를 살펴 보기 위해 공진기 사이의 간격을 0.3~1.0 mm로 변화시켰다. 각각의 경우, 공진기의 우모드 및 기모드 특성 임피던스 해석을 통해 알맞은 통과 대역 특성을 갖도록 결합 캐패시턴스 값을 구하였다. Fig. 3은 공진기 사이의 간격 변화에 따라 설계된 MLC 칩 필터의 주파수 특성을 나타낸다. 공진기 간격이 줄어듬에 따라 감쇠극의 위치를 통과 대역에 가까운 쪽으로 접근시킬 수 있었고, 이에 따라 통과 대역 아래쪽 감쇠 특성을 향상시킬 수 있었다. 즉, 수신단 필터의 경우 1.92~1.98 GHz의 IMT-2000 송신단 주파수 대역에서의 우수한 감쇠 특성이 요구되는데, 공진기 간격이 0.3 mm인 경우 이 주파수 대역에서 약 40 dB 이상의 감쇠 특성을 확보할 수 있었다.

일반적인 동축형 대역 통과 필터의 경우, 공정을 고려하여 공진기의 개방단 위에 모든 입출력 및 공진기간 결합 캐패시터의 구현한다.^{8,9)} 그러나 MLC 공정을 이용한 적층형 칩 필터의 구현은 결합 캐패시터 구현의 자유도

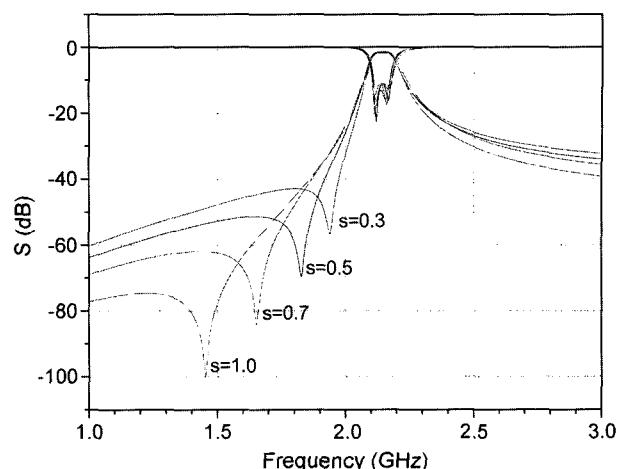


Fig. 3. Frequency characteristics of the MLC chip BPF with the variance of gap between stripline resonators.

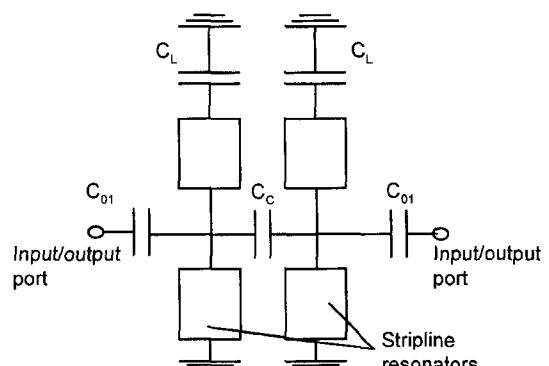


Fig. 4. Equivalent circuit of the proposed MLC chip BPF.

가 매우 높다. 따라서, 본 연구에서는 공진기간의 결합 캐패시터를 Fig. 4와 같이 stripline 공진기의 중간에 위치시킴으로써, 보다 넓은 캐패시터 설계 공간을 확보하였다. 즉, 부하 캐패시터 C_L 이 구현되어야 할 공간이 넓어짐에 따라 보다 많은 부하 캐패시턴스를 구현할 수 있었고, 이로 인해, 공진기의 길이를 보다 짧게하여 소형화를 기할 수 있었다. 또한, 근접한 공간에 여러 개의 캐패시터를 존재하게 함에 따라 야기될 수 있는 상호 간섭을 배제함으로써, 설계의 안정성을 기하였다. 이때, 공진기간의 간격은 0.3 mm이였다.

Fig. 5는 Fig. 4의 등가 회로를 기초로 설계된 MLC 칩 BPF의 구조도를 나타낸다. Resonators layer에 구성된 stripline 공진기의 한쪽 끝은 접지와 단락되어 있으며, 개방단 끝 쪽에는 부하 캐패시터가 구성되어 있다. 공진기의 길이 방향에서 중간정도의 위치에 입출력 및 공진기간 결합 캐패시터가 공진기 위, 아래에 MIM (Metal-Insulator-Metal) 캐패시터 구조로 형성되어 있다. 설계된 MLC 칩 BPF의 등가회로 및 구조의 주파수 특성은 Fig. 6과 같다. Fig. 7은 900°C에서 2시간동안 소결된 CuO-V₂O₅가 첨

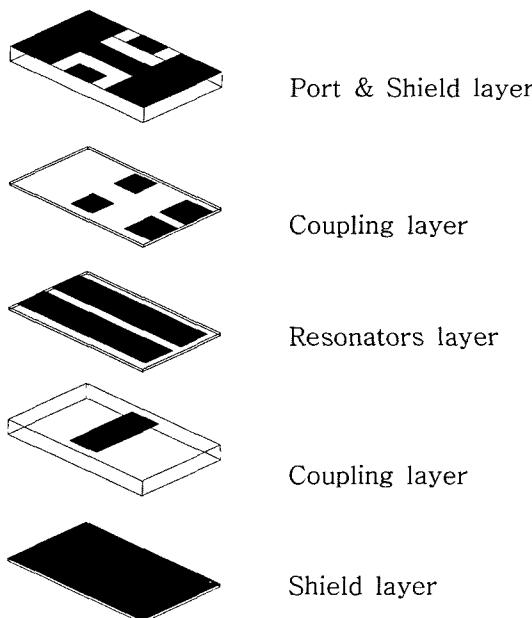


Fig. 5. Struture of the proposed MLC chip BPF.

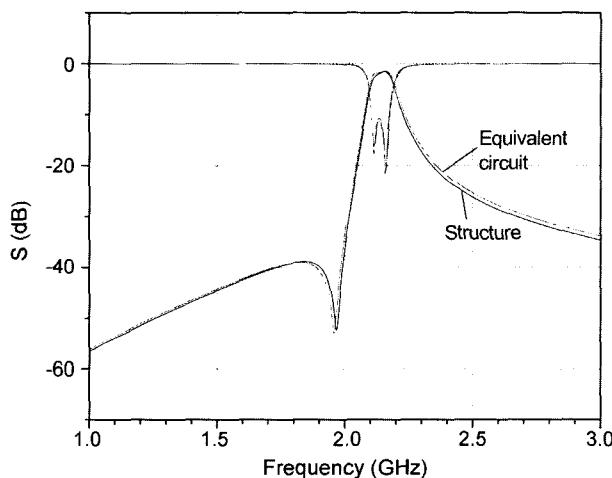


Fig. 6. Frequency responses of the proposed MLC chip BPF.

가된 $\text{Bi}(\text{Nb}_{1-x}\text{Sb}_x)\text{O}_4$ 의 밀도변화를 나타낸다. Sb_2O_5 의 치환량이 증가할수록 $\text{Bi}(\text{Nb}_{1-x}\text{Sb}_x)\text{O}_4$ 의 밀도는 7.13에서 7.25 g/cm^3 까지 증가하였다. 일반적으로 유전상수는 밀도와 유사한 경향을 나타내는데, Fig. 8은 900°C에서 2시간동안 소결된 $\text{CuO}\text{-}\text{V}_2\text{O}_5$ 가 첨가된 $\text{Bi}(\text{Nb}_{1-x}\text{Sb}_x)\text{O}_4$ 의 유전상수변화를 나타낸 그림이다. 이 결과 역시 밀도와 유전상수와의 상관관계를 보여주는 결과라 말할 수 있겠다. Sb_2O_5 의 치환량이 증가함에 따라 유전상수는 증가하고 있음을 볼 수 있었다.

Fig. 9는 900°C에서 2시간동안 소결된 $\text{CuO}\text{-}\text{V}_2\text{O}_5$ 가 첨가된 $\text{Bi}(\text{Nb}_{1-x}\text{Sb}_x)\text{O}_4$ 의 $Q \cdot f_0$ 값을 나타낸 그림이다. Sb_2O_5 의 치환량이 0.025 mol까지는 증가하다가 그 이상 첨가하였을 경우 급격하게 감소하고 있음을 알 수 있었다.

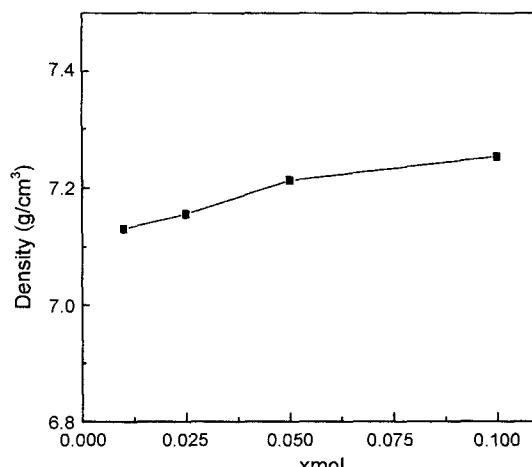


Fig. 7. Density of specimens sintered at 900°C for 2 h with various contents of Sb_2O_5 .

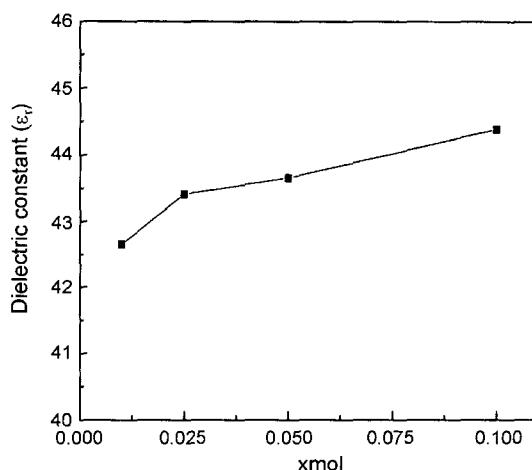


Fig. 8. ϵ_r of specimens sintered at 900°C for 2 h with various contents of Sb_2O_5 .

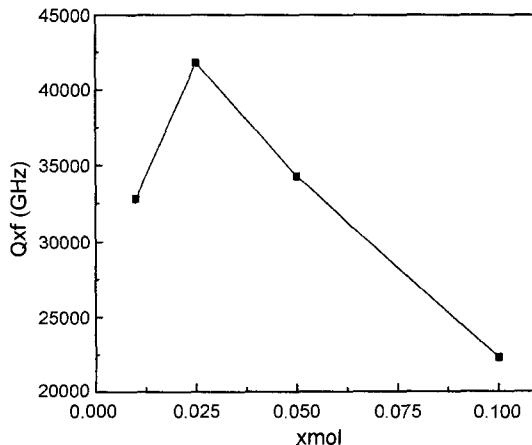


Fig. 9. $Q \cdot f_0$ of specimens sintered at 900°C for 2 h with various contents of Sb_2O_5 .

Fig. 10은 900°C에서 2시간동안 소결된 $\text{CuO}\text{-}\text{V}_2\text{O}_5$ 가 첨가된 $\text{Bi}(\text{Nb}_{1-x}\text{Sb}_x)\text{O}_4$ 의 공진 주파수의 온도계수를 나타낸

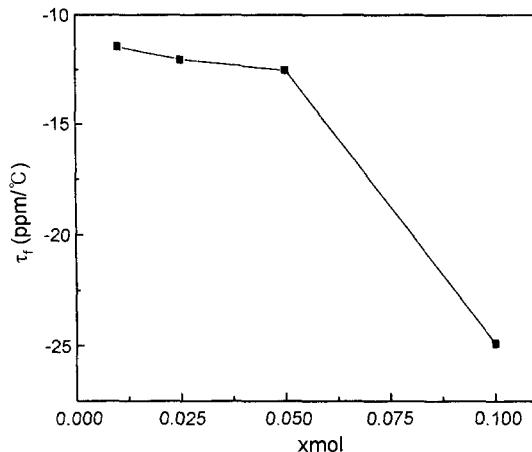


Fig. 10. τ_f of specimens sintered at 900°C for 2 h with various contents of Sb_2O_5 .

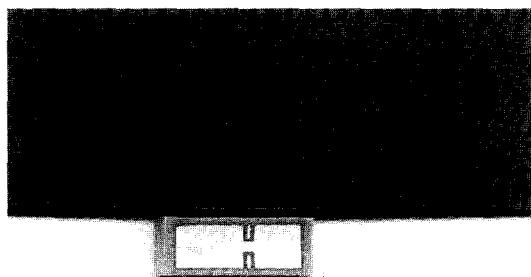


Fig. 11. Figure of the manufactured MLC chip BPF.

그림이다. Sb_2O_5 의 치환량이 증가함에 따라 공진 주파수의 온도계수는 음의 방향으로 연속적으로 감소하였다. Sb_2O_5 를 치환하였을 경우에도 900°C에의 낮은 온도에서 A_{ξ} 전극과 같이 동시 소성이 가능하고 Ag와의 반응도 발생하지 않는 우수한 특성을 갖는 저온 소결용 마이크로파 유전체 조성을 개발할 수 있었으며, Sb_2O_5 의 치환량을 0.025 mol로 하였을 때 유전율이 43.3, $Q \cdot f_0$ 값은 41,800 GHz이고 공진 주파수의 온도 계수는 -12 ppm/ $^{\circ}\text{C}$ 이다. 이를 바탕으로 앞서 언급한 시뮬레이션 결과에 근거하여 MLC 칩 BPF를 제작하였다.

Fig. 11은 위의 설계된 구조를 바탕으로 제작된 MLC 칩 BPF의 사진이며, 그 특성은 직접 제작한 측정 jig와 vector network analyzer를 이용하여 측정하였고, 그 결과는 Fig. 12와 같다. 통과 대역내의 최대 삽입 손실이 2.7 dB, 중심 주파수는 2.14 GHz로 회로 및 구조 시뮬레이션 결과와 유사한 결과를 얻을 수 있었다. 하지만 감쇠극의 위치는 설계 값보다 다소 낮은 주파수에서 나타났다. 이는 제작상의 오차로 인해 공진기 결합사이의 커플링이 다소 높게 나타나기 때문인 것으로 보인다.

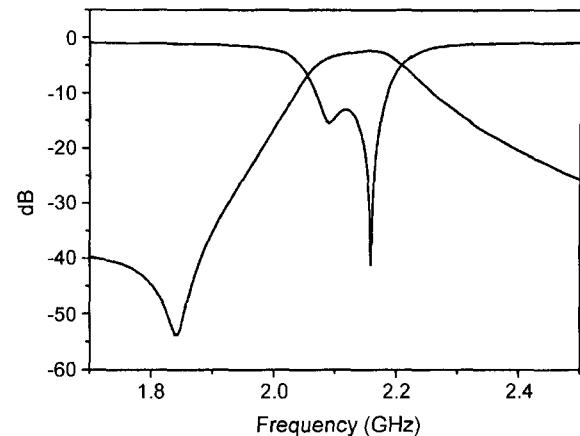


Fig. 12. Frequency responses of the measured MLC chip BPF.

4. 결 론

본 연구에서는 LTCC-MLC 기술을 이용한 소형 MLC 칩 BPF를 설계 제작하였다. BPF를 구성하는 stripline 공진기의 전자기적 결합의 변화에 따른 필터의 감쇠극과 통과 대역의 주파수 특성에 대해 연구하였다. 공진기 사이의 결합 캐패시턴스가 감소할수록 감쇠극은 통과대역 근방에 가까워지거나, 결합 캐패시턴스의 변화는 통과 대역에 영향을 미치므로, 올바른 필터의 특성을 얻기 어렵다. 따라서, 본 연구에서는 공진기간의 간격을 줄임과 동시에 각 결합 캐패시턴스를 재설계함에 따라 필터의 통과 대역 특성을 유지하면서, 감쇠극의 위치를 조절할 수 있었다. 이와 같은 결과를 바탕으로, 필터의 소형화와 구현이 적합한 최적의 필터 구조를 제시 및 제작하였다. 설계된 MLC 칩 BPF의 경우, 2.11~2.17 GHz의 통과 대역과 1.95 GHz 근방에 감쇠극을 가지며, 1.92~1.98 GHz의 송신단 대역에서 40 dB 이상의 감쇠특성을 나타내었다. 그리고 Bi $(Nb_{1-x}Sb_x)O_4$ 세라믹스에 Sb_2O_5 의 치환량을 0.025 mol로 하였을 때 유전율이 43.3, $Q \cdot f_0$ 값은 41,800 GHz이었고 공진 주파수의 온도 계수는 -12 ppm/ $^{\circ}\text{C}$ 이었다. LTCC용 마이크로파 유전체 세라믹을 이용하여 제작된 MLC 칩 BPF의 경우, 중심 주파수는 2.14 GHz, 통과 대역 60 MHz, 통과 대역 최대 삽입 손실이 2.7 dB 등의 특성을 나타내며, 회로 및 구조 시뮬레이션 결과와 유사한 결과를 얻을 수 있었다.

REFERENCES

1. J.-Y. Ha, J.-W. Choi, S.-J. Yoon, H.-J. Kim, and K.-H. Yoon "Microwave Dielectric Properties of Low Temperature Fired $(Pb_{0.45}Ca_{0.55})[(Fe_{0.5}Nb_{0.5})_0.9Sn_{0.1}]O_3$ Ceramics with Various Additives," *J. Kor. Ceram. Soc.*, **38** [7] 597-601 (2001).
2. C.-Y. Kang and S.-J. Yoon, "RF Devices Using LTCC Technology," *The Proceedings of the Korea Electromagnetic*

- Eng. Soc.*, **12** [3] 80-9 (2001).
3. T. Nishikawa, "RF Front end Circuit Components Miniaturized Using Dielectric Resonators for Portable Telephones," *IEICE Trans.*, **E74** [6] 1556-62 (1991).
 4. T. Ishizaki, T. Uwano, and H. Miyake, "An Extended Configuration of a Stepped Impedance Comb-line Filter," *IEICE Trans.*, **E79-c4** [5] 671-78 (1996).
 5. C.-Y. Kang, J.-W. Choi, S.-H. Sim, Y.-W. Park, S.-J. Yoon, and H.-J. Kim, "Computer-aided Design of Miniaturized Multilayer Band Pass Chip Filter," *J. of KIEEME*, **15** [1] 56-60 (2002).
 6. J. C. Williams, "Doctor Blade Process," pp. 173-98 in *Treatise on Materials Science and Technology*, Vol. 9, Ceramic Fabrication Process, Ed. by F. F. Y. Wang, Academic Press, New York (1976).
 7. R. E. Mistler, D. J. Shanefield, and R. B. Runk, "Tape Casting of Ceramics," pp. 411-48, in *Ceramic Processing before Firing*, Ed. by G. Y. Onoda and L. L. Hench, Wiley, New York (1978).
 8. C.-Y. Kang, J.-W. Choi, S.-J. Yoon, H.-J. Kim, and C.-Y. Park, "Design of 1.9 GHz Dielectric Monoblock Filter Using Finite Element Method," *J. of KIEEME*, **12** [10] 983-87 (1999).
 9. C.-Y. Kang, J.-W. Choi, S.-J. Yoon, H.-J. Kim, and C.-Y. Park, "Design of Monoblock Dielectric Filter Using (Pb,Ca)(Fe,Nb,Sn)O₃ Ceramics," *JMS in Electronics*, **10** [9] 661-66 (1999).