

선배열 예인음탐기 표적신호 시뮬레이터 개발

Development of Target Signal Simulator for Towed Line Array Sonar

손 권*
Son, Kweon

최 재 용*
Choi, Jae-Yong

ABSTRACT

Multi-target array signal simulator which can simulate the radiated noises of maneuvering targets in a specified ocean range is an essential equipment for the validation of developed towed array sonar system. This simulator should provide realistic multi-channel signals those are required for beamforming on the signal processing unit of towed array system.

This paper describes the overall system configuration and signal synthesis techniques for the target radiated noise. And this paper considers why the time delays between target and individual sensors are caused and how to compensate these time delays to individual sensors output.

This multi-purpose target simulator could be used for the training of TASS operators.

주요기술용어 : Target Signal Simulator(표적신호 시뮬레이터), Towed Line Array(예인음탐기)
Range Dependent Acoustic Model(거리 종속 음향모델)

1. 서 론

해상 혹은 수중 작전에서 표적탐지 및 피아식별을 수행하는 음탐장비의 개발에 있어서, 가장 중요한 탐지능력 향상을 위해서는 많은 훈련을 통한 운용자들의 숙련과 효율적인 신호처리 알고리즘 개발이 선행되어야 한다. 그러나 음탐장비 개발과정에서 다양한 운용환경에 여러 종류의 실제 표적을 이용한 해상시험

을 통하여 운용자들을 훈련시키고 신호처리 알고리즘의 성능을 검증하기 위해서는 막대한 예산과 시간, 인력이 투입되어야 한다.

이러한 문제를 해결하기 위하여, 해상에서 실제 음탐 장비를 이용하여 획득한 신호와 동일한 신호를 모사하는 표적신호 시뮬레이터를 음탐장비 개발단계에서부터 적용하여 해상시험을 수행하지 않고, 육상시험만으로 연동시험 및 탐지성능 등의 각종 신호처리 기능을 검증하고, 더 나아가 모의 음향 표적을 이용하여 개발 장비의 운용성 검증 및 운용자 훈련을 수행할

* 국방과학연구소 연구원

수 있다. 그러므로 표적신호 시뮬레이터 개발은 음탐 장비 개발과정에서 개발기간 단축과 개발 예산의 감소, 정량적인 시험평가 및 운용자의 작전능력 향상까지 가능하게 한다.

본 논문에서는 표적신호 시뮬레이터의 신호합성에 관련된 내용을 종합적으로 기술하였으며, 특히 기존에 개발된 표적신호 시뮬레이터와 비교하여 향상된 H/W 및 S/W의 성능에 대하여 기술한다.

2. 표적신호 시뮬레이터 구성

표적신호 시뮬레이터는 운용해역에서 기동하는 다중 표적과 선배열 운용함의 시간별 기동 시나리오 및 해양환경을 설정하고 제어 하기 위한 시나리오 발생기와 설정한 표적의 방사소음 신호를 합성하고 선배열을 구성하는 개별 음향센서와 표적의 위치에 따라 적절한 시간지연을 가지는 표적 음향신호를 합성하는 신호합성부로 크게 구성된다.

2.1 표적신호 시뮬레이터 요구사항

예인형 선배열 음탐기체계를 육상에서 시험평가 하고, 운용자의 운용훈련을 수행하기 위해서는 실제 해상에서 선배열이 수신하는 표적신호와 동일한 신호를 실시간으로 합성하여 제공하는 시뮬레이터가 필요하다. 그러므로 현실감 있는 수중 표적신호를 모사하기 위한 표적신호 시뮬레이터는 다중 표적의 다양한 음향신호를 실시간으로 합성할 뿐만 아니라, 설정된 표적 신호특성과 표적신호가 특정해역의 해양 매질을 거치면서 겪는 전달손실 및 다중경로의 영향을 고려하여야 한다. 특히 선배열이 표적과의 거리에 비하여 상대적으로 긴 경우, 일반적인 평면파 전달이 아닌 구

형파 전달특성을 모사하여야 한다. 정확한 빔형성을 위하여 표적신호 시뮬레이터는 선배열을 구성하는 개별센서 채널과 표적간의 거리 및 방위에 따라 시시각각 변하는 시간지연 및 방사소음 지향성을 고려하여 개별 채널에서 수신되는 신호를 합성하여야 한다. 또한 해상 교통량 및 풍속 등에 의하여 준위가 결정되는 수중배경소음을 실시간으로 생성하여야 하며 생성된 수중배경소음은 센서 채널간 상관관계가 없어야 한다.

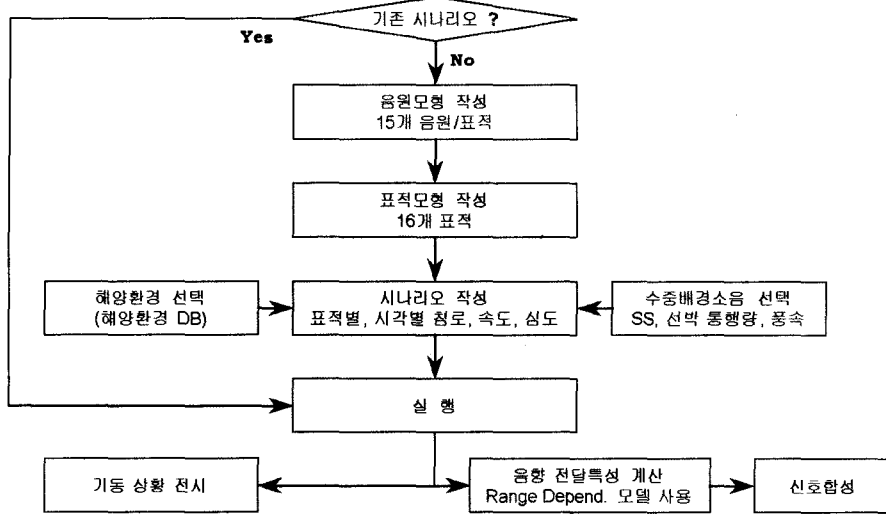
이러한 요구 성능을 종합한 표적신호 시뮬레이터의 주요 사양은 아래와 같다.

- 표적 개수 : 최대 16개
- 신호합성 : 표적당 협대역 100개, 광대역 4개, 변조신호 2개
- 다중경로 : 4개
- 표적과 센서간 시간지연 : 구형파 음파전달
- 음파전달 모델 : 거리중속 음향모델
- 채널간 수중배경소음 : 무 상관관계

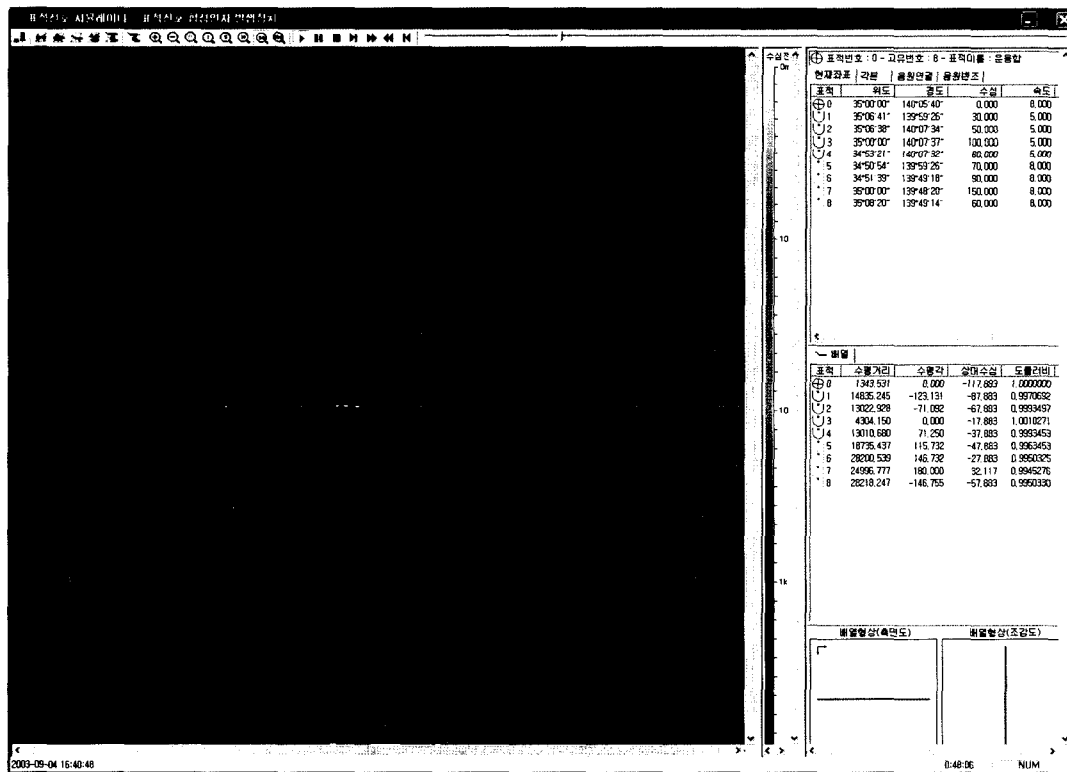
2.2 시나리오 발생기 구성

시나리오 발생기에서는 합정의 주요 소음원을 음원으로 구성하였으며, 각 음원은 협대역 및 광대역 소음으로 구성 가능하다. 협대역 성분은 4개의 기본주파수와 64개의 고조파 성분으로 구분하여 설정할 수 있으며, 광대역 성분은 16개의 1/3옥타브 대역으로 구성되어 설정할 수 있다.

또한, 설정된 음원들을 조합하여 표적들을 구성하고, 구성된 각 표적에 대해 기동 시나리오를 작성하여 운용한다. 그리고 표적이 기동하는 시험해역의 환경을 설정하며, 선배열을 구성하는 각 채널과 표적간의 시간지연 및 전달손실 등을 실시간으로 구하여 신호합성기로 전달한다.



(a) 운용 개념



(b) 운용 화면

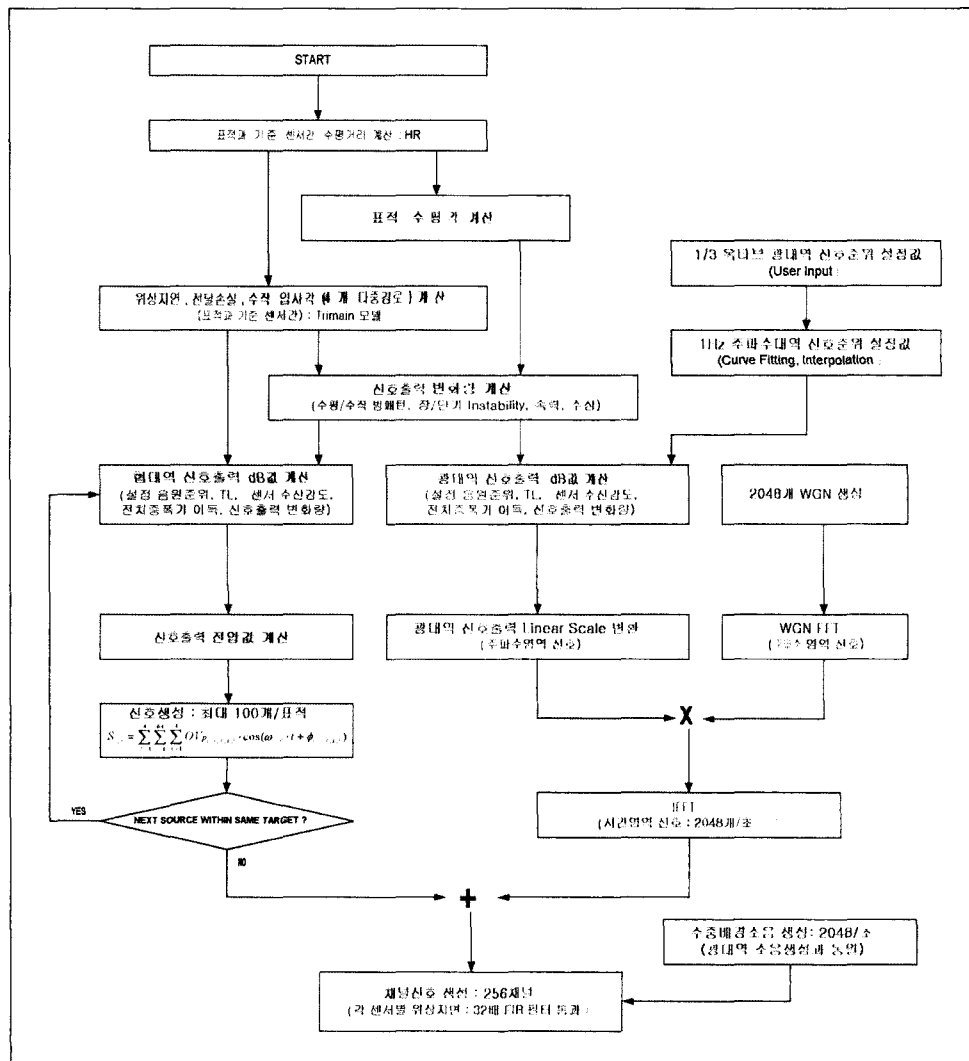
[그림 1] 시나리오 발생기

이러한 역할을 수행하는 시나리오 발생기는 상용 노트북 컴퓨터를 사용하였으며, Windows 2000 OS 환경 하에서 Visual C++tool을 이용하여 개발하였다. 1280*1024, 256 컬러의 GUI 환경을 제공하며, 운용자의 편의성 및 장비 점검의 효율성을 위하여 신호합성기의 운용, 정지, 임의 시간으로 시나리오 이동 및 변경된 신호합성 인자의 적용 등이 실시간으로 제어

되도록 설계되었다. 그림 1은 시나리오 발생기 운용개념 및 운용화면을 보여준다.

2.3 신호합성기 알고리즘 설계

신호합성기는 시나리오 발생기에서 사용자가 설정한 표적 신호특성을 운용함의 기동 시나리오에 따라 표적신호를 합성하여 배열을 구성하는 개별 센서와



[그림 2] 협대역 및 광대역 신호합성 흐름도

표적간의 거리 및 방위에 따른 시간지연을 가지는 음향신호를 각 센서 채널에 실시간으로 제공한다.

사용자가 시나리오 발생기에서 설정한 표적신호는 신호의 특성에 따라 협대역, 광대역 및 변조신호로 구분하여 합성한다. 수중배경소음 생성 방법은 광대역 소음과 동일하며, 수중배경소음 준위는 사용자가 선택한 해상상태, 해상 교통량 및 해상 풍속의 함수로 결정 되어진다.

표적신호가 실제 해상에서 전달되며 겪는 다중경로 현상을 고려하기 위하여 한반도 주변 해역의 월별 해양환경 데이터를 수록하였으며, 음파 전달특성을 모델링하기 위하여 거리중속 수중음향모델을 사용하였다.

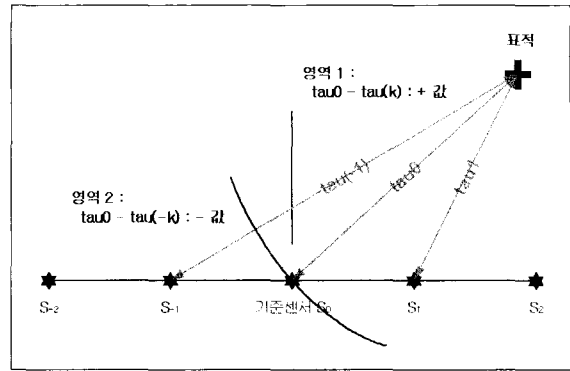
신호합성기에서 생성될 협대역 신호의 크기는 시나리오 발생기에서 설정된 표적의 주파수별 음원준위와 음파 전달손실, 센서 수신감도, 전치증폭기 이득, 수평/수직 방사패턴 및 장/단기 음원준위 변화량을 고려하여 계산하고, 그 값을 협대역의 진폭값으로 생성된다.

표적신호의 광대역 소음은 사용자가 입력한 1/3 옥타브 대역별 음원준위를 1Hz 대역의 선형 음원준위로 변환하고, 백색 가우시안 잡음(WGN: White Gaussian Noise)을 생성하여 이를 주파수 영역으로 변환한 후, 설정된 음원준위 값과 곱하여 역 푸리에(IFFT) 변환함으로써 시간영역 신호를 얻는다.

변조신호는 표적의 음원신호 중 변조신호와 피변조신호로 설정된 신호를 변조비와 함께 곱하여 구한다.

이와 같이, 위에서 구한 협대역 신호, 광대역 신호 및 변조신호를 모두 합하면 최종적인 표적신호를 구할 수 있으며 이 과정을 종합하면 그림 2와 같다.

표적신호 합성과정에서 표적과 배열을 구성하는 채널간의 시간지연 정확도는 선배열 음탐기체계 빔형성기의 성능에 직접적인 영향을 미치므로 실제 환경에서 기동하는 표적과 선배열의 위치에 따라 각 채널의



[그림 3] 채널 시간지연

시간지연을 매 시간 정확히 제공하여야 한다. 표적 신호 시뮬레이터에서 표적과 각 채널간의 시간지연을 고려하여 모든 채널의 신호를 직접 생성하는 것이 가장 바람직하다. 그러나 주어진 하드웨어의 성능에서 1개 표적 신호를 생성하려면, 협대역 신호 100개, 다중경로 4개 신호를 합성하는데 소요되는 시간은 1개의 DSP 칩을 이용하면 약 0.5초가 소요된다. 그러므로 16개 표적 신호를 300개의 채널에 대하여 직접 구할 경우, DSP칩을 100% 활용하더라도 2,400개의 DSP 개수가 요구된다.

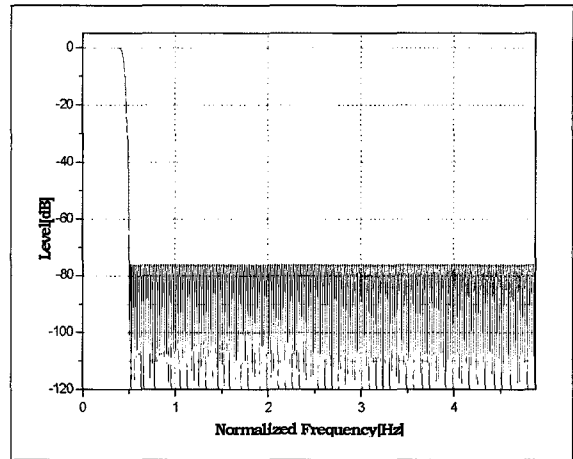
이러한 연산량의 제한점을 해결하기 위하여 표적신호 시뮬레이터에서는 그림 3과 같이 배열 중앙의 기준센서에서 수신하는 신호를 합성하고, 이 신호를 이용하여 배열을 구성하는 개별 채널과 표적간의 시간지연 차를 각 채널에 보상하여 개별 채널신호를 생성한다.

그러나 기준센서와 임의 채널간의 시간지연 차가 샘플링 간격의 정수배가 아닌 시간지연을 가질 경우에는 기준센서 신호를 이용하여 임의 채널의 수신신호를 구성할 수가 없다. 이 경우에는 기준센서 신호의 샘플링 간격의 정수배만큼 지연된 신호를 먼저 구하고, 이를 보간 필터를 통과시켜 개별 채널에서 요구되는 정확한 시간지연이 고려된 신호를 생성하여야 한다.

채널간 시간지연은 각 표적별로 배열을 구성하는 모든 채널에 대하여 수행하여야 한다. 그러므로 설계한 필터계수 개수와 필터의 성능을 최적화하여 소요되는 DSP 칩의 개수를 감소시켜야 한다.

설계된 보간 필터는 32차 보간을 위하여 각 개별 필터계수 개수가 40개가 되도록 1,280개의 필터계수를 설정하였다. 아래 그림 4와 같이 설계한 보간 필터의 특성은 통과대역에서 1.4×10^{-4} dB의 리플을 가지며 차단대역의 차단특성은 -76dB이다.

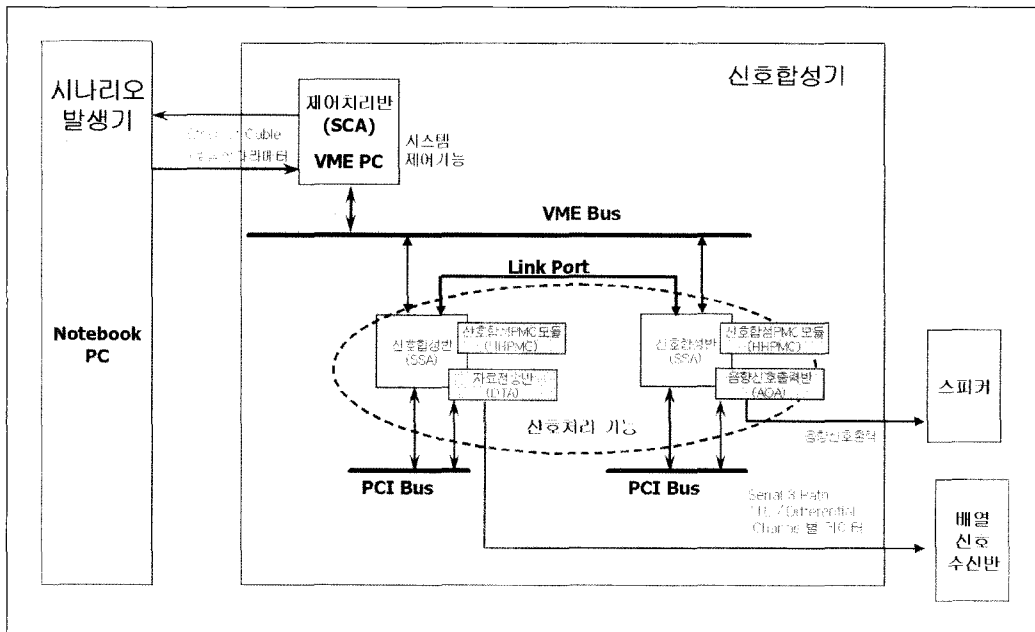
개별 채널신호에서는 샘플링 간격사이에 요구되는 시간지연에 해당하는 하나의 샘플값이 필요하다. 그러므로 지연된 채널신호는 샘플링 간격사이에 32개의 샘플값을 구할 필요 없이 해당하는 샘플값만 구하면 되고, 이를 위하여 보간필터를 40개의 필터계수를 가지는 32개의 부분필터를 구성하여 시간지연에 해당하는 필터만 사용함으로 연산량 감소가 가능하다.



[그림 4] 32차 보간 필터

3. 표적신호 시뮬레이터 H/W 구성

표적신호 시뮬레이터의 시나리오 발생기는 상용 노



[그림 5] 표적신호 시뮬레이터 H/W 구성

트북을 사용하며, 이더넷을 통하여 신호합성부와 연동된다. 신호합성부는 시나리오 발생기에서 설정된 표적 신호를 합성하는 신호합성반(SSA: Signal Synthesis Assembly), 합성된 다중 표적신호와 각 채널의 수중 배경소음이 복합된 개별 채널 신호를 배열신호 수신반으로 송신하기 위한 자료 전송반(DTA: Data Transfer Assembly)과 합성한 표적신호 및 개별 채널신호를 청음하기 위하여 아날로그 신호를 제공하는 음향신호 출력반(AOA: Analog Output Assembly)으로 구성되어 있으며, 이를 그림 5에 나타내었다.

DSP 캐리어보드는 VME64X를 시스템 버스로 사용하며 8개의 HSHARC(Hammer Head SHARC)가 장착된 국내 개발 보드를 사용하였다. 이 칩은 Analog Device사에서 출시한 제품으로 80MHz의 Clock Speed와 칩당 600MFLOPS의 연산능력을 가지고 있으며 배열신호 처리에 유리한 구조를 가지고 있다.

기존에 사용되었던 DSP보다 향상된 HSHARC의 성능을 극대화하기 위하여 Bittware사에서 제공하는 Math Library를 사용하였고, 시스템 설계, 개발 편의성 및 안정성 확보를 위하여 RTOS인 Virtuoso를 적용하였다. DTA와 AOA는 캐리어보드에 장착될 수 있는 PMC Type으로 개발되었다.

4. 표적신호 시뮬레이터 시스템 구현 비교

DSP와 기타 H/W의 발달로 시스템 처리 능력이 증가됨에 따라 체계사양 역시 더 많은 요구를 수용할 수 있게 됐다. 이번에 개발된 시뮬레이터는 기존의 것과 비교하면 H/W뿐만 아니라 S/W분야에서 많은 변화를 적용하여 개발하였다. S/W분야의 특이할 점은 기존에는 적용되지 않았던 RTOS를 사용하여 개발한 것이다. Virtuoso는 빠른 인터럽트 및 확장 가능한

[표 1] 표적신호 시뮬레이터 H/W 성능 향상 비교

		기존 시뮬레이터	개발된 시뮬레이터
체계개발 사양	표적 수	8	16
	채널 수	120	256
	음향모델	거리 비중속 모델	거리 중속 모델
DSP Carrier Board	Processor	DSP96002(Motorola)	ADSP21160(Analog Device)
	Performance (MFLOPS)	60MFLOPS peak 42MFLOPS sustained 60×4=240MFLOPS	600MFLOPS peak 420MFLOPS sustained 600×8=4.8GFLOPS
DTA	사양	3ch serial RS422 with 1 DSP	3ch serial RS422
	규격	VME	PMC(IEEE1386)
AOA	사양	3port, 4K FIFO	4port, 32K FIFO
	규격	VME	PMC(IEEE1386)

멀티 프로세싱(및 프로세서) 처리가 용이하도록 만들어진 RTOS이다. 전통적으로 DSP 개발자들은 빠른 처리속도를 위하여 어셈블리로 Application을 작성하여 순차적인 흐름을 따라 프로그램을 구현해 왔으며 일반적으로 멀티태스킹을 구현하지 못하는 상태로만 들어져 왔다. 그러나 OS개념의 Virtuoso를 사용함으로써 하나의 DSP에서 Multi Task 운용이 가능해졌고, 여러 DSP에서 운용되는 Application들을 마치 하나의 DSP에서 구동되는 Task로 생각하여 모니터링할 수 있는 환경을 제공함으로써 시스템 설계 및 구현의 편리성과 시간을 절약 할 수 있는 이점을 제공하였다.

H/W 역시 많은 성능 향상이 이루어졌고 대부분의 핵심 H/W가 국산화 기술로 자체개발하여 적용하였다는 것에 의의가 있다고 하겠다. 표 1은 기존에 개발된 표적신호 시뮬레이터와 비교하여 주요 H/W에 대한 제원 및 향상된 성능 등을 표시한 것이다.

5. 결 론

본 논문에서는 고현실감과 실시간으로 정확히 계산된 센서 신호를 제공하기 위한 표적신호 합성기법을

제시하였고, 이러한 기법이 적용된 알고리즘을 최적화된 시스템에 구현하는 방법에 대하여 기술하였다.

개발된 표적신호 시뮬레이터는 다양한 음탐기체계의 개발단계에서 각 체계의 이상 진단 및 표적탐지와 관련된 신호처리 결과의 정밀도와 운용성을 검증하는데 적용될 것이다. 또한 해군이 보유한 다양한 음탐기체계에 연동되어 다양한 운용환경에서 다양한 기동 시나리오를 가지는 모의음향표적 신호를 이용하여, 해상시험 없이 육상에서 음탐기체계 운용자의 청음, 식별훈련 및 전술개발에 활용될 수 있을 것으로 판단된다. 이번 표적신호 시뮬레이터의 개발은 신호합성 알고리즘의 최적화와 함께 H/W의 확장성, S/W 구현의 이식성을 높이고 개발위험도를 줄임으로써 시스템 개발기간의 단축 및 비용절감 등의 효과를 보여주었다.

참 고 문 헌

- [1] ADSP-21160 SHARC DSP H/W Reference, Analog Device, 1999.
- [2] 표적신호 시뮬레이터 시제 사양서