
강유전성 박막의 형성 및 수소화 된 비정질실리콘과의 접합 특성

허창우*

The Contact Characteristics of Ferroelectrics Thin Film and a-Si:H Thin Film

Chang-wu Hur*

요 약

본 연구에서는 박막트랜지스터의 특성 향상을 위하여 강유전성 박막을 게이트 절연층으로 사용하기 위하여 강유전성 박막과 a-Si:H의 계면특성을 조사하였다. 먼저 강유전성 박막 중에 대표적인 SrTiO₃를 E-BEAM 증착기로 박막을 형성시켰다. 형성된 박막은 N₂ 분위기에서 150°C ~ 600°C로 1시간 ANNEALING 하여 전자현미경으로 표면을 측정하였다.

SrTiO₃의 유전상수는 50~100 정도였으며 항복전계는 1~1.5 MV/cm로 매우 우수한 유전특성을 갖고 있었다. 강유전체 박막 위에 a-SiN:H, a-Si:H(n-type a-Si:H) 등을 PECVD로 증착하여 MFNS 구조를 형성하였다. 계면특성을 C-V PLOTTER로 측정한 결과 SrTiO₃ 박막은 SiN과의 접합이 매우 안정되어 있었고 C-V 특성은 SiN/a-Si:H과 유사하였다. 그러나 FERROELECTRIC/a-S:H의 경우가 훨씬 CAPACITANCE 값이 컸으며, 이는 강유전체 박막의 높은 유전상수에 기인 된 것이라 생각된다.

ABSTRACT

In this paper, for enhancement of property on a-Si:H TFTs We measure interface characteristics of ferroelectrics thin film and a-Si:H thin film. First, SrTiO₃ thin film is deposited by e-beam evaporation. Deposited films are annealed for 1 hour in N₂ ambient at 150°C ~ 600°C. Dielectric characteristics of deposited SrTiO₃ films are very good because dielectric constant shows 50~100 and breakdown electric field are 1~1.5 MV/cm. a-SiN:H, a-Si:H(n-type a-Si:H) are deposited onto SrTiO₃ film to make MFNS(Metal/ferroelectric/a-SiN:H/a-Si:H) by PECVD.

After the C-V measurement for interface characteristics, MFNS structure shows no difference with MNS(Metal/a-SiN:H/a-Si:H) structure in C-V characteristics but the insulator capacitance value of MFNS structure is much higher than the MNS because of high dielectric constant of ferroelectric.

키워드

a-Si:H TFTs, SrTiO₃ thin film, PECVD, MFNS(Metal/ferroelectric/a-SiN:H/a-Si:H)

I. 서론

90년대 전자기술의 3대혁명으로 컴퓨터, 반도체(semiconductor), 평판디스플레이(flat panel display: FPD) 기술을 꼽기도 하고, 가장 중요한 차세대 전자부품기술로 디스플레이(display), 전지(battery), 반도체를 들기도 한다. 디스플레이는 각종기기에서 발생하는 여러 가지 전기적 정보를 시각정보로 변환시켜 인간에게 전달하는 전자기술 또는 소자로 정의할 수 있는데, 각종기기와 인간을 연결해 주는 교량역할(machine-human interface)을 한다고 할 수 있다.

현재 TV와 컴퓨터 모니터 시장의 95 % 이상은 여전히 CRT가 차지하고 있다. 그러나 최근 노트북 컴퓨터의 급속한 보급에 따라 LCD가 모니터 시장에서 차지하는 비중이 점차 증가하는 추세이다.

TFT-LCD를 대형화, 고정세화하면 게이트 배선의 시상수 RC가 증가하고, 게이트 신호지연에 의한 화질 저하라는 문제가 발생하므로, 게이트 배선저항과 정전용량의 감소가 필요하게 된다. 더욱이 주사선이 많아짐에 따라서 액정층의 충전시간(TFT의 ON시간)이 짧아지고 보다 짧은 시간으로 충전을 완료시키기 위해서는 TFT의 고성능화가 필요하게 된다.

적은 전하로써 TFT의 채널을 형성시키기 위해서는 게이트 절연층의 두께를 매우 얇게 하던지 또는 게이트 절연층의 유전상수를 크게 하던지 두가지 방안이 있으나 현재 게이트 절연층인 SiN의 두께를 얇게하여 특성을 향상시키는 연구는 활발하게 진행되어 한계에 까지 왔으나 게이트 절연체를 다른 재료로 대체해 유전상수를 상승시키려는 노력은 선진국 몇몇 기업체를 제외하고는 진부한 상태이다.

강유전체는 높은 유전을 뿐만아니라 압전성, 초전성을 갖는 물질로써 SENSOR 등에 널리 이용되고 있어 최근 이의 박막화가 이루어지고 있다.

현재 강유전체의 박막화는 E-BEAM 증착법, rf 스퍼터링법, ION BEAM 증착법 그리고 ION PLATING법 등이 사용되어 왔다.

본 연구에서는 강유전체의 대표적인 물질인 SrTiO₃를 E-BEAM 증착법으로 형성하여 N₂분위기에서 150℃~600℃로 어닐링하고 SEM, AES, X-RD 등의 표면 분석기로 측정한다. 강유전체와 c-Si, a-Si:H 등과의 계면특성을 조사하기 위하여 a-Si:H, a-SiN:H 등을 PECVD(PLASMA ENHANCED CHEMICAL VAPOR DEPOSITION) 방법으로 MFNS 구조를 형성하여 C-V PLOTTER로써 계면특성을 조사한다.

II. 박막제조

본 실험에서는 CORNING 7059 GLASS(5cm X 5cm) 및 Si wafer를 기판으로 사용하고 TCE, ACETON, ALCOHOL, D.I. WATER 등으로 각 5분 동안 ULTRASONIC으로 세척한 후 N₂로 D.I. WATER BUBBLING을 30분 정도 시행 한후 N₂ DRY로 액질하고 IR LAMP로 건조하여 기판을 준비하였다.

다음 표 1은 SrTiO₃ 박막 형성시 E-BEAM EVAPORATOR 조건이다.

표 1. SrTiO₃ 박막의 증착조건
table 1. E-BEAM EVAPORATOR CONDITION OF SrTiO₃ THIN FILM

재 료	진공 μTorr	전력 mA	기판 온도:℃	증착률 Å/sec	RPM	두께: Å
SrTiO ₃	4~6	30	80	3	20	2,000

SrTiO₃ 박막 증착시 증착률을 증가시키면 막질이 매우 거칠어져 본 실험에서는 대부분의 강유전체 증착률을 2~3 정도로 고정시켰다. 금속은 하부전극으로 Cr을 상부전극으로 Al을 사용하였으며 표2은 각 금속의 증착 조건이다.

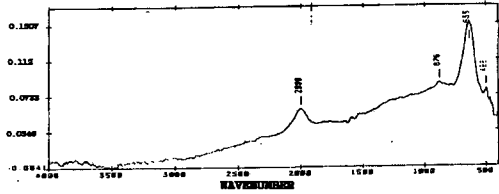


그림 1. a-Si:H 박막의 FTIR 특성
fig. 2 FTIR characteristics of a-Si:H Thin Film

표 2. 전극의 증착 조건
table 2. E-BEAM EVAPORATOR CONDITION OF ELECTRODE

재료	진공: μ Torr	POWER: mA	기관 온도: $^{\circ}$ C	증착률: A/sec	R P M	두께: Å
Cr	1~2	30	200	3~4	40	1,500
Al	3~4	300	200	20~30	40	4,000

a-SiN:H, a-Si:H, n-type a-Si:H 등의 박막은 PECVD

방법으로 각 강유전체 박막위에 연속으로 형성 하였으며 그 구조는 MFNS(metal/ferroelectric /a-SiN:H/A-Si:H) 접합을 형성하였다. 다음 표3 은 각 비정질 박막의 증착조건이다.

표 3. 비정질 박막의 PECVD 증착 조건
table 3. PECVD DEPOSITION CONDITION OF AMORPHOUS THIN FILM

	SiH ₄	H ₂	NH ₃	PH ₃	압력	온도	시간	전력	두께
단위	sccm				torr	$^{\circ}$ C	min	W	Å
a-SiN:H	4		20		0.7	350	3	50	1,000
a-Si:H	4				0.3	250	12	4	3,000
n - a-Si	2	30			0.5	250	10	4	500

본 실험에서는 각각의 측정을 위하여 시편을 분리하여 준비하였다. 먼저 SEM, AES, X-RD 분석용, 유전을 측정 및 항복전압 측정용, Transmittance 측정용 그리고 C-V 측정용을 각각 준비 하였다.

그림1은 FTIR(Fourier Transform Infra-Red) 측정 그림으로 수소화된 비정질실리콘 박막의 Si 와 H의 결합 관계를 나타내고 있다.

a-Si:H 박막은 파수 2000cm^{-1} 과 635cm^{-1} 에

서 SiH₃ 확장 모오드(stretching mode)로 존재하고 파수 876cm^{-1} 의 약한 결합(weak bond)에 나타난 결합은 SiH₂의 진동 모오드에 의한 것이다. 그러므로 본 실험에서 제작한 a-Si:H 박막은 확장/흔들림(stretching/rocking)모오드의 Si-H결합이 존재함을 알 수 있었다.

III. 박막특성 및 접합 특성

증착된 시편을 $0\sim 580^{\circ}\text{C}$ 의 온도 범위에서 1~1.5 시간 동안 annealing 하여 유전상수, breakdown voltage를 측정 하였다. 다음 그림 2, 3 은 annealing 온도에 따른 유전상수와 E_b를 나타내고 있다.

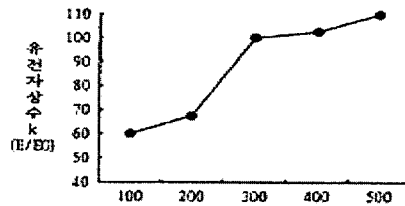


그림 2. 어닐링 온도에 따른 유전상수
fig. 2 Dielectric constant as a function of annealing temperature

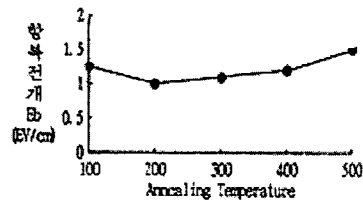


그림 3. 어닐링 온도에 따른 항복전계
fig. 3 Electric field strength as a function of annealing temperature

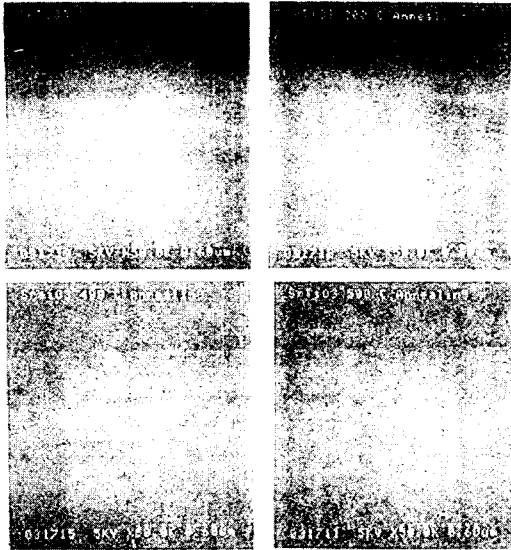


그림 4. 어닐링 온도에 따른 전자현미경 사진
fig. 4 SEM measurement on annealing temperature

그림 2,3에서 보는 바와 같이 SrTiO₃는 어닐링 온도에 따라 유전상수가 증가하였으며 일반적으로 50~100 정도의 값을 나타내어 일반 유전체에 비해 유전상수 값이 수배정도 큼을 알 수 있다. 또한 E_b는 0.7~1.5MV/cm 정도로써 어닐링 온도에 크게 차이가 나지 않았으며 DEVICE에 적용하기에 알맞은 값을 갖고 있다.

그림 4는 SrTiO₃ 박막을 어닐링 온도에 따라 SEM 으로 촬영한 사진으로 SrTiO₃ 박막은 온도에 관계없이 박막의 표면이 대단히 매끄럽고 치밀하다. SEM 측정에 따라 SrTiO₃ 박막은 500°C 정도의 높은 온도를 요하는 공정을 갖는 소자에도 적용할 수 있음을 알 수 있다.

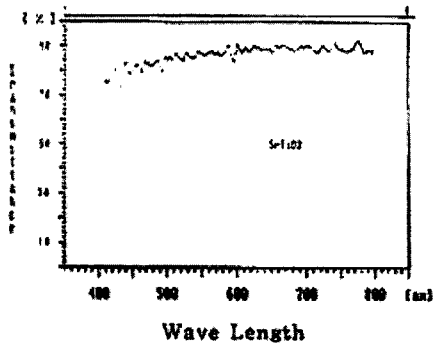


그림 5. SrTiO₃ 박막의 광 투과도
fig. 5 Transmittance of SrTiO₃ thin film

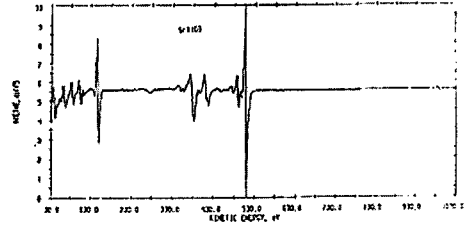


그림 6. SrTiO₃ 박막의 어닐링온도에 따른 X-RD 측정
fig. 6 X-RD analysis of SrTiO₃ thin film on annealing temperature

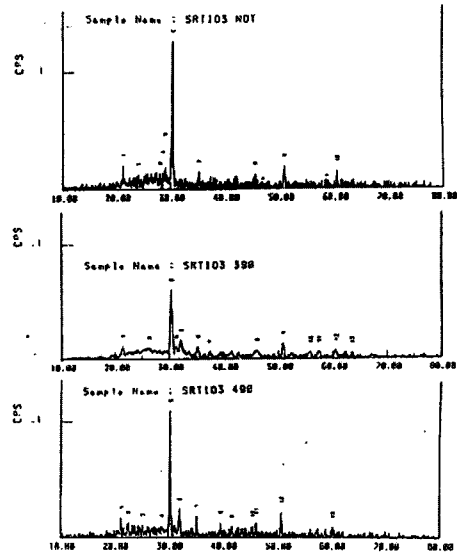


그림 7. SrTiO₃ 박막의 어닐링온도에 따른 AES 분석
FIG. 7 AES analysis of SrTiO₃ thin films on annealing temperature

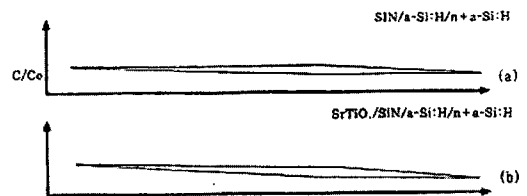


그림 8. Capacitance-Voltage 측정
fig. 8 Capacitance-Voltage measurement

또한 그림5는 SrTiO₃ 박막의 Transmittance 를 나타내고 있는데 80~90% 정도의 투과도를 갖고 있어 투명한 유전체 박막을 요하는 ELECTROLUMINESCENCE와 같은 DEVICE에도 사용 가능하다.

그림 7은 SrTiO₃ 박막의 어닐링 온도에 따른 X-ray DIFFRACTION 과 AES(Auger Electron spectroscopy) 분석으로써 어닐링 온도가 증가함에 따라 X-RD peak 치가 증가함을 알 수 있었으나 AES 분석 결과 E-Beam evaporator 로 입힌 SrTiO₃ 박막은 화합물이므로 각 원소의 용융점이 다르므로 stoichiometry(조성비)가 이루어지지 않음을 알 수 있었다. co-evaporation으로 조건을 잡아 증착 한다면 E-Beam evaporator 에서도 좋은 강유전 특성을 구할 수 있다.

비정질 실리콘 박막 형성시 가스유량, 분압비, 반응실 압력, 온도, power 등은 막질에 영향을 주는 요인으로 표4에서 나타낸 조건으로 형성된 비정질실리콘 박막의 특성은 일반적인 비정질 실리콘 박막과 유사한 optical bandgap, dark/photo conductivity, refractive index 등을 갖고있다. 그림7은 a-Si:H 및 n type a-Si:H 그리고 a-SiN:H 등과 SrTiO₃ 와 접합 했을때 C-V 특성을 나타내고 있다.

그림 8-a는 SiN/a-Si:H/n⁺a-Si:H 구조, 그림 8-b는 SrTiO₃/SiN/a-Si:H/n⁺a-Si:H의 구조에서 구한 C-V 특성으로 전압은 +20V 에서 -20V 로 scanning 한후 다시 +20 에서 -20으로 하였다. 그림에서 나타난 봐와 같이 각각의 시료에서 특성상의 큰차이는 없었으며 이는 SrTiO₃ 박막이 증착 시에도 별로 stress를 많이 받지 않은 것으로 생각된다.

연체의 유전율을 크게 하고자하는 시도는 보다 더 중요시 되고 있다. 이 시점에서 고유전상수를 갖는 강유전체 박막의 형성기법을 개발하는 연구와 강유전체 박막과 비정질 실리콘과의 접합 특성에 대한 연구는 매우 필요하다. 본 실험에서는 게이트 절연층으로 유전율이 일반 유전체에 비하여 수배 내지 수십배 높은 강유전체를 사용하기 위하여 고체 강유전체의 대표적인 물질인 ABO₃ 계 FERROVSKITE 구조를 갖는 강유전체 중 SrTiO₃의 증착조건을 설정하고 물리적인 특성과 전기적인 특성 그리고 a-Si:H 와의 접합특성을 조사하였다. 본 실험 결과에서 알 수 있는 봐와 같이 SrTiO₃ 강유전체를 E-Beam 증착기로 증착한 박막은 대부분 40~100 정도의 높은 유전율과 1~1.5 MV/cm의 항복전계를 갖고 있다. 그러나 어닐링온도가 증가함에 따라 SrTiO₃ 박막의 결정성이 좋아지고 있고, stress도 거의 없어 매우 안정된 특성을 나타내고 있어 고온으로 구동되는 소자에도 응용될 수 있겠다. 비정질 실리콘과의 계면특성은 SrTiO₃박막을 비정질 실리콘과의 접합시켜 C-V plot을 통하여 관찰하였다. 특성측정 결과에 따라 SrTiO₃ 박막은 좋은 접합 계면 특성을 나타내어 향후 MOSFET 의 게이트 절연층으로 사용할 수 있는 가능성을 확인하였다. 이상의 결과로써 본 실험에서 목적 하고자 하는 강유전체의 박막형성과 그의 응용가능성에 대한 실험결과는 SrTiO₃ 강유전체 박막은 우수한 절연특성과 비정질실리콘과의 접합 계면특성을 가지고 있음을 알 수 있었다. 이와 같은 결과를 종합해 볼 때 강유전체는 MOSFET 게이트 절연체로 사용할 경우 고집적화에 따른 신호전하의 감소를 해결하는데 매우 효과적으로 이용될 수 있으리라 기대된다.

IV. 결 론

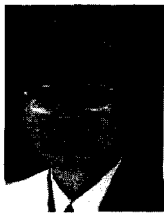
현재 강유전체에 대한 필요성이 Memory 용 Transistor ,Sensor 및 광소자 등에 매우 절실히 요구되며 그 연구가 활발히 진행되고 있다. 특히 MOSFET의 경우 기억소자에서 나오는 신호전압이 낮아 동작전압을 낮추기 위하여 게이트 절

참고문헌

- [1] Chang W. Hur, " Method of Making Thin Film Transistors", United States Patent, Patent No.5,306,653, Apr. 1994.

- [2] T.inaba, D.Takashima, "A 250mV Bit-Line Swing Scheme for a 1V 4Gb DRAM" Symposium on VLSI Circuits Digest of Technical Papers, pp99-100. 1995.
- [3] 허창우,이문기,김봉열, "강유전성 PbTiO₃ 박막의 형성 및 계면특성", 대한전자공학회 논문지, 26권 7호, pp.83-89, 1989
- [4] Ronald R. Troutaman, "Forecasting Array Yields for Large Area TFT LCD's", SID Vol. 21, pp. 197-200, 1990.
- [5] 윤재석,허창우, "게이트 산화막에 따른 n-MOSFET의 금속 플라즈마 피해", 한국해양정보통신학회 논문지 vol.3,No.2, pp. 471-475,1999.
- [6] 이규정,류광렬,허창우, "산화물 반도체 박막 가스센서 어레이의 제조 및 수율 개선", 한국해양정보통신학회 논문지 vol.6,No.2, pp. 315-322, 2002

자자소개



허창우(Chang-wu Hur)

1991년 2월 연세대학원 전자공학과 공학박사
1986년 9월~1994년 2월 금성사 중앙연구소
1994.년 3월~현재 목원대학교 IT공학부 부교수

※관심분야: 반도체공학 및 VLSI 설계