IMT-2000 단말기용 HBT 전력증폭기 설계 및 제작

정동영* · 박상완** · 정봉식***

Design and Fabrication of Power Amplifier with HBT for IMT-2000 Handsets

Dong-Young Jeong* · Sang-Wan Park** · Bong-Sik Jeong***

이 논문은 2001년도 IT장비지원사업 동아대학교 대응자금에 의해 연구되었음

요 약

본 논문은 IMT-2000 단말기용 전력증폭기의 선형성을 증가시키기 위해 기존의 선형화 기법을 사용하는 대신 선형성이 우수한 Infineon 社의 SiGe HBT를 이용하여 IMT-2000 단말기용 2단 전력증폭기를 설계하고 제작하였다. HBT의 비선형 모델은 Gummel-Poon 모델을 이용하였으며, 등가모델을 이용하여 회로 시뮬레이터인 ADS를 사용하여 DC I-V 특성과 입·출력측의 S-파라미터 특성을 살펴보았다. 시뮬레이션한 S-파라미터를 이용하여 2단 전력증폭기의 첫째단은 고이득 조건으로 정합하고, 둘째단은 고출력 조건으로 정합하였다. 시뮬레이션 결과를 바탕으로 hybrid 형태로 제작한 2단 전력증폭기는 IMT-2000 상향 주파수 대역인 1920~1980MHz에서 27.1dBm의 출력전력과 18.9dB의 전력이득, 20dB의 ACLR, 34%의 전력부가효율을 얻었다.

ABSTRACT

In this paper, a 2-stage power amplifier(PA) for IMT-2000 handset has been designed and fabricated using SiGe HBT, which has excellent frequency characteristics and linearity, to reduce size and weight instead of existing linearization techniques. DC I-V characteristics and S-parameter of SiGe HBT were simulated by Agilent circuit simulator(ADS), with large signal Gummel-Poon nonlinear circuit model. Then the output and interstage matching circuits were designed to satisfy the high power condition and the high gain condition, respectively. The experimental results showed output power of 27.1dBm and ACLR of 20dB, PAE of 34%, and linear power gain of 18.9dB over frequency ranges from 1920MHz to 1980MHz.

키워드

SiGe HBT, 전력증폭기, IMT-2000, 비선형 모델링

Ⅰ. 서 론

최근 고도화된 정보화 시대가 도래함에 따라 통신 시스템 또한 이와 결부되어 매우 빠른 속도로 발전하고 있다. 이러한 통신 시스템 기술의 발전에 따라 매우 다양한 형태의 통신 서비스가 개발 및 제공되고 있으나, 사용자 측면에서 보다 편리한 형태의 이동통신 서비스에 대한 수요가 급증하고 있으며, 음성 및 고속 데이터, 영상 등의 멀티미디어 서비스를 제공하기 위해서 개발한 것이 IMT-2000 서비스다.

*(주) Phill-IT 연구원

**(주) GT 텔레콤 주임연구원

***동아대학교 전자공학과 부교수

접수일자 : 2002. 12. 17

IMT-2000 서비스는 국제 표준화 단체인 ITU-R과 ITU-T를 중심으로 표준화를 추진중인 3세대 이동통신 시스템으로서 상향 주파수 1920~1980, 하향 주파수 2110~2170 MHz를 이용한다. IMT-2000 비동기 시스템의 규격은 3GPP에서 논의하며 현재 FDD방식의 기지국, 단말기 RF 관련 규격 및 conformance 시험을 위한 시험절차서가 제정되어 있다[1-4]. IS-95계열에 비해 스펙트럼 방출 마스크와 스펙트럼 방사기준이 더욱 엄격해졌고 또한 하나의 단말기가 사용 가능한 송신 채널 숫자가 최대 4개까지 증가함에 따라 선형성이 더욱더 요구된다. 그러나 단말기용 전력증폭기의 경우, 모듈 크기의 제한이 있으므로, feedforward나 feedback. predistorter와 같은 기존의 선형화 기법을 사용하기 어렵다[5-8]. 따라서 선형성이 우수한 소자를 사용하고 최소한의 크기를 갖는 회로로써 선형성과 이득, 출력전력을 만족하는 회로를 설계하여야 한다[9-10].

최근 전기적 특성은 화합물 반도체와 대등한 수준이나, 가격이 저렴하고, 공정이 안정적이며, 기존 실리콘 반도체 라인을 그대로 활용할 수 있는 SiGe HBT가 차세대 RF부품의 대안으로 떠오르고 있다. 특히, SiGe HBT를 이용할 경우 RF뿐 아니라 IF까지 하나의 칩으로 안정적인 양산이 가능하기 때문에 대량수요가 예상되는PCS/IMT-2000 듀얼밴드 단말기, GPS 및 ITS 단말기 등을 중심으로 SiGe HBT one-chip RFIC 시장이 대규모로 형성될 것으로 전망된다.

따라서 본 논문에서는 높은 전류이득과 선형성을 갖는 Infineon 社의 SiGe HBT인 BFP450과 BFP490을 이용하여 IMT-2000 단말기용 2단 전력증폭기를 설계하고 제작하였다.

II. 비선형 모델링

비선형 소자는 시간영역에서 물리적인 의미를 갖는 소자이며, I-V 입·출력간의 비선형성으로 인해 주파수 영역에서 고조파를 생성한다. 즉 원래 신호 이외의 대역에서 주기적인 고조파 성분이 나타나기 때문에 원래의 주파수의 배수 성분과 관련되어 주파수 영역에서 왜곡을 일으킨다. 따라서 단순히 S 파라미터를 배열한 선형소자 파라미터가 아니라, 반도체 구조자체에 근거한 형태의 비선형 소자 파라미터를 이용하여 Harmonic Balance에 기초한 비선형 시뮬레이션을 해야 한다. 즉, 비선형 곡선특성을 넓은 범위에서 처리할 수 있도록 수치 해석적인 함수 형태의 fitting이 필요하다. 이러한 비선형 모델은 주파수 범위나 용도에 따라 다양한 종류가 존재하며, 사용자는 자신의 목적에 부합하는 모델을 먼저 선택 후, 해당 모델에 대한 소자 파라미터 파일을 구하거나 측정을 통해 구해야 한다.

본 논문에서 사용한 SiGe HBT는 제조사인 Infineon 社에서 제공한 SPICE 파라미터와 package 등가회로를 바탕으로 Gummel-Poon model을 사용하여 회로 시뮬레이터인 HPADS로 모델링하였다. HPADS를 이용하여 시뮬레이션 한 BFP450과 BFP490의 DC I-V특성은 각각 그림 1과 2와 같다. 또한 Parameter analyzer (HP4155A)를 사용하여 측정한 이들의 DC I-V 특성은 각각 그림 3과 4로 측정되었다. 측정은 Vce의 sweep 범위와 Ibb의 step 범위를 결정한 후 Ibb에 따른 Vce에 대한 Ice를 구하였다. 그림 3은 Vce를 0에서 4V 까지 0.1V씩 증가함에 따라 0~1.7mA의 Ibb 범위에서 0.1mA씩 증가하면서 BFP450의 Ice 를 측정한 결과이다. 여기서 HP4155A는 각 단자의 최대 입력전류가 100mA이기 때문에 1.5mA 이상의 Ibb에 대해서는 display 되지 않았다. 그림 4는 0.01mA~1.41mA의 Ibb 범위에서 0.2mA씩 증가하면서 BFP490을 측정한 결과이다. BFP490의 경우에도 1.21mA 이상의 Ibb에 대해서 display 되지 않았다.

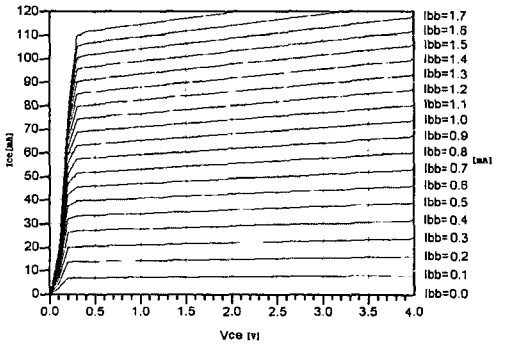

그림 1. BFP450 I-V 시뮬레이션 결과
Fig. 1 Simulated I-V curves of BFP450

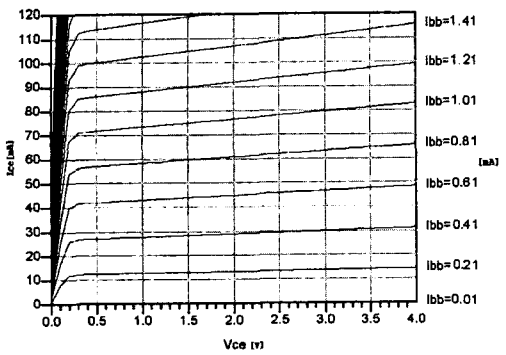

그림 2. BFP490 I-V 시뮬레이션 결과
Fig. 2. Simulated I-V curves of BFP490

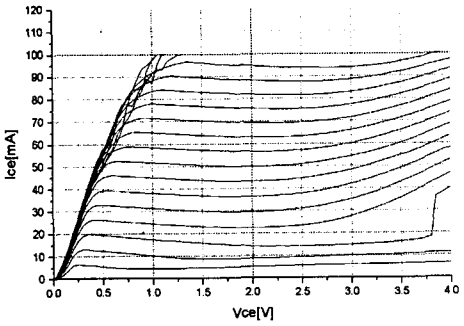

그림 3. BFP450 I-V 측정 결과
Fig. 3 Measured I-V curves of BFP490

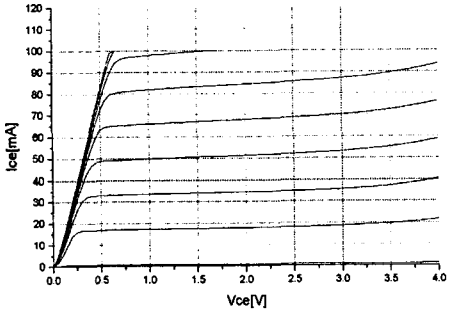

그림 4. BFP490 I-V 측정 결과
Fig. 4 Measured I-V curves of BFP490

시뮬레이션 결과와 측정 결과를 비교해 보면, BFP450은 컬렉터 전압 2V, 베이스 전류 0.5mA에서 측정결과가 시뮬레이션 결과보다 1mA 정도 높게 나타났다. 컬렉터 전압 3V, 베이스 전류 0.5mA에서 A급으로 설계할 때, 시뮬레이션한 컬렉터 전류는 37mA로 나타났고, 이는 측정결과인 41mA보다 4mA 정도 낮게 나타났다. BFP490은 컬렉터 전압 2V, 베이스 전류 1.01mA에서 측정결과가 시뮬레이션 결과보다 6mA 정도 낮게 나타났다. 컬렉터 전압 3V에서는 측정결과가 4mA로 감소하는 결과를 보여주고 있다. 이는 트랜지스터가 온도에 민감한 특성을 가지고 있는 반면, 시뮬레이션 상에는 특정온도로 고정되어 있기 때문에 생기는 오차로 보인다.

III. 전력증폭기 설계 및 제작

앞 절에서 기술된 모델 파라미터를 바탕으로 모델링된 능동소자를 DC 시뮬레이션을 수행하여 증폭기의 동작점을 결정하고, 정합회로를 연결하여 회로를 설계하였다. 표 1은 3GPP TSG를 고려한 IMT-2000 단말기용 전력증폭기의 주요 설계 사양이다[1-4].

출력전력은 Class B에서 24dBm으로 제한되기 때문에 듀플렉스 손실 3dB를 고려하여 27dBm으로 하였고, 이득은 입력이 3dBm 일 때 27dBm 출력을 위해 24dB로 하였다.

표 1. 전력증폭기 설계 사양
Table. 1 Design specification of power amplifier

항목	사양
동작 주파수	1920-1980 MHz
출력전력	27 dBm
전력이득	24 dB
전력 부가효율	35 %
ACLR	33 dB

BFP450과 BFP490는 컬렉터와 이미터 사이에 걸리는 최대 전압이 4.5V 이하이다. 그래서 컬렉터-이미터 전압은 3V로 설정하였다. 바이어스는 전력증폭기의 선형성을 고려하여 출력 왜곡 특성이 적은 A급으로 하였고, 컬렉터-이미터 전류는 1단에서 40mA, 2단에서 200mA로 정하였다. 최대출력을 얻기 위하여 입출력 정합회로와 단간 정합회로를 삽입하여 전력증폭기를 2단으로 설계하였다. 50Ω의 입출력 포트에 연결되는 증폭기 첫째단의 정합 이전의 임피던스

는 그림 5와 같이 입력측이 10.1+j37.55Ω, 출력측이 20.7+j32.9Ω이다. 이때 선형이득은 9.42dB이다. 이를 13dB의 이득으로 정합한 회로가 그림 6이다. 이때 입출력 반사 손실은 그림 7과 같이 입력측이 32dB, 출력측이 22dB이다.

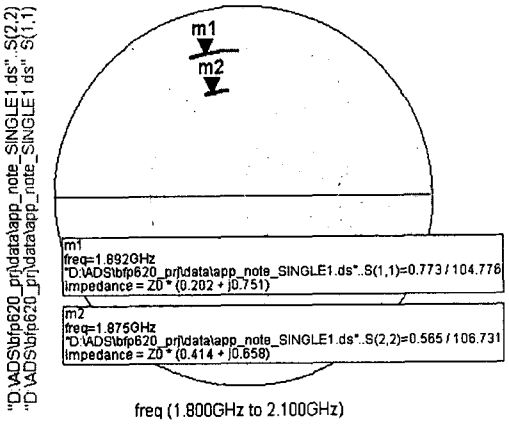

그림 5. 매칭전 첫째단 증폭기의 반사손실
Fig. 5 Return loss of 1st stage amplifier before matching

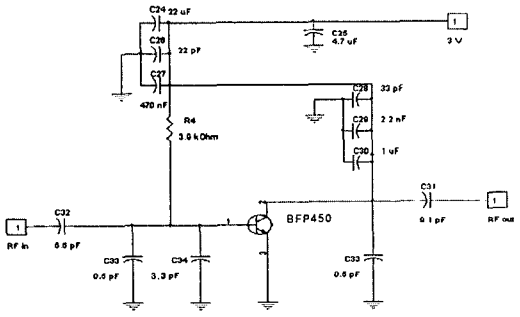

그림 6. 첫째단 증폭기 회로도
Fig. 6 Schematic of 1st stage amplifier

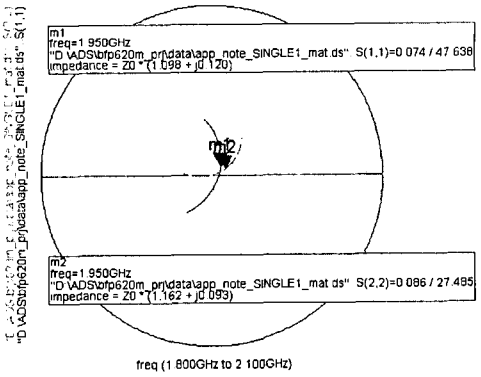

그림 7. 매칭된 첫째단 증폭기의 반사손실
Fig. 7 Return loss of 1st stage amplifier after matching

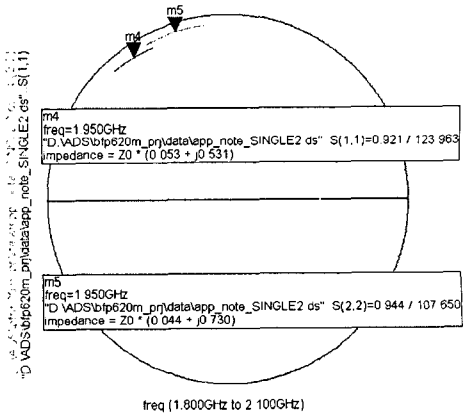

그림 8. 매칭전 둘째단 증폭기의 반사손실
Fig. 8 Return loss of 2nd stage amplifier before matching

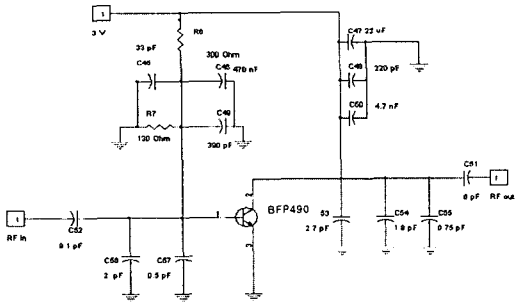

그림 9. 둘째단 증폭기 회로도
Fig. 9 Schematic of 2nd stage amplifier

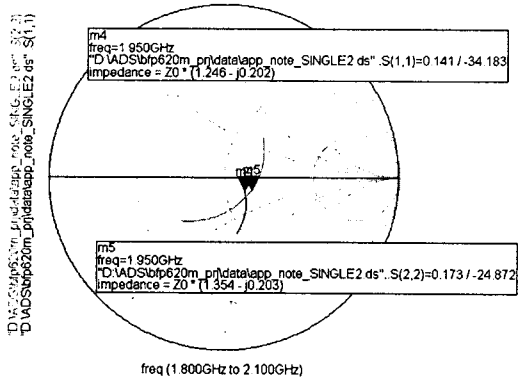

그림 10. 매칭된 둘째단 증폭기의 반사손실
Fig. 10 Return loss of 2nd stage amplifier after matching

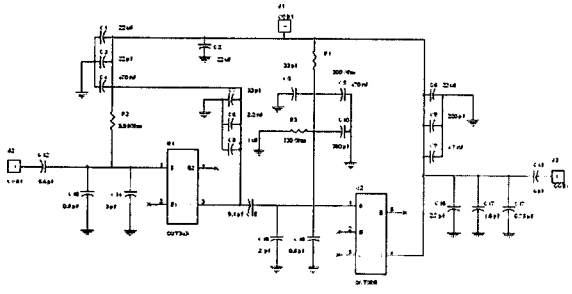

그림 11. 2단 전력증폭기 회로
Fig. 11. Schematic of 2 stage amplifier

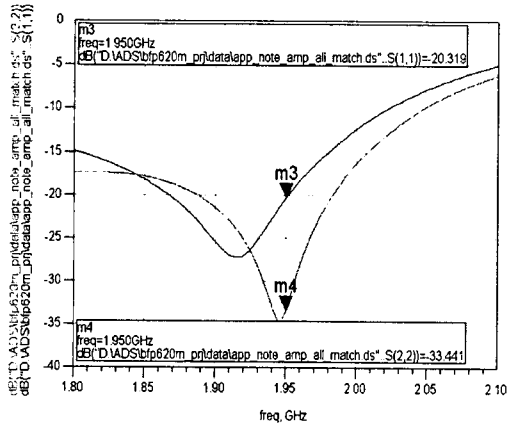

그림 12. 2단 증폭기의 입출력 반사손실
Fig. 12 Input and output return loss of 2 stage amplifier

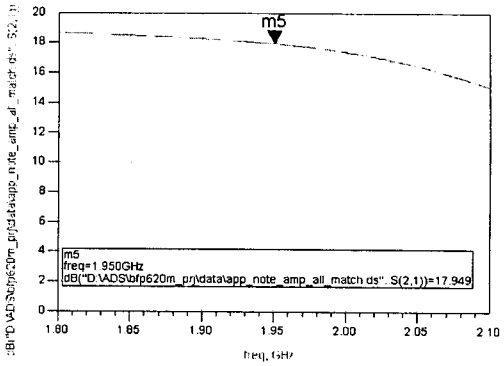

그림 13. 2단 증폭기의 전력 이득
Fig. 13 Power gain of 2 stage amplifier

둘째단 증폭기의 매칭 이전의 입출력 임피던스는 그림 8과 같이 입력측이 2.65+j27.5Ω, 출력측이 2.2+j48.3Ω이다. 이때 전력이득은 -8.6dB이다. 그림 9는 5dB의 이득으로 정합한 회로이다. 이때 입출력 반사 손실은 각각 17dB와 15.3dB, 전력이득은 4.9dB이다. 그림 10은 매칭한 증폭기 둘째단의 입출력 반사손실을 보여주고 있다.

그림 11은 2단 전력증폭기의 전체 회로이다. 각단의 베이스측은 λ/4를 연결하여 RF 차단 효과를 주었고 동시에 안정도를 향상시켰다. 전원단의 잡음과 AC성분을 제거하기 위해 탄탈 커패시터를 바이패스 커패시터로 사용하였다. 입출력 정합회로와 단간 정합회로는 마이크로스트립라인과 커패시터를 이용하여 구현하였다.

설계한 2단 전력증폭기의 특성은 그림 12와 13과 같이 20.3dB의 입력 반사손실과 33.4dB의 출력 반사손실, 17.95dB의 전력이득을 갖는다.

그림 14는 가로 4.8cm, 세로 3.2 cm로 제작한 2단 전력증폭기이다. 제작에 사용한 기판은 MX0250S T0508CHCH 로서 비유전율이 2.5, 탄젠트 손실이 0.0017, 유전체 두께가 20 mil이다.

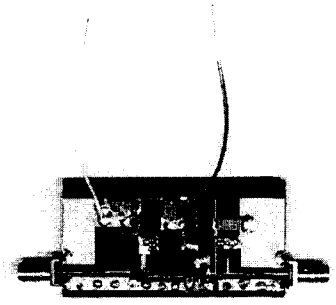

그림 14. 제작한 증폭기
Fig. 14 fabricated 2 stage amplifier

IV. 실험 및 고찰

그림 15와 그림 16은 제작한 증폭기를 Network Analyzer(HP8753D)로 측정한 전력이득과 출력전력으로 전력 이득은 18.9dB이다. 출력전력은 P_{1dB}로 나타내며 전력이득이 1dB 떨어지는 지점에서의 출력전력을 나타낸다. 그림 16에서 입력 전력이 9dBm일 때 이득이 1dB 떨어지는 지점이므로 이때의 전력이 27.1dBm이다.

그림 17과 18은 network analyzer(HP8753D)로 측정한 입출력 반사계수이다. 그림 17은 IMT-2000 상향 주파수인 1920~1980MHz에서의 입력측 반사손실을 측정한 것이고, 그림 18은 IMT-2000 상향주파수의 중심주파수인 1950MHz 에서의 출력측 반사손실을 측정한 것이다. 이때 입력측 임피던스는 1980MHz에서 71+j32.1Ω, 출력측 임피던스는 1950MHz에서 49.5-j9.1Ω이다.

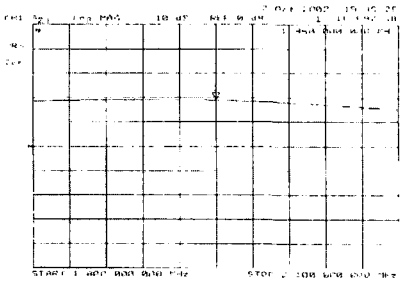

그림 15. 2단 증폭기의 전력 이득
Fig. 15 Power gain of 2 stage amplifier

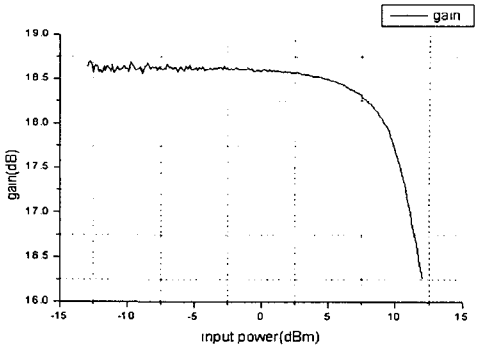

그림 16. 2단 증폭기의 출력전력
Fig. 16 Output power of 2 stage amplifier

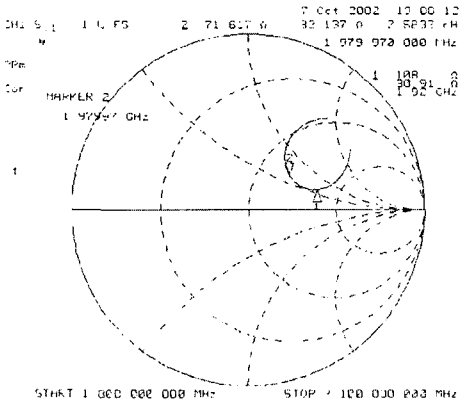

그림 17. 2단 증폭기의 입력 반사손실
Fig. 17 Input return loss of 2 stage amplifier

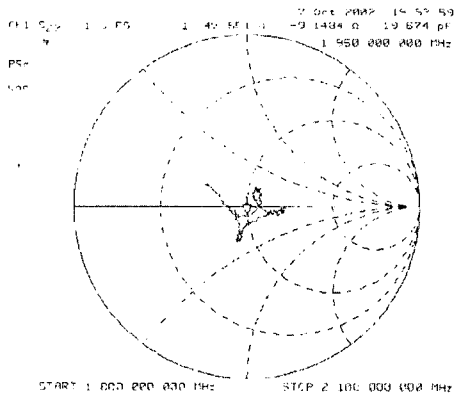

그림 18. 2단 증폭기의 출력 반사손실
Fig. 18 Output return loss of 2 stage amplifier

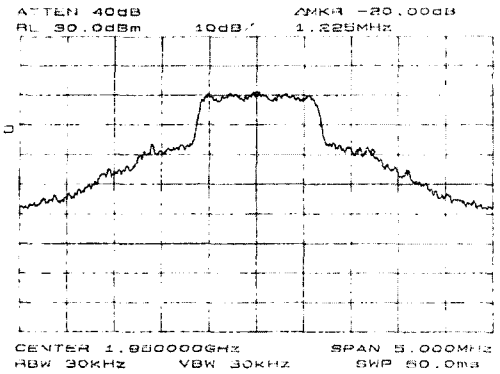

그림 19. 2단 증폭기의 ACLR
Fig. 19 ACLR of 2 stage amplifier

표 2. 전력증폭기의 설계치와 측정치 비교
Table. 2 Comparison of designed and fabricated power amplifiers

항목	설계사양	제작결과
동작 주파수	1920-1980MHz	1920-1980MHz
출력전력	27 dBm	27.1 dBm
전력이득	24 dB	18.9 dB
전력부가효율	35 %	34 %
ACLR	33 dB	20 dB

그림 19는 제작한 전력증폭기를 CDMA 소스(HP4432B)와 spectrum analyzer(HP8563EC)로 측정한 ACLR로서 20dB를 나타내고 있다. 이는 사양보다 13dB 낮은 값으로 27.1dBm의 출력을 얻기 위해 입력을 9dBm까지 증가하면 CDMA 소스 자체의 ACLR이 35dB가 되므로 증폭기의 출력측 ACLR이 설계 사양보다 낮았다. 이는 이득을 5dB 정도 높여 입력을 낮춘다면 사양을 만족할 것으로 생각한다. 표 2는 설계사양과 제작 결과를 비교한 것이다.

V. 결 론

본 논문에서는 IMT-2000 단말기용 전력증폭기의 선형성을 증가시키기 위해 선형성이 우수한 Infineon 社의 SiGe HBT인 BFP450과 BFP490을 이용하여 IMT-2000 상향 주파수에서 사용할 수 있는 2단 전력증폭기를 하이브리드 형태로 제작하였다. 설계는 Gummel-Poon 모델의 대신호 파라미터를 바탕으로 HPADS를 이용하여 시뮬레이션 하였고, 최대 출력을 낼 수 있는 임피던스 지점을 찾아 정합하였다. 제작한 증폭기는 27.1dBm의 출력전력과 18.9dB의 전력이득, 그리고 34%의 부가효율과 20dB의 ACLR을 얻었다. 제작한 전력증폭기의 출력전력와 부가효율은 설계 사양에 만족하고 있으나, 전력이득은 5dB 정도, ACLR은 13dB 정도 낮게 나타났다. ACLR은 5dB 정도 전력이득을 높인다면 만족할 것으로 생각한다.

참고문헌

[1] TS25.104 Technical Specification Group Radio Access Networks; UTRA (BS) FDD; Radio transmission and Reception, 2002.

[2] TS25.101 Technical Specification Group Radio Access Networks; UE Radio transmision and Reception(FDD), 2002.

[3] TS25.141 Technical Specification Group Radio Access Networks; Base station conformance testing(FDD), 2002.

[4] TS34.121 Technical Specification Group Terminal; Terminal Conformance Specification; Radio transmission and reception (FDD), 2002.

[5] M, Nakayama et al.,"An Amplitude and Phase Linearizing Technique for Linear power Amplifiers," Microwave Journal, pp. 100-104, Mar., 1996.

[6] K. Yamauchi et al., "A Novel Series Diode Linearizer for Mobile Radio Power Amplifiers," IEEE MTT-S International Microwave Symposium Digest, pp.831-834, 1996.

[7] Stephen A. Mass, Nonlinear Microwave Circuits, Artech House.

[8] 박응희, 초고주파 대역 증폭기의 혼변조 특성에 따른 Predistorter 선형화기 설계에 관한 연구, 서강대학교 박사논문, 1999.

[9] 이성민, 김창, "IMT-2000 단말기용 2단 전력증폭기 설계 및 제작," 레이저 공학, Vol.11, No.11, 2000.

[10] 박성용, SiGe HBT를 이용한 IMT-2000 단말기용 가변이득 증폭기 설계 및 제작, 경희 대학교 석사 논문, 2001.

저자소개

정동영(Dong-Young Jeong)

2001년 2월 동아대학교 전자공학과 졸업(학사)
2003년 2월 동아대학교 대학원 전자공학과 졸업(석사)
2003년 2월~현재 Phill-IT 연구원

※관심분야: RF 전력증폭기, DSRC 시스템

박상완(Sang-Wan Park)

2001년 2월 동아대학교 전자공학과 졸업(학사)
2003년 2월 동아대학교 대학원 전자공학과 졸업(석사)
2003년 2월~현재 GT 텔레콤 주임연구원

※관심분야: RF 전력증폭기, DSRC 시스템

정봉식(Bong-Sik Jeong)

1987년 2월 경북대학교 전자공학과 졸업(학사)
1990년 2월 KAIST 전기및전자공학과 졸업(석사)
1995년 2월 KAIST 전기및전자공학과 졸업(박사)
1995년 1월~1997년 2월 LG전자 리빙시스템연구소 선임연구원
1997년 3월~현재 동아대학교 전기전자컴퓨터공학부 부교수

※관심분야: 전자파해석, RF 회로, 안테나