
2.4GHz CMOS 저잡음 증폭기

최혁환* · 오현숙* · 김성우* · 임채성* · 권태하*

Design of a 2.4GHz CMOS Low Noise Amplifier

Hyek-Hwan Choi* · Hyun-Suk Oh* · Sung-Woo Kim* · Chae-Sung Lim* · Tae-Ha Kwon*

이 논문은 2001학년도 부경대학교 기성희 학술연구조성비에 의하여 연구되었음

요 약

본 논문에서는 CMOS 기술을 이용하여 2.4GHz ISM 주파수 대역의 LNA를 설계하였다. 캐스코드 증폭기를 이용하여 잡음을 억제하고 이득을 향상시켰으며 캐스코이드의 공통 소스 증폭기의 출력을 캐스코드와 병렬로 연결되는 MOS의 입력으로 연결하여 IM3를 감소시키고자 하였다. 제안된 저잡음증폭기는 3.3V의 전원을 공급하는 Hynix 0.35 μ m 2-poly 4-metal CMOS 공정을 이용하여 설계되었다. HSPICE Tool을 이용하여 시뮬레이션 하여 13dB의 이득과 1.7dB의 잡음지수, 약 8dBm의 IIP3, -31dB와 -28dB의 입·출력 매칭특성을 확인하였다. 이 때 reverse isolation은 -25dB, 전력사용은 4.7mW이었다. Mentor를 이용한 Layout은 2 \times 2 μ m 이하의 크기를 갖는다.

ABSTRACT

In this paper, we proposed low noise amplifier for 2.4GHz ISM frequency with CMOS technology. The property of noise and gain is improved by cascode architecture. The architecture, which common source output of cascode is connected to input of parallel MOS, reduce IM. The LNA results based on Hynix 0.35 μ m 2poly 4metal CMOS processor with a 3.3V supply. It achieves a gain of 13dB, noise figure of 1.7dB, IP3 of 8dBm, Input/output matching of -31dB/-28dB, reverse isolation of -25dB, and power dissipation of 4.7mW with HSPICE simulation. The size of layout is smaller than 2 \times 2mm with Mentor.

키워드

2.4GHz, CMOS, LNA, Cascode, IP3

1. 서 론

최근 들어 300MHz에서 2.5GHz까지의 주파수 대역폭을 활용하는 개인휴대통신이 발전함에 따라, 저전압, 저전력 RF(Radio Frequency) 소자 및 회로 기술을 구현하는 문제가 매우 중요하게 되었다. 이에 따라 저전압, 저전력을 실현함과 동시에 높은 RF 대역에서 동작이 가능한 무선 단말기의 SOC(System On Chip)에 대한 연구가 활발히 진행되고 있다.

그 중 블루투스(Bluetooth)는 디지털 기기 간 표

준 무선통신 기술로 가장 연구가 활발히 진행되고 있는 단거리 무선통신 규약으로, 300M~30GHz 대역의 전자파인 RF 대역에 포함되는 2.4GHz의 ISM(Industrial Scientific Medical; 산업 및 의료용) RF주파수를 이용한다.

RF 집적회로를 구현하는 소자는 대부분 GaAs Bipolar, SiGe HBT 등이었지만, CMOS로 1~2GHz 구현이 가능해지면서 Si를 이용한 CMOS의 이용은, GaAs, SiGe가 갖는 공정상의 한계를 극복할 수 있는 대안으로 대두되었다. CMOS의 이용은 아날로그

및 디지털 칩을 단일 칩 내에 구현 가능하므로, 수신단을 온칩화함으로써 칩을 소형화시킬 수 있다. 뿐만 아니라, Si를 이용하여 수율을 높이고 단가를 낮출 수 있는 장점을 가지고 있다. 그리고 CMOS의 단채널의 빠른 발전으로 더욱 높은 주파수에서의 가능성도 활발히 연구되고 있다. [1]-[2]

저잡음증폭기(Low Noise Amplifier)는 큰 잡음원에 노출된 매우 약한 송신신호를 받아 증폭시킨 다음 주파수 혼합기에 보내게 된다. 첫 단에서 발생한 잡음은 다음 단계에 계속적으로 증폭되어 영향을 주기 때문에, 전체 시스템에서 첫 단의 잡음특성은 수신기 전체 잡음 특성을 좌우한다고 할 수 있다. 그러므로 수신단 첫 단계에 저잡음증폭기(Low Noise Amplifier)를 두어 전체 시스템의 잡음을 최소화시킴으로써 고감도의 수신단을 구성할 수 있다.

따라서 이 논문에서는 SOC에 적합한 CMOS를 이용하여 2.4GHz 대역의 블루투스의 규격에 맞는 저잡음증폭기를 설계하였다.

II. 일반적인 저잡음증폭기

2-1. 수신단 구조

일반적으로 저잡음증폭기가 사용되는 휴대 무선통신 수신단은 그림 1.과 같은 구조로 구성되어 있다.

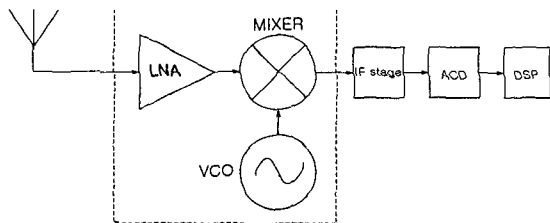


그림 1. 저잡음증폭기를 포함한 무선통신 수신단
Fig. 1 Wireless telecommunication receiver which contains LNA

그림 1. 나타난 수신단의 잡음 영향을 수식으로 풀어보면 다음과 같은 수식(1)로 나타낼 수 있다.

$$F = F_1 + \frac{F_2 - 1}{G_1} + \frac{F_3 - 1}{G_1 G_2} + \dots + \frac{F_N - 1}{\prod_{n=1}^{N-1} G_n} \quad (1)$$

식(1)에서 첫 단 이후의 블록은 전단의 이득값으로 나누어지므로 전단의 이득이 클수록 잡음이 감소하고 있으나, 첫 번째 블록의 잡음 F_1 은 이득값에 상관없이 잡음에 그대로 영향을 미치게 된다. 첫단의 이득이 클수록, 잡음이 적을수록 회로 전체 시스템의 잡음이 감소하게 되므로, 첫단의 이득과 잡음값을 최적화 시키는 저잡음증폭기를 첫 단으로 구성하면 고감도 수신기를 설계할 수 있다.

수신단의 첫단에 위치한 저잡음증폭기는 큰 잡음원에 노출된 아주 미소한 신호($0.031\mu \sim 60mV$)를 안테나 및 듀플렉서를 통해서 받아들여 잡음을 최대한 줄이면서 원하는 주파수 대역만을 선별하여 증폭시켜서 뒷 단의 믹서에 공급해 준다.

2-2. 저잡음증폭기 동작 특성

LNA의 일반적인 특성을 표 1.에 나타내었다.

표 1. 저잡음증폭기의 일반적인 특성
Table. 1 General characteristics of LNA

Impedance matching of In/Output	50Ω
Gain	10~20 dB
NF	1~3dB
IP3	-10dBm
Reverse Isolation	≈ 20dB
Power Consumption	≈ 10mW

잡음에 대한 영향을 나타내는 NF의 정의는 수식(2)-(4)를 통해서 나타낼 수 있다.

$$F = \frac{\text{총출력단잡음}}{\text{소스저항}(50\Omega)\text{에 의한출력단잡음}} \quad (2)$$

$$NF = 10 \log F \quad (3)$$

$$NF = 10 \log \frac{[\frac{S}{N}]_{IN}}{[\frac{S}{N}]_{OUT}} \quad (4)$$

잡음지수(NF)는 수식(2)의 입력단과 출력단의 잡음비를 나타낸 Noise factor(F)를 데시벨(dB)로 표현한 값으로, 전체 시스템의 SNR(signal-to-noise ratio)이 외부에서 생긴 잡음 요소에 의해 얼마만큼 감소했는지를 나타낸다.

IIP3(3rd Intercept Point)는 시스템의 선형성(linearity)을 나타내는 지표로, 3차 혼 변조(IM3) 성분이 포화되지 않고 계속 증가할 경우, 기본파 전력 출력성분과 전력점이 같아지는 지점의 입력전력으로 정의된다. IM3 성분이 기본파 성분보다 커지면 변조된 신호가 더 커지게 되므로 원하는 주파수 대역에서의 사용은 더 이상 의미가 없어진다. 그림 2.에 IIP를 나타내었다.

입력신호가 인접한 두개의 신호 주파수를 가지는 경우 증폭기의 비선형성에 의해 입력과 출력은 수식(5)-(6)과 같이 표현된다.

$$+ \frac{3}{4} \alpha_3 A^3 \cos(2\omega_1 - \omega_2)t + \frac{3}{4} \alpha_3 A^3 \cos(2\omega_2 - \omega_1)t + \dots \quad (6)$$

만약 $\alpha_1 \gg \frac{9}{4} \alpha_3 A^2$ 라고 가정하면 기본파 성분과 IM3 성분은 수식(7)-(8)과 같다.

$$\text{기본파 성분}(\omega_1, \omega_2) : \alpha_1 A \quad (7)$$

$$\text{IM3 성분}(2\omega_1 - \omega_2, 2\omega_2 - \omega_1) : \frac{3}{4} \alpha_3 A^3 \quad (8)$$

IIP3의 정의에 따라 기본파 출력 전력과 IM3의 출력전력이 같아지는 전력점을 구하면 수식(9)-(10)으로 표현할 수 있다.[4][5]

$$|\alpha_1| A_{IIP3} = \frac{3}{4} |\alpha_3| A_{IIP3}^3 \quad (9)$$

$$(IIP3) A_{IIP3} = \sqrt{\frac{4}{3} \left| \frac{\alpha_1}{\alpha_3} \right|} \quad (10)$$

저전력이 주요한 특성으로 대두되면서 전력소모를 줄이는 것이 중요하다. 전력소모와 잡음의 정합점이 많이 떨어져 있으므로 두 요소 사이의 최적점을 갖는 MOSFET의 채널 폭을 찾아 전력을 줄이도록 한다.

III. 저잡음증폭기 설계

캐스코드 구조는 저잡음증폭기에 가장 널리 쓰이고 있는 기본구조이다. 캐스코드 구조는 공통소스 MOS(M1)와 공통게이트 MOS(M2)를 직렬로 연결한 구조이다. M2는 구조적으로 밀러 효과를 감소시킴으로써 저잡음증폭기의 reverse isolation을 향상시키는 중요한 역할을 한다. 저잡음증폭기 뒷단에 위치하는 Mixer에서 발생하는 LO 누설성분에 의한 영향을 최소화하고, 출력에서 입력으로의 피드백 성분을 최소화하여 회로의 안정성을 향상시키므로 캐스코드 구조를 사용하면 발진 가능성이 줄어들게 된다. 뿐만 아니라 식(11),(12)에서 나타난 것과 같이, 이 구조의 전달컨덕턴스는 소스 인덕터에만 의존하므로

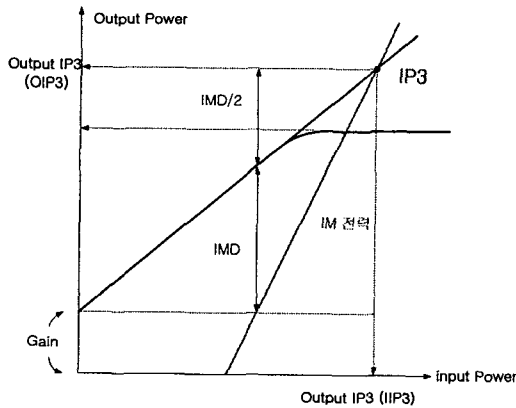


그림 2. IIP3 그래프 [3]
Fig. 2 Graph for IIP3 [3]

$$x(t) = A \cos \omega_1 t + A \cos \omega_2 t \quad (5)$$

$$y(t) = \left(\alpha_1 + \frac{9}{4} \alpha_3 A^2 \right) A \cos \omega_1 t + \left(\alpha_1 + \frac{9}{4} \alpha_3 A^2 \right) A \cos \omega_2 t$$

바이어스에 독립적이라는 장점을 갖고 있다.

$$G_m = \frac{1}{j\omega L_s} \quad (11)$$

$$A_v = -G_m R_L \quad (12)$$

이와 같은 캐스코드 구조의 장점에 M3를 추가하여 IIP3 특성을 개선시킨 저잡음증폭기를 그림 3에 제안하였다.

그림 3의 RF 입력단에서 본 입력임피던스는 그림 4와 같이 등가회로를 구성하여 수식(13)-(15)로 유도할 수 있다.

$$Z_i = \frac{V_i}{i} \quad (13)$$

$$V_i = (j\omega L_g)i + j\omega L_s(i + g_m \frac{i}{j\omega C_{gs}}) + (\frac{1}{j\omega C_{gs}})i \quad (14)$$

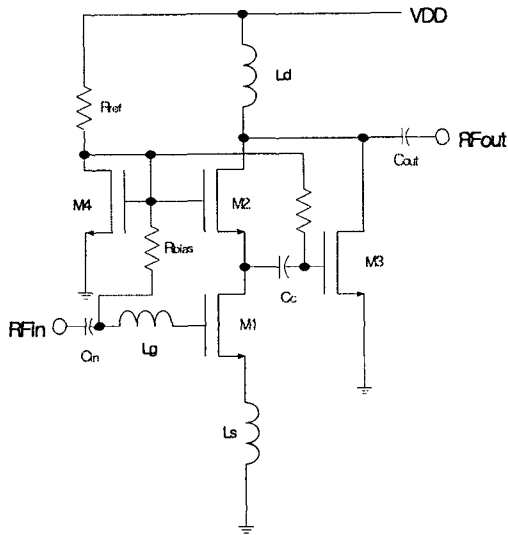


그림 3. 제안된 저잡음증폭기
Fig. 3 The proposed Low Noise Amplifier

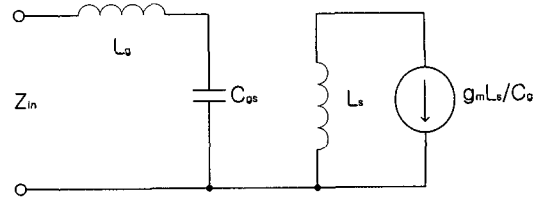


그림 4. RF 입력단에서 본 입력임피던스 등가회로
Fig. 4 Equivalent circuit of Input Impedance which be faced in RF input termination

$$Z_i = j\omega(L_g + L_s) + \frac{1}{j\omega C_{gs}} + g_m \frac{L_s}{C_{gs}} = s(L_g + L_s) + \frac{1}{sC_{gs}} + g_m \frac{L_s}{C_{gs}} \quad (15)$$

식(15)에서 수식(16)의 주파수를 만족하여 허수성분을 제거하게 되면, 수식(17)에서 50Ω의 입력임피던스를 얻을 수 있다.

$$\omega_c = \frac{1}{\sqrt{(L_g + L_s)C_{gs}}} \quad (16)$$

$$R_s = g_m \frac{L_s}{C_{gs}} \approx \omega_c L_s \quad (17)$$

여기서 L_g 를 이용하여 원하는 주파수 매칭을 시켜주고 L_s 의 튜닝과정을 통해 50Ω 임피던스 매칭을 맞추어 신호 전달을 최대화시킨다. 그림 5와 그림 6에 L_g 와 L_s 의 변화에 따른 매칭 변화 결과를 나타내었다.

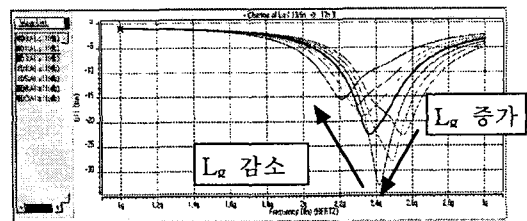


그림 5. L_g 변화에 따른 매칭 변화
Fig. 5 Matching changement by L_g

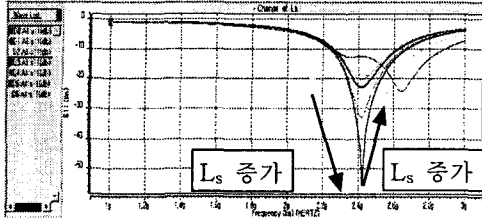


그림 6. L_s 변화에 따른 매칭 변화
Fig. 6 Matching changement by L_s

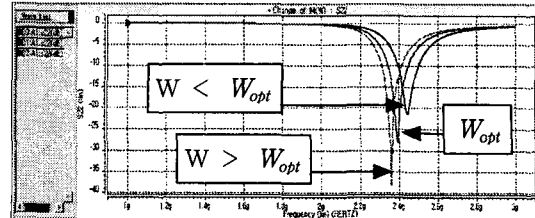


그림 8. 채널 폭 변화에 따른 출력 매칭 변화
Fig. 8 Output matching changement by channel width

각 MOS의 채널 폭은 수식(18)에 의해 산출된 값을 시뮬레이션을 통하여 최적화하였다[1].

$$W_{opt} = \frac{1}{\frac{2}{3} \omega_o L_{eff} C_{ox} R_s Q L_{opt}} \quad (18)$$

수식(18)에서 ω_o 는 2.4GHz의 값을 대입하였으며, L_{eff} 와 C_{ox} 는 Hynix 0.35 μ m 공정 파라미터값을 이용하였다. 고주파에서 동작하는 MOS의 잡음에 가장 큰 영향을 게이트 전류 잡음을 최소화 시키면서 전력을 줄이기 위하여서는 채널 폭을 감소시키면 되지만, 채널 폭을 줄이면서 충분한 이득을 유지하기 위해 수식(18)이 제안되었다. 제안한 채널 폭 변화를 변화시켰을 때의 매칭의 변화를 그림 7.과 그림 8.에 나타내었다. 수식(18)에 의한 채널 폭을 가질 경우 2.4GHz에서 입·출력 매칭이 잘 이루어지고 있으며 매칭값도 뛰어남을 알 수 있다. 출력매칭의 경우에는 채널 폭을 증가시킬수록 매칭값은 뛰어나지만 매칭 주파수가 낮아지는 것을 확인할 수 있다.

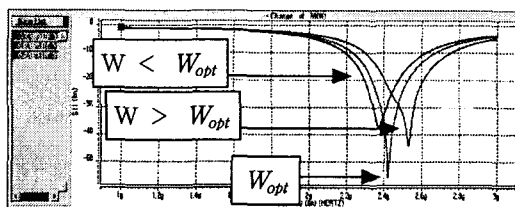


그림 7. 채널 폭 변화에 따른 입력 매칭 변화
Fig. 7 Input matching changement by channel width

그림 3.의 출력단은 스미스 차트를 이용하여 50 Ω 임피던스 매칭을 최적화하고, 부하임피던스는 인덕터를 이용하여 구현한다. 인덕터를 이용하면 기생커패시턴스와 원하는 주파수에서 공진하여 신호를 최대한로 전달할 수 있다.

M3를 추가하면 캐스코드 구조를 통한 전류인 수식(19)와 캐스캐이드 구조를 통해 흐르는 전류인 수식(20)를 얻을 수 있다. 두 구조로 나누어져 흐른 전류는 수식(21)의 표현과 같이 출력에서 합해진다. 비선형성을 나타내는 수식(21)의 세 번째 항인 3차항의 위상차에 의해, IIP3를 개선시킬 수 있다.

$$i_{M1-M2}(v_i) = a_1 v_i + \frac{a_2}{2!} v_i^2 + \frac{a_3}{3!} v_i^3 \quad (19)$$

$$i_{M1-M3}(v_i) \approx i_{M3}(-v_i) = -g_{m3} v_i + \frac{g_{m3}}{2!} v_i^2 - \frac{g_{m3}}{3!} v_i^3 \quad (20)$$

$$i_o(v_{in}) = (a_1 - g_{m3}) v_{in} + (a_2 + \frac{g_{m3}}{2!}) v_{in}^2 + (a_3 - \frac{g_{m3}}{3!}) v_{in}^3 \quad (21)$$

회로의 입·출력단 2단 구조의 연결에 사용된 C_{in} , C_c , C_{out} 은 DC blocking 커패시터이고, M4로 전류거울을 구성하여 M1, M2, M3 MOS의 바이어스를 조절하였다.[4]-[6]

푸리에 변환을 이용하여 입력 신호 및 기본파와 3차항의 출력 신호 크기를 추출하여 다음의 수식(22)-(24)를 통하여 전력을 구하였다. 2.4GHz 주파수

대역에서의 입·출력 신호, 2.39GHz에서 3차항의 출력 신호를 각각 얻었다.

$$P_{in} = \frac{\left[\frac{2 \times \text{fft}_{mag}(v_{in})}{\sqrt{2}} \right]^2}{50} \quad (22)$$

$$P_{out} = \frac{\left[\frac{2 \times \text{fft}_{mag}(v_{out})}{\sqrt{2}} \right]^2}{50} \quad (23)$$

$$P_{im3} = \frac{\left[\frac{2 \times \text{fft}_{mag}(v_{out})}{\sqrt{2}} \right]^2}{50} \quad (24)$$

IV. 시뮬레이션 결과

그림 9는 transient 해석 결과를 나타낸 것으로, 10mW의 입력 신호를 가한 경우 80mW 이상, netlist 확인 결과에 의하면 100mW 정도의 출력을 보이고 있으므로, 10배의 증폭을 보여준다.

그림 10는 원하는 주파수 대역인 2.4GHz 대역에서 -31dB의 뛰어난 입력 매칭 특성을 보이고 있으며, 13dB로 이득이 가장 높게 나타내고 있음을 보이고 있다. 그림 11은 2.4GHz에서 reverse isolation이 -25dB로 가장 높으며, -28dB의 높은 출력 매칭이 이루어지고 있음을 보여준다.

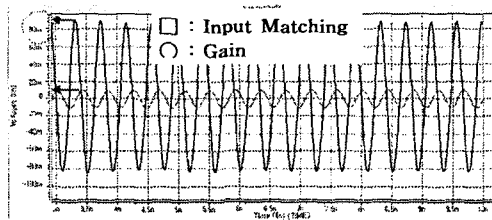


그림 9. Transient 해석에서의 크기
Fig. 9 Magnitude of Transient Analysis

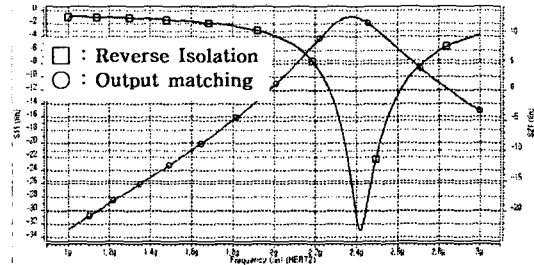


그림 10. 입력매칭 및 이득(S11, S12)
Fig. 10 Input Matching and Gain(S11, S12)

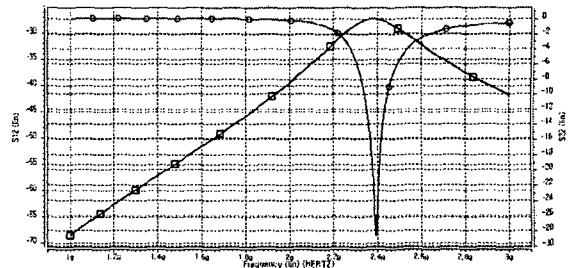


그림 11. Reverse Isolation과 출력매칭(S21, S22)
Fig. 11 Reverse Isolation and Output Matching(S21, S22)

그림 12는 1GHz에서 3GHz 대역까지의 잡음지수를 나타낸 것으로 2.4GHz에서 가장 낮은 값을 나타내고 있다. 2.4GHz 근처에서의 주파수 대역을 확대하여 살펴보면 블루투스 주파수 범위인 2.4835GHz에서 2dB 이하의 잡음지수를 나타내고 있으며 2.5GHz에서는 약 1.7dB의 잡음지수를 갖는 것을 확인할 수 있다.

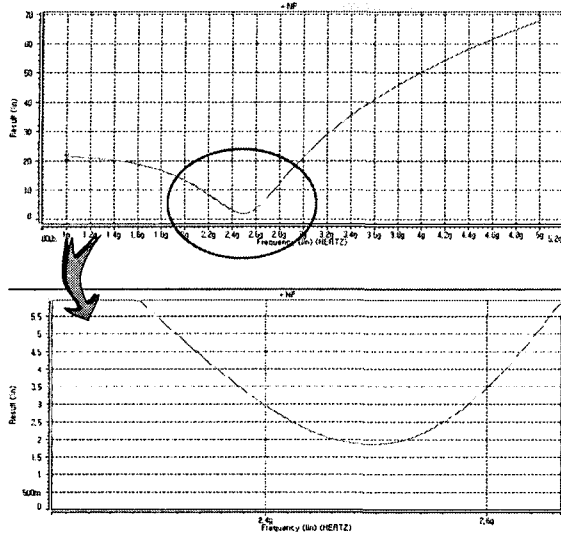


그림 12. 잡음지수(NF)
Fig. 12 Noise Figure(NF)

그림 13은 입력 전력과 기본과 출력 전력 및 IM3 출력 전력을 구하여 그래프로 표시, IIP3값을 추출한 결과를 나타낸 것이다. 이 때, IIP3점은 약 8dBm 정도를 나타내었다. 표 1.의 -10dBm의 기준보다 높은 값으로 IIP3 성능이 향상되었다고 할 수 있다. IIP3 파라미터의 특성이 향상되었다는 것은 저잡음증폭기의 선형성이 향상되었음을 의미한다.

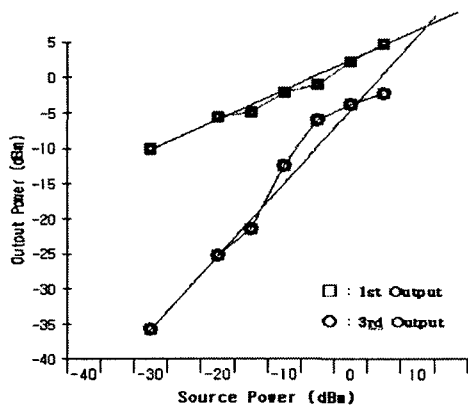


그림 13. IIP3 추출
Fig. 13 Signification of IIP3

그림 14.는 제안한 저잡음증폭기를 Mentor Tool을

이용하여 Layout한 것으로 2×2mm 이하의 크기를 갖는다.

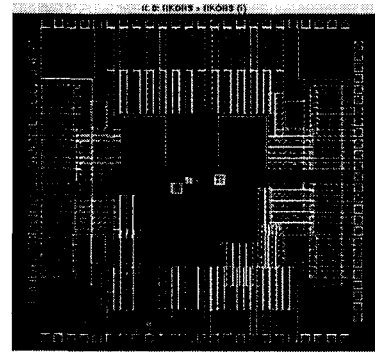


그림 14. 제안한 저잡음증폭기의 레이아웃
Fig. 14 Layout of the proposed LNA

V. 결 론

본 논문에서는 공통 소스 증폭기를 공유하는 캐스코드 구조와 캐스캐이드 구조를 이용하여 출력 전류 성분에서 발생하는 IM3 성분을 제거함으로써, 기존의 저잡음증폭기에 비해 IIP3 성능을 향상시킬 수 있는 저잡음증폭기를 제안하였다.

제안된 저잡음증폭기는 Hynix 0.35 μ m 2-poly 4-metal CMOS 공정을 이용하여 HSPICE Tool로 시뮬레이션하고 Mentor Tool로 레이아웃을 구현하였다. 이 때, S11은 -31dB, S12는 -25dB, S21은 13dB 그리고 S22는 -28dB로 뛰어난 입·출력 매칭 특성 및 충분한 reverse isolation과 이득값을 나타내었다. NF는 2dB 이하로 최소 1.7dB까지 나타났으며, IIP3값은 약 8dBm값을 얻을 수 있었다.

본 논문에서 제안한 저잡음증폭기는 구조가 간단하고 매칭특성과 저잡음특성 및 선형성이 우수하므로 저잡음증폭기의 온칩화 및 나아가 수신단의 온칩화가 가능하리라 기대된다.

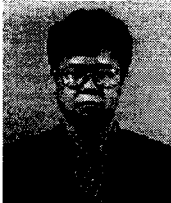
감사의 글

본 연구는 2001학년도 부경대학교 기성회 학술연구조성비에 의하여 이루어진 연구로서, 관계부처에 감사 드립니다.

참고문헌

- [1] Shaeffer, Derek. K, and Lee T.H, "A 1.5-V, 1.5-GHz CMOS low noise amplifier," Solid-State Circuits, IEEE Journal of, Vol. 32, PP. 745-759 Issue. 5, May 1997
- [2] 김친수, 유현규, "RF CMOS 기술의 현재와 미래," 대한전자공학회지, 제29권 제9호, 18-30, September 2002.
- [3] <http://www.rfdh.com>
- [4] Behzad Razavi, "RF microelectronics," Prentice Hall PTR, PP. 11-25, 1998
- [5] 서종삼, 박종욱, 김영석, "Cascode 구조의 CMOS LNA 해석 및 제작," Journal of the Research Institute for Computer and Information Communication, Vol. 8, No. 1, May 2000
- [6] Thomas. H. Lee, "The Design of CMOS Radio-Frequency integrated Circuits," New York : Cambridge University Press, 1998

저자소개



최혁환(Heyk-Hwan Choi)
 경북대학교 전자공학과 공학사
 아리조나주립대학교 전자공학과 공학석사
 아리조나주립대학교 전자공학과

공학박사

1994년~현재 부경대학교 부교수

※ 관심분야 : RF 집적 회로 설계, 센서, 아날로그 IC 설계



오현숙(Hyun-Suk Oh)
 부경대학교 전자공학과 공학사
 2001년~현재 부경대학교 전자공학과 석사과정

※ 관심분야: RF 집적회로설계



김성우(Sung-Woo kim)
 부경대학교 전자공학과 공학사
 부경대학교 전자공학과 공학석사

※ 관심분야: RF 집적회로설계



임채성(Chae-Sung Lim)
 부경대학교 전자공학과 공학사
 2001년~현재 부경대학교 전자공학과 석사과정

※ 관심분야: RF 집적회로설계



권태하(Tae-Ha Kwon)
 경북대학교 전자공학과 공학사
 경북대학교 전자공학과 공학석사
 경북대학교 전자공학과 공학박사

1982년~현재 부경대학교 교수

※ 관심분야: 적외선 센서 제작 분야, 유전체 비휘발성 메모리 제작 분야, 박막형 초전도체 제작 분야, 태양전지 제작 분야, RF 집적 회로 설계