

論文2003-40SC-5-7

변압기 보조권선을 이용한 자기 구동 능동 클램프 포워드 컨버터 (A Self-Driven Active Clamp Forward Converter Using the Auxiliary Winding of the Power Transformer)

李光云 * , 林範善 * , 金熙峻 **

(Kwang-Un Lee, Bum-Sun Im, and Hee-Jun Kim)

요약

본 논문에서는 능동 클램프 스위치를 위한 별도의 구동 회로가 생략된 새로운 자기 구동 능동 클램프 포워드 컨버터를 제안하였다. 능동 클램프 스위치의 구동에는 컨버터 자체의 변압기의 보조 권선을 이용하였고, 두 스위치 구동 신호 사이의 데드 타임을 설정하기 위하여 간단한 R-C지연 회로를 추가하였다. 제안된 컨버터의 동작 원리를 제시하였고 실험 결과를 가지고 이론적인 결과를 입증하였다. 출력 100W(5V/20A)의 컨버터를 제작하였으며, 입력이 50V일 때 능동 클램프 스위치의 구동에 단지 1.5T의 보조 권선의 권선 수로 충분하다는 점을 보였다. 끝으로 제안된 컨버터의 측정 효율을 제시하였고 91%의 최대 효율을 달성하였다.

Abstract

This study proposes a new self-driven active clamp forward converter eliminating the extra drive circuit for the active clamp switch. The converter used the auxiliary winding of the power transformer to drive the active clamp switch and a simple R-C circuit to get the dead time between the two switches. The operation principle was presented and experimental results were used to verify theoretical predictions. A 100-W (5V/20A) prototype converter built that only exhibited 1.5-turn winding number in the auxiliary winding was sufficient to drive the active clamp switch on the input of 50V. Finally, the measured efficiency of the converter was presented and the maximum efficiency of 91% was obtained.

Keyword : active clamp forward converter, active clamp switch, auxiliary winding, dead time

I. 서 론

능동 클램프 포워드 컨버터는 고주파 스위칭이 가능

* 正會員, 東亞일렉콤 電源 研究所
(R&D Center Dong-Ah Elecomm Company.)
** 正會員, 漢陽大學校 電子컴퓨터工學部
(Division of Electrical and Computer Eng., Hanyang University.)
接受日字:2003年4月25日, 수정완료일:2003年8月11日

하고 고효율의 특징을 갖는 컨버터로서 중전력 이하의 직류 안정화 전원으로서 가장 적합한 컨버터의 하나로 주목 받고 있다^[1]. 이 컨버터는 능동 클램프 스위치와 클램프 커패시터로 구성되는 능동 클램프 회로를 이용하여 주 스위치의 전압 스트레스를 대폭 억제하고 있으며 또한 변압기의 축적 에너지를 능동 리셋시킴으로써 50%이상의 시비율에서도 동작이 가능해 진다^[2, 3], 이로 인하여 능동 클램프 포워드 컨버터는 변화 폭이 광범위한 입력전압의 경우 혹은 상용전원을 입력으로

하는 경우에 있어서도 주스위치의 전압 스트레스를 어느 일정한 값으로 유지시킬 수 있다는 장점을 갖게 된다. 그러나 통상의 능동 클램프 포워드 컨버터에 있어서 능동 클램프 스위치는 부동(floating) 스위치의 형태로 되어 있기 때문에 이 스위치를 구동하기 위해서는 별도의 구동회로가 필요하다. 더욱이 주스위치와 클램프 스위치의 두 구동신호 사이에 데드 타임을 설정하기 위해서는 각각의 구동회로에 지연회로가 추가로 필요하게 된다.

본 논문에서는 부동 스위치 형태로 되어 있는 능동 클램프 스위치를 위한 별도의 구동 회로가 생략된 자기 구동 능동 클램프 포워드 컨버터를 새롭게 제안하였다. 제안된 컨버터에 있어서 능동 클램프 스위치의 구동에는 컨버터가 갖고 있는 자체의 변압기의 보조 권선을 이용함으로써 별도의 구동 회로의 필요성을 제거하였다. 한편 두 스위치의 구동 신호 사이의 데드 타임을 설정하기 위해서는 매우 간단한 R-C 지연 회로를 이용하였다. 제안된 컨버터의 동작원리를 제시하였으며, 100W(입력 50V, 출력 5V)의 컨버터를 제작하여 실험 함으로써 제안한 능동 클램프 포워드 컨버터의 타당성을 입증하였다.

II. 동작 원리

<그림 1>은 제안된 자기 구동 능동 클램프 포워드 컨버터의 회로도를 나타낸다. Q_1 은 주스위치를 나타내며, p형 MOSFET를 사용한 능동 클램프 스위치 Q_2 와 클램프 커패시터 C_C 가 능동 클램프 회로를 구성하고 있다. 변압기 T 의 1, 2차 측 권선 N_1 및 N_2 와 결합된 보조 권선 N_3 가 Q_2 의 구동 전압을 생성하게 된다. 또한 두 스위치 Q_1 및 Q_2 가 동시에 차단되는 데드 타임을 설정하기 위해 R , C_2 로 구성되는 간단한 지연 회로를 추가하고 있다. 변압기 T 의 2차 측에 있는 또 다른 두 MOSFET 스위치 Q_3 및 Q_4 는 동기 정류 회로를 구성하며, 컨버터의 효율을 향상시키기 위하여 다이 오드에 의한 정류 회로를 대체하고 있다. 이 컨버터의 기본 동작을 살펴보면 우선 Q_1 이 도통($T_0 \leq t < T_1$)하여 입력으로부터 입력 전류가 변압기의 1차 측 권선 N_1 을 통하여 흐르게 되고 N_1 에는 입력 전압이 걸리게 된다. 이와 동시에 변압기의 2차 측으로는 1, 2차 측 권선 비에 비례한 입력전류가 2차측 전압과 부하조건에 의해

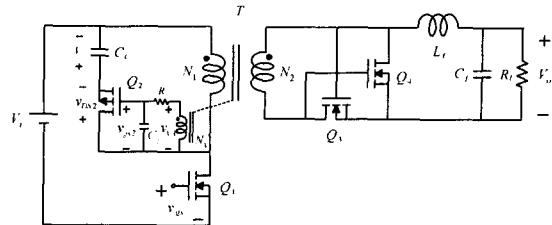


그림 1. 자기 구동 능동 클램프 포워드 컨버터의 회로도.
Fig. 1. Circuit diagram of a self-driven active clamp forward converter.

출력 전류로 흐르게 되며 인터터 L_f 에는 에너지가 축적된다. 다음 Q_1 이 차단된 상태($T_1 \leq t < T_2$)에서 Q_2 가 도통하면 능동 클램프 회로가 동작하여 변압기의 축적 에너지를 능동 리셋시킴과 동시에 Q_1 의 전압 스트레스를 클램프 커패시터 C_C 의 양단의 전압 V_C 와 입력전압 V_i 를 합한 값으로 클램프시킨다. 또한 출력 측 회로에서는 Q_1 가 도통되면서 인터터 L_f 에 축적되었던 에너지를 출력 측으로 방출시킨다. 제안된 컨버터에 있어서 정상 상태의 입출력 전압비는 다음과 같이 구해진다^[4].

$$\frac{V_o}{V_i} = \frac{N_2}{N_1} D \quad (1)$$

여기서 D 는 Q_1 의 시비율을 나타낸다.

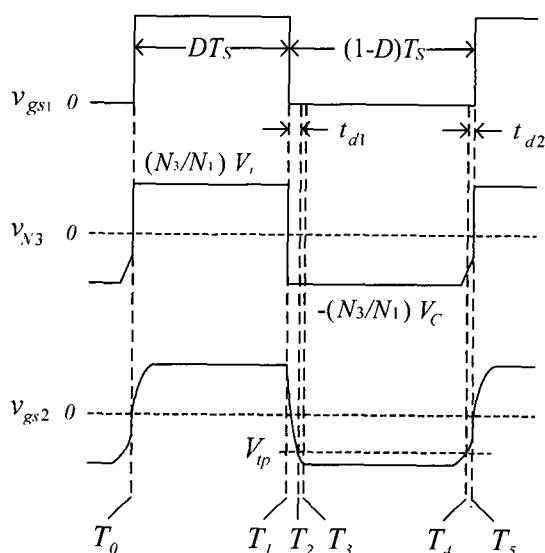


그림 2. 제안된 컨버터의 주요 파형.
Fig. 2. Key waveforms of the proposed converter.

<그림 2>는 제안된 컨버터의 주요 부분의 파형을 나타낸다. 위로부터 주스위치 Q_1 의 구동 파형 v_{gsl} , 보조 권선 양단의 전압 파형 v_{N3} , 능동 클램프 스위치 Q_2 의 구동 파형 v_{gsl2} 를 나타내고 있다. 여기서 v_{N3} 의 파형은 변압기 T 의 1차 측 파형에 직접 비례하며, 그 크기는 주스위치 Q_1 이 도통하고 있는 기간 $DT_s : T_0 \leq t < T_1$]에 (N_3/N_1) V_i , Q_1 이 차단되는 기간 $(1-D)T_s : T_1 \leq t < T_3$]에 $-(N_3/N_1) V_C$ 로 주어진다. 한편 능동 클램프 스위치 Q_2 의 구동 파형인 v_{gsl2} 는 보조 권선 전압 파형 v_{N3} 으로부터 데드 타임을 설정하기 위한 R , C_2 의 지연 회로를 거쳐서 구해지며, 그림에서부터 알 수 있듯이 Q_2 의 문턱 전압 V_b 의 시점 [$t=T_2$, T_1]과 Q_1 의 턴 오프 시점 [$t=T_1$] 및 턴 온 시점 [$t=T_3$]과의 차로서 데드 타임 t_d 및 t_w 가 주어지고 있다.

<그림 2>의 v_{gsl2} 의 파형으로부터, 이 파형이 하강되는 구간 [$T_1 \leq t < T_3$]의 표현식을 구하면 다음과 같이 나타낼 수 있다.

$$v_{gsl2}(t) = \frac{N_3}{N_1} - V_C + (V_C + V_b)e^{-\frac{t-t_d}{C \cdot R}} \quad (2)$$

여기서 클램프 커패시터 전압 V_C 는 근사적으로 다음과 같이 주어진다^[ii].

$$V_C \approx \frac{D}{1-D} V_i \quad (3)$$

또한 식 (2)에서 C_{eq} 는 다음과 같다.

$$C_{eq} = C_{iss} + C_2 \quad (4)$$

여기서 C_{iss} 는 Q_2 의 입력 커패시턴스를 나타낸다.

식 (1)로부터 변압기의 2차 측 권선의 권선 수를 구하면 다음과 같이 된다.

$$N_2 = \frac{N_1}{D} \cdot \frac{V_o}{V_i} \quad (5)$$

제안된 컨버터에 있어서 능동 클램프 스위치 Q_2 의 자기 구동을 위한 핵심적인 정수라고 할 수 있는 보조 권선의 권선 수 N_3 는 식 (2)로부터 다음과 같이 구할 수 있다.

$$N_3 = \frac{N_1 V_p}{-V_C + (V_C + V_b)e^{-\frac{t-t_d}{C \cdot R}}} \quad (6)$$

여기서 V_p 는 Q_2 의 문턱 전압이다.

III. 실험 결과

제안된 자기 구동 능동 클램프 포워드 컨버터를 제작함에 있어서 다음과 같은 사양 및 설계정수를 이용하였다.

입력 전압: $V_i=50V$

출력 전압: $V_o=5V$

출력 전력: $P_o=100W$

스위칭 주파수: $f_s=217KHz$ ($T_s=1/f_s=4.6us$)

$N_1=8$

$C_C=68nF$

$R=82\Omega$

$C_2=150pF$

$L_f=2uH$

$C_f=1600uF$

$Q_1:IRF23N15D$

$Q_2:IRFB216$

Transformer Core:PLT22/16/2.5(Ferocube)

Inductor Core:FEI-18/7(NICERA)

또한 시비율은 $D=0.457$ 로 정하였으며 데드 타임 t_d 은 $D_{TS}(=2.1us)$ 의 10%에 해당하는 0.21us으로 정하였다. 변압기의 2차 측 권선의 권선 수 N_2 및 보조 권선의 권선 수 N_3 는 식 (5) 및 식 (6)으로부터 각각 1.75 및 1.33으로 구해지며 최종 값으로 각각 2 및 1.5로 정하였다.

<그림 3>은 주스위치 Q_1 의 드레인 소스간의 전압 v_{DS1} (위)과 게이트 소스간의 전압 v_{gsl1} (아래)의 전 부하에서의 실험 파형을 나타낸다. 이 파형으로부터 Q_1 의 전압 스트레스는 약 96V로 측정됨을 알 수 있으며, 식 (3)을 이용한 계산치 92.08V와는 근소한 차이를 보이고 있으나 이는 식 (3) 자체가 데드 타임을 무시한 근사식임을 고려할 때 타당한 결과라고 할 수 있다. <그림 4>는 능동 클램프스위치 Q_2 의 드레인 소스간의 전압 v_{DS2} (위)와 게이트 소스간의 전압 v_{gsl2} (아래)의 전 부하에서의 실험 파형을 나타낸다. 이 파형으로부터 v_{DS2} 및 v_{gsl2} 의 피크 대 피크 값은 각각 약 93V 및 17.89V로 측정됨을 알 수 있으며 이는 계산치 92.08V 및

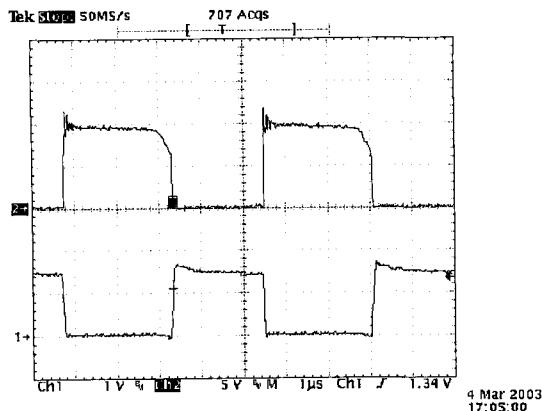


그림 3. 주스위치 Q_1 의 양단의 전압 v_{DS1} (위) 및 구동 전압 v_{GSI} (아래)의 실험 파형. 수직축: 10V/div.(CH1), 50V/div.(CH2), 수평축: 1us/div.

Fig. 3. Experimental waveforms of drain-to-source voltage v_{DS1} (Upper trace) and gate-to-source voltage v_{GSI} (Lower trace) of Q_1 . Vertical scale: 10V/div.(CH1), 50V/div.(CH2); horizontal scale: 1us/div.

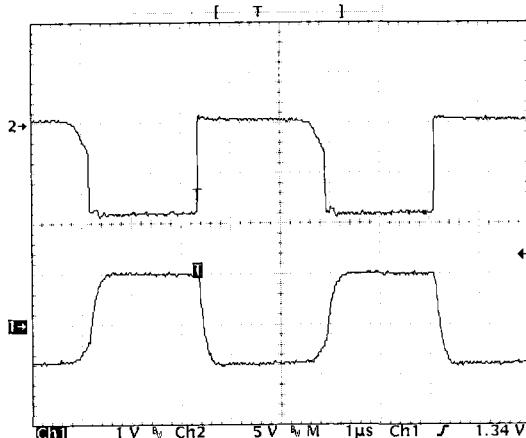


그림 4. 능동 클램프 스위치 Q_2 의 양단의 전압 v_{DS2} (위) 및 구동 전압 v_{GS2} (아래)의 실험 파형. 수직축: 10V/div.(CH1), 50V/div.(CH2), 수평축: 1us/div.

Fig. 4. Experimental waveforms of drain-to-source voltage v_{DS2} (Upper trace) and gate-to-source voltage v_{GS2} (Lower trace) of Q_2 . Vertical scale: 10V/div.(CH1), 50V/div.(CH2); horizontal scale: 1us/div.

17.25V에 근접함을 알 수 있다. <그림 5>는 v_{GSI} (위) 및 v_{GS2} (아래)의 실험 파형을 나타낸다. 이 파형으로부터 데드 타임 t_d 은 0.21us으로 측정되었으며 이는 설

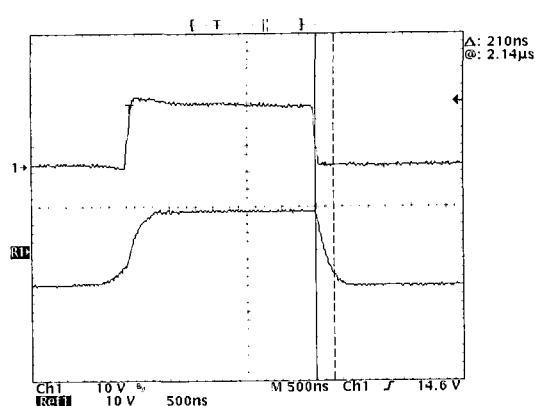


그림 5. 데드 타임 t_d 을 측정하기 위한 실험 파형. 위: v_{GSI} , 아래: v_{GS2} . 수직축: 10V/div., 수평축: 500ns/div.

Fig. 5. Experimental waveforms to measure dead time t_d . Upper trace : v_{GSI} , lower trace : v_{GS2} . Vertical scale : 10V/div.; horizontal scale : 500ns/div.

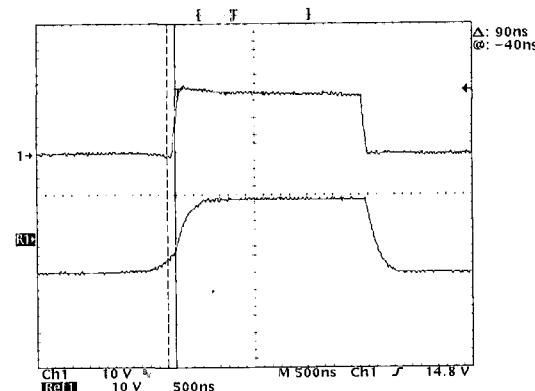


그림 6. 데드 타임 t_d 을 측정하기 위한 실험 파형. 위: v_{GSI} , 아래: v_{GS2} . 수직축: 10V/div., 수평축: 500ns/div.

Fig. 6. Experimental waveforms to measure dead time t_d . Upper trace : v_{GSI} , lower trace : v_{GS2} . Vertical scale : 10V/div.; horizontal scale : 500ns/div.

계치와 동일함을 알 수 있다. <그림 6>은 <그림 5>와 동일한 내용의 실험 파형으로서 데드 타임 t_d 가 0.09us으로 측정됨을 보이고 있다. 끝으로 <그림 7>은 제안된 컨버터의 측정 효율을 나타내고 있다. 이 결과로부터 최대 효율은 91%로서 50% 부하일 때 측정되었으며, 전 부하일 때의 효율은 90%로 측정됨을 알 수 있다.

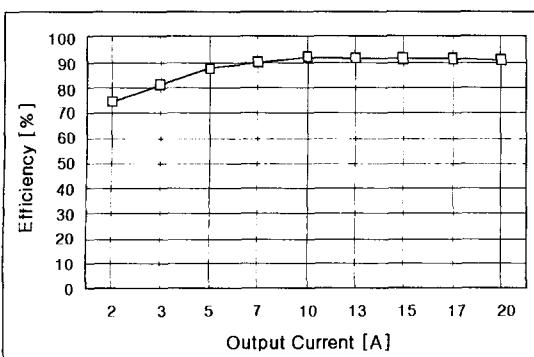


그림 7. 제안된 컨버터의 측정 효율

Fig. 7. Measured efficiency of the proposed converter.

IV. 결 론

변압기 보조 권선을 이용한 자기 구동 능동 클램프 컨버터를 새롭게 제안하였으며 해석 및 실험 결과를 통하여 제안된 컨버터의 타당성을 입증하였다. 제안된 컨버터는 컨버터 자체의 변압기의 보조 권선을 이용하여 능동 클램프 스위치를 구동함으로써 별도의 구동회로의 필요성을 제거함과 동시에 컨버터의 신뢰성을 향상 시킬 수 있었다. 이러한 특성으로 인하여 제안된

컨버터는 전자 통신용 직류 안정화 전원 장치에 폭넓게 이용될 수 있을 것으로 기대 된다.

참 고 문 헌

- [1] Q.Li, F.C. Lee, and M.M.Jovanovic, "Large-signal transient analysis of forward converter with active-clamp reset," IEEE PESC Rec. 1988, pp.633-63.
- [2] B.Carsten, "Design techniques for transformer active reset circuit at high frequencies and power levels," in proc. HFPC, 1990, pp.235-246.
- [3] Y.S.Lee and B.T.Lin, "Modeling, analysis, and design criteria of actively clamped double-ended converters," IEEE Transaction on CAS, I : Fundamental Theory and Application, Vol.47, No.3, 2000, pp.312-323.
- [4] C.S.Leu, G.Hua, and F.C.Lee, "Comparison of forward topologies with various reset schemes," in proc. HFPC, 1991, pp.198-208

저 자 소 개



李光云(正會員)

1999년 2월 : 부경대학교 전자공학과 졸업. 2001년 2월 : 동 대학원 졸업(석사). 2001년~현재 : 동아일렉콤 BMP팀 연구원



林範善(正會員)

1998년 2월 : 호서대 전자공학과 졸업. 2003년 2월 : 한양대학교 전기공학과 대학원 졸업(석사). 1984년~현재 : 동아일렉콤 BMP팀 수석연구원



金熙峻(正會員)

1976년 : 한양대 공대 전자공학과 졸업(학사). 1978년 : 동 대학원 전자공학과 졸업(석사). 1986년 3월 : 일본 큐슈대 대학원 전자공학과(공학박사). 1987년~현재 : 한양대학교 전자·컴퓨터공학부 교수.

1991년~1992년 : 미국 버지니아공대 방문교수. 1987년~현재 : (주) 동아일렉콤 기술고문