

PDP 전력전자기술

문건우*, 한상규**, 최성욱***, 조규민***

(KAIST 전기및전자공학과 *교수, **박사과정, ***석사과정)

1. 서론

최근 고화질 TV의 시대를 맞이하여 벽걸이 TV의 꿈을 실현화하는 디스플레이 소자로서 PDP(Plasma Display Panel)가 주목을 받고 있으며 현재 전 세계의 우수한 기업에서 제품을 출시하고 있으며 급속히 시장이 성장하고 있는 추세이다¹⁾. 이러한 PDP는 플라즈마 가스 방전을 이용하는 자체 발광소자로서 CRT에 필적하는 화질과 대형 화면화가 용이하다는 장점을 가지고 있다. 즉 대화면, 박형, 고화질, 광시야각의 장점을 가진 20인치에서 70인치에 이르는 대화면 디스플레이 소자로서 가장 기대되는 평판 표시 패널이다. 더구나 다가오는 멀티미디어 시대를 맞이하여 TV, 컴퓨터, 인터넷의 기술을 조합한 차세대 벽걸이 디지털 멀티미디어 디스플레이 소자로서 PDP는 새로운 장을 열 것으로 보이며, 올 2005년의 디스플레이 시장은 CRT가 44%, 대형 LCD가 34%, LCD가 11%, PDP가 11%(약 540만대)를 형성하고, 가정용 PDP의 수요는 상기 11%중 80%이상을 차지할 것으로 예측된다.

이에 최근 수년간 한국과 일본 등을 중심으로 이미 약 100억\$의 본격적인 투자로써 98년 양산화에 착수하여 99년부터 시장에 PDP를 출시하고 있고, 최근 대만까지 적극적으로 투자를 하고 있으며, 특히 우리나라의 경우 2005년까지 지속적으로 생산능력을 늘려 일본을 앞지를 계획이어서 양국간의 경쟁이 더욱 치열해질 전망이다. 따라서 현재까지의 흐름으로부터 멀티미디어 시대, 디지털 방송시대, 소비자의 생활수준 및 문화 수준의 향상 등으로 대화면 고화질, 박형 등의 장점을 가진 PDP가 평판 디스플레이 분야에서 새로운 시기를 맞이했으며 이에 따라 전 세계 디스플레이 업계의 관심이 고도로 집중되고 있다. 현재 우리나라의 여러 업체들도 많은 투자와 노력을 아끼지 않고 있으며 세계 최고의 생산업체로 자리 잡아가고 있다. 그러나 국내업체들이 사용하는 원천기술

의 대부분이 일본의 경쟁사 소유며 이미 견제를 포함한 특허 공세가 시작되고 있어 소비 전력 절감을 위한 고효율과 저가 생산을 위한 신 공정 기술 개발사업 등의 기술 확보의 중요성이 부각되고 있다. 최근 이러한 PDP 기술 동향에 따라 PDP 분야에서의 전력전자 기술 개발에 학계와 산업계에서 많은 관심과 수많은 연구 개발이 이루어지고 있다. 본 고에서는 최근의 PDP 전력전자 기술의 추세와 주요한 구동회로 및 전원 장치의 동작원리 및 특징을 요약하여 소개하고자 한다.

2. 국내·외 PDP 전력전자기술 개발 동향

1964년 일리노이 대학의 Bitzer교수와 Slottow교수에 의해 플라즈마 디스플레이(Plasma Panel Display(PDP))가 발명된 이래 수십 년간 그 가능성에 대해 논의되어 왔다. 그러나 최근 그 가능성이 확인됨에 따라 대부분의 디스플레이 업체들은 20인치에서 70인치 사이의 벽걸이형 TV로 플라즈마 디스플레이 장치를 선택하게 되었다. PDP개발이 오래된 일본 후지쯔사가 먼저 양산에 착수하였고, PDP분야의 재료 및 장비업체의 진출도 1995년부터 시작되었다. 현재 참여업체 중에서는 일본 후지쯔가 선두에 나서고 있으며, 그 밖의 일본업체로서는 NEC, 마쯔시타, 히타찌 파이오니아, 미쯔비시 등이 있고, 그 뒤를 오리온 전기, LG전자, 삼성 SDI, UPD 등의 국내 업체가 바짝 추격하고 있으며 생산분야에서는 세계 최고의 위치에 있다. 이 외에도 유럽업체로는 Philips, Thomson등이, 미국업체로는 Plasmaco(1996년 마쯔시타에서 인수), Photonics등이, 대만업체는 ACER, Sampo, 중화연관, 냥야 플라스틱 등이 각각 참여하고 있다. 우리나라의 경우 LG전자, 삼성SDI 등이 참여하여 양산하고 있으며 일본 업체와 기술개발 및 사업우위 확보를 위한 경쟁을 벌이고 있으며 또한 HD(High Definition)급 PDP모듈을 양산하고 있다.

한편 현재의 PDP는 휘도 500-1000cd/m², 명암비 1000:1-3000:1, 소비 전력 200W-350W(42인치 기준), 수명 2~3만 시간정도로 CRT수준을 넘어가고 있으나, PDP의 상품화를 위해서는 여전히 많은 난제들이 있으며 그중 대표적인 4가지만을 열거하면 다음과 같다.

2.1 대화면

현재 LG전자 및 삼성전자에서 60인치 PDP가 제품을 출시하고 있으며, 삼성 SDI는 70인치 PDP 제품을 개발 중이다. 40인치에서 70인치 대의 디스플레이 시장에서는 TFT LCD TV의 급성장이 기대되지만 현재뿐만 아니라 향후 몇년동안은 PDP가 우위를 누릴것으로 전망되며 60인치 이상에서는 프로젝션 TV와 경합을 벌일 것으로 예상된다. 이를 위해 패널 제조 시 열처리 공정에 있어서 뒤틀림이 발생하지 않는 유리 기판의 개발과 각 방전셀 부품을 대화면 면적에 형성할 수 있는 공정 기술의 개발이 필요하다.

2.2 높은 휘도와 높은 명암비

현재 삼성 SDI에서 최고 1000cd/m²까지의 높은 휘도를 달성했다고 보고된 바 있고 각 사 대부분이 500-1000cd/m² 정도의 휘도를 달성하고 있어 브라운관의 휘도와 거의 비슷해져 가고 있다. 그러나 제품화 할 때에 외광 반사나 패널로부터의 불요복사를 차단하기 위한 필터가 필요하고 HDTV를 위한 방전셀의 고정세화 등을 위하여 개구율이 작아지므로 이를 보상하기 위해서는 패널 자체의 휘도가 최소 600cd/m² 이상이 되어야 한다. 이를 위해 형광체의 효율향상, 방전셀과 구동 방식의 개선, 구동 회로의 고 효율화, 패널 부유 에너지의 효과적인 회수 등이 요구된다. 또한 휘도와 결부되어 고려해야 할 것으로 콘트라스트 인데 현재 삼성 SDI에서 세계 최고인 3000:1을 달성했다는 보고가 있으나, PDP는 본래 예비방전에 따른 흑색표시의 약화로 인해 콘트라스트가 나빠진다. 따라서 이를 증가시키기 위해서는 구조상으로는 칼라필터, 블랙 매트릭스, Tinted Glass등을 채용하거나 구동 상으로는 예비 방전 기간을 조절하는 등의 기술이 개발되고 있다. 그리고 의사 윤곽 등의 노이즈를 제거하기 위한 구동방식의 개발도 요구된다.

2.3 고 효율, 저 소비전력

가장 시급한 것은 저 효율 문제이다. PDP 발광은 전기 에너지, 방전에너지, 자외선 에너지, 가시광선 에너지 등의 4단계의 에너지 변환을 거치므로 셀 내에서의 UV광 변환효율은 6%이하에 지나지 않는다. 더구나 자외선의 형광체 발광 효율과 유효 가시광 효율 등 최종적인 효율은 0.3%이하에 불과하다. 한편 PDP 효율(lm/W)을 다른 FPD와 비교하여 보면 현재 PDP는 1.2, 브라운관은 2-5, LCD는 2-3.5정도이다.

특히 PDP는 42인치인 경우 350W가 소요되므로 패널의 크기가 50 내지 60인치로 대형화되면 그 소비 전력도 600W가 넘어가는 문제가 있다. 무엇보다 저 효율은 PDP의 고 휘도화를 어렵게 하는 요인이 된다. 이와 같이 큰 에너지 손실에 따른 열 발생 등으로 수명 및 신뢰성 저하의 요인이 있으나 이를 근본적으로 해결하기 위해서는 방전가스의 최적화, 개구율과 방전효율을 높이는 등의 새로운 방전셀 구조 기술의 개발, 부유 용량의 에너지를 효과적으로 회수할 수 있는 고효율 에너지 회수 회로(Energy Recovery Circuit)의 개발, 최적 설계 및 적용, PDP용 고효율, 고밀도 전원 공급장치 등이 절실히 요구된다.

2.4 낮은 제작단가

현재 PDP 가격은 42인치 기준으로 대부분 500-700만원 정도로 최근 1-2년 사이에 많은저가격화가 이루어졌다. 그러나 아직도 대중화를 위해서는 많은 저가격화의 핵심기술 개발이 필요하며, 이를 위하여 산화 마그네슘 박막기술 및 배기 봉착 기술의 개발, 패널 수율 향상, 핵심부품의 저가격화가 필요하며 특히 구동회로 및 전원장치의 고효율화 및 간단한 형태의 회로개발이 필요하며 최적 설계를 통한 부품 수의 최소화가 필요하다.

상기 열거한 4가지 문제점 중 (b) 고 휘도, (c) 고 효율, 저 소비전력 그리고 (d) 낮은 제작단가는 현재 당면하고 있는 가장 시급한 면으로서 PDP 구동회로의 최적설계 및 새로운 방식의 회로 개발이 이루어진다면 해결될 수 있는 부분이다. 현재 PDP의 휘도를 높이기 위해 방전 유지기간 중 유지펄스의 개수를 늘리기 위한 다각적인 연구가 진행 중에 있지만 방전 유지 펄스의 개수가 늘어날수록 유지 펄스의 주파수 증가 및 그에 따른 스위칭 손실이 급격히 증가하므로 늘릴 수 있는 펄스 개수에는 한계가 뒤따른다. 따라서 이를 위해 소프트 스위칭 및 고주파 스위칭 기법들이 다각적으로 연구되어야 할 것이다. 또한 PDP는 부하 자체가 리액티브 소자이므로 이론적으로 에너지를 소비하지 않는 소자이나 약간의 기생 성분들로 인한 에너지 소비는 존재 하나 소비 전력에 크게 영향을 미칠 정도는 아니고 주로 PDP의 소비 전력을 결정하는 요인은 주변 회로에서 발생하는 손실들이다. 현재 기술 수준에서 42인치 PDP의 경우는 소비 전력이 300W이상이며 소비되는 전력 중 상당 부분은 낮은 에너지 회수능력과 구동 회로 및 전원 공급장치의 고주파 스위칭 동작으로 인한 스위칭 손실, 전체 시스템의 최적화가 이루어지지 않은 부분들로 인한 손실에 기인된다. 따라서 전체 시스템의 소비 전력을 저감시킴으로써 고 효율을 꾀하려면 패널의 부유 용량 및 스위치의 기생 용량에 저장된 에너지의 효과적인 회수를 위한 부가적 회로가 필수적인데 현재 국내외에서 채용되고 있는 회수 회로

표 1. 국내외의 PDP 기술 수준(2001년 기준)

구 분		국내 42인치 PDP	국외(일본) 42인치 PDP
에너지 회수		Sustain : Weber 방식 Address : 회수회로 없음	Sustain : Weber Address : 회수회로 부가
PCB 사이즈 (mm ²)	X-Board	350 × 164	330 × 120
	Y-Board	350 × 210	330 × 190
	X-Buffer	250 × 45 (× 2개)	240 × 45 (× 2개)
	Y-Buffer	95 × 25 (× 2개)	95 × 25 (× 2개)
	총면적	0.173m ²	0.129m ²
보드 높이		40mm	40mm
회로블럭수		2	1
종류별 전원 개수		6종류	5종류
set 두께(mm)		98	89
계조수(Bit)		8	8
Power MOSFET개수		52개(32-36개 : 2003년)	32-43개
소비전력(W)		350	300
구동, 기구에 관한 특허		전력회수, 의사운곽, 동시 구동, 구동 IC절감에 관해 약간	ADS구동, ALIS, 의사운곽, 기구필터, 계조구 현, 감마보정, 구동펄스, APL, 전력회수, 인터 커넥션 등에 관해 다수
개발 동향		-1996년 정부 G7과제로 시작 -1998년 40인치, 50인치 AC PDP 시제품 -70인치 AC PDP 개발중	-1992년 후지쯔사 21인치 VGA급 AC PDP, 1996년 42인치 풀 컬러 AC PDP 제품화, 1998년 50인치 XGA급과 42인치 HD급 AC PDP를 제품화함

는 Weber & Wood 방식 회로^[24]로써 이미 그 특허가 출원되어 있는 방식이므로 많은 외화유출의 증가는 자명할 것이므로 국내의 독자적인 기술확보가 절실히 요구되는 실정이다. 세 번째로 현재 패널의 가격은 일반 가전시장에 진입하기에 다소 높게 형성되어 있어 현재 국내외 수요가 그리 많다고는 할 수 없다. 하지만 PDP패널의 우수한 특징들로 인해 상당한 수요 증가를 예측할 수 있고 이를 위해서는 PDP의 가격 저하를 위한 연구가 진행되어야 하며 벽걸이형 TV로 사용되는 PDP패널의 경우 경쟁력을 향상을 위해 두께 및 무게 등 물리적인 수치를 더욱 줄이는 노력 또한 병행되어야 한다.

한편 지금까지 개발된 PDP 패널의 경우 전체 시스템 중 전원장치와 패널 구동회로가 전체 시스템 부피의 60~70%가량 차지하고 있다. PDP 전원장치의 경우 고조파 규제를 회피하기 위해 입력역률 개선을 위한 AC/DC 부스트 컨버터가 전단에 설치되고 이로부터 패널 구동용 전원, 각종 신호처리를 위한 전원, 자체 제어기구동용 전원, 대기전원 등을 위한 DC/DC 컨버터가 후단에 설치되는 2단 시스템으로서 그 부피가 매우 큰 시스템이다. 또한 AC방식의 PDP 구동회로는 전원 장치에서 발생된 DC전압을 이용하여 AC 전압을 발생시키는데 패널 구동 시 발생하는 큰 방전 전류를 흘려주기 위

해 현재 스위칭 소자를 병렬로 사용하고 있으므로 전반적인 시스템증가를 초래하고 있다. 따라서 현재의 PDP 관련 기술 수준은 국내외적으로 많은 재고가 필요하며 앞으로 펼쳐지게 될 글로벌 시대의 PDP시장에 진입하기 위해서는 세계적인 국내 기술력 확보를 위한 연구 개발이 매우 시급한 실정이라 할 수 있다. 표 1은 국내 및 국외(일본)의 PDP 기술수준에 대한 비교를 보이고 있다.

3. PDP 기술 배경 및 전망

3.1 연구배경

1980년대 마쯔시다에서 그림 1과 같은 구조를 갖는 모노크롬 DC 플라즈마 디스플레이를 선보여 상업적으로 성공하였다. 그러나 DC PDP는 리프레쉬 스캔동안에 화소에 가해지는 짧은 펄스로 인한 후면발광(background glow)이 발생하여 화면 콘트라스트(contrast)가 6~10:1 정도로 낮다. 이를 해결하기 위해 SONY에서 DC방전을 위해 AC전극을 DC PDP구조에 추가한 그림 2와 같은 AC/DC 하이브리드방식을 선보여 후면발광을 줄이고 콘트라스트(contrast)를 상당히 높였다. 하지만 AC/DC 하이브리드 방식도 칼라 디스플레이

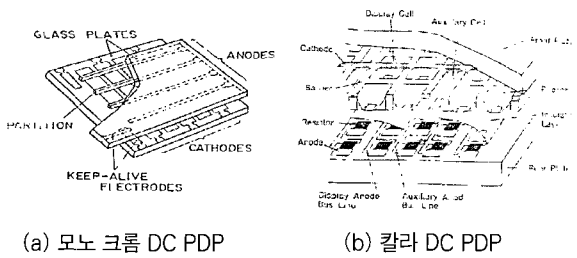


그림 1. DC PDP 패널의 구조

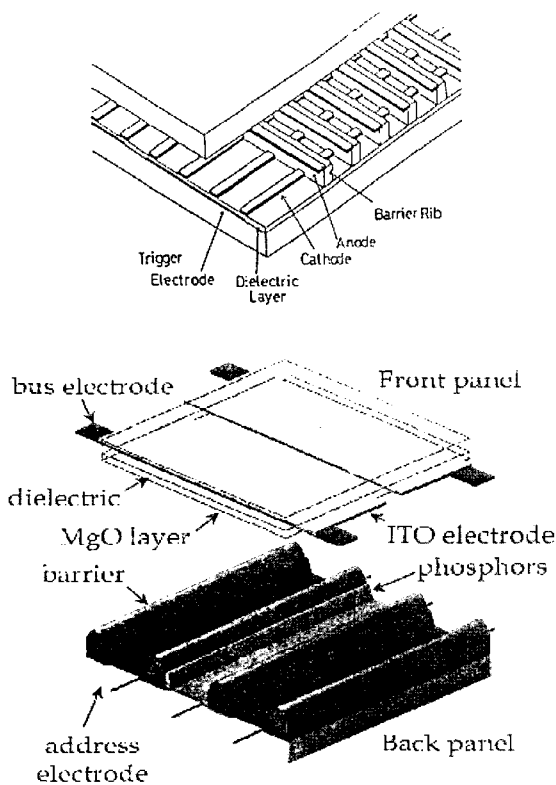


그림 2. 하이브리드 AC-DC PDP 패널의 구조 및 칼라 AC PDP 패널의 구조

이용으로 사용하기에는 부적절하므로 현재 국내의 많은 업체에서는 AC memory 방식을 채용하고 있다. AC memory 방식에서의 구동시스템의 구조와 문제점 등을 알아보기 위해 먼저 그림 2의 AC PDP의 기본적인 동작을 살펴보면 다음과 같다.

방전을 시작하는 breakdown 전압을 V_{bd} 라고 하면 V_{bd} 와 $V_{bd}/2$ 사이의 전압을 갖는 AC 서스테인 전압(sustain voltage) V_s 를 패널에 가해지며 방전은 일어나지 않는다. 여기에 V_{bd} 보다 높은 전압을 갖는 writing pulse를 가해주면 가스방전이 일어나 자외선이 발생한다. 이 자외선은 유리 기판 및 측면 격벽에 배치된 Red, Green, Brown의 형광막에

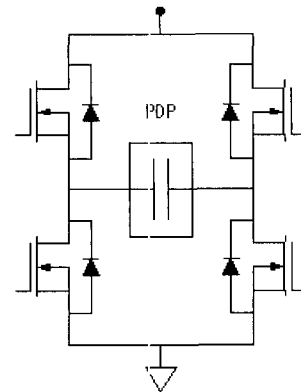


그림 3. AC 방식의 PDP 패널을 구동하기 위한 풀 브릿지 DC-AC 컨버터

조사되어 가시광이 발생한다. 서스테인 전압이 역으로 가해지면 패널의 갭에는 벽에 쌓여있던 전하에 의해 약 2배의 V_s 가 가스에 가해지게 되어 방전이 지속적으로 이루어지게 된다. 따라서 AC PDP는 지속적인 화소의 발광을 위해 서스테인 전압을 발생하기 위한 서스테인 회로를 필요로 한다. 기본적인 서스테인 회로는 그림 3과 같은 풀브릿지 형태를 고려할 수 있다. PDP 패널의 가스방전은 정계환(positive feedback) 회로로 모델링 할 수 있으므로 DC PDP에서는 저항을 이용하여 과전류를 억제하고 AC PDP에서는 유리 기판 사이에 유전체를 도포하여 전류제한을 하고 있다.

따라서 서스테인 회로는 회로적으로 부하가 캐패시턴인 DC/AC 컨버터이다. PDP 패널의 캐패시턴스를 C_p 라고 한다면 PDP 패널에 저장되는 에너지는 $C_p V_s^2/2$ 이며 이 에너지는 서스테인 회로에서 방전되어야 한다. 스위칭 다이오드의 스위칭 주파수를 f 라고 한다면 전체 전력손실은 $2fC_p V_s^2$ 으로 매 스위칭시 상당히 큰 전력손실이 발생되며 스위칭시의 서지전류로 인하여 EMI문제도 심각하다. 이를 해결하기 위해서는 패널 캐패시턴스에 저장된 에너지를 회수하는 회로가 필수적이며 Webber와 Wood에 의해 그림 4와 같이 주스위칭에 무효전력회수용 보조스위칭과 인덕터 그리고 캐패시터를 설치한 무효전력회수회로가 제안되었다. 기본 동작을 살펴보면 주 스위치가 도통되기 전 보조스위치가 도통하여 패널 캐패시턴스에 저장된 에너지를 무효전력 회수회로에 설치된 캐패시터에 저장하거나 또는 무효전력 회수회로에 설치된 캐패시터에 저장된 에너지를 패널 캐패시턴스에 이동시키는 등 에너지의 교환을 함으로써 전력 손실을 피하는 것이다. 그러나 이러한 방식의 단점은 주 회로인 풀브릿지 회로보다 보조 회로에서 다루는 에너지가 크므로 보조회로의 부하가 주 회로보다 훨씬 크고 복잡하고 스위칭 소자에 높은 전류 스트레스가 가해지므로 현재 다수의 스위칭소자를 병렬로 사용하고 있다. 따라서 패널 구동시스템은 전원시스템과 더불어 전체

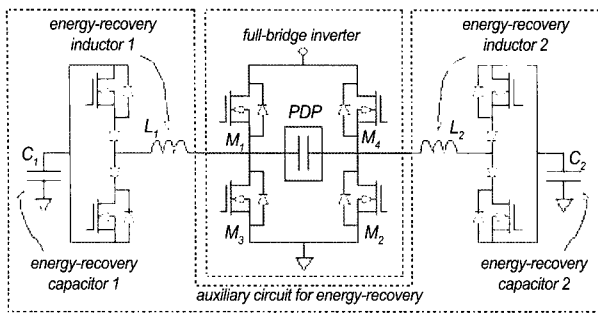


그림 4. Webber의 무효에너지 회수회로를 채용한 PDP 구동회로

PDP 시스템의 부피에서 차지하고 비율이 매우 크게 되고 이로 인해 패널의 두께 및 가격상승요인이 되고 있다. 현재 Webber와 Wood방식의 무효전력회수 회로는 국내외에서 개발된 많은 PDP에 채용되고 있다. 향후 PDP 시장의 성장과 함께 수요가 증가할 것이고 현재 채용된 구동방식은 특허가 출원된 방식이므로 외화유출도 증가할 것이므로 국내의 독자적인 기술 확보가 절실히 요구되는 실정이다.

한편 PDP 전원 장치로서의 구조는 고주파 규제를 회피하기 위한 역률 개선 회로가 필수적이며 이로부터 패널 구동용 전원, 신호처리를 위한 전원, 자체 제어기구동용 전원, 대기 전원 등을 DC/DC 컨버터를 통해 공급하게되는 2단 시스템에 관한 개발 연구가 요구된다. 또한 시스템 전체에서 전원이 차지하는 부피가 전체의 60-70%를 차지하므로 시스템 부피를 줄이기 위해 고주파 스위칭이 요구되며 고주파 스위칭으로 야기되는 스위칭 손실을 줄이기 위해 영 전압 스위칭 등 소프트 스위칭 기법들이 다각적으로 연구되어야 할 것이다. 한편 위에서 언급한 서지성 전류는 수 내지 수십 MHz대역의 주파수 성분을 포함하고 있으므로 이로 인해 발생하는 전자파로 통신장애 등 각종 신호체계의 오동작 요인이 될 수 있으므로 전자파 발생 요인 제거를 위해 각부 회로의 최적 설계 및 전자파 방지 대책에 관해서도 연구 개발이 요망된다.

3.2 전망

그림 5는 PDP 시장의 성장가능성을 NRI(Nomura Research Institute)에서 예측한 그림이다. 그림에서 보면 1998년 약 11만대의 수요에서 2005년에는 약 314만대의 수요가 예측되어 30배의 시장성장이 가능하며 가격이 또한 많은 나라에서 디지털 방송을 시험실시하고 있고 향후 10년 후에는 완전히 디지털 방송만을 계획하고 있어 고해상도의 TV 세트의 수요가 더욱 증대되고 있어 그림 4의 예측 수요보다 더욱 증가할 것으로 예상되고 있다.

앞서 언급했듯이 디지털 TV 방송의 동향에 발맞추어 차세대 디지털 디스플레이의 주역인 PDP는 현재 여러 업체에 의

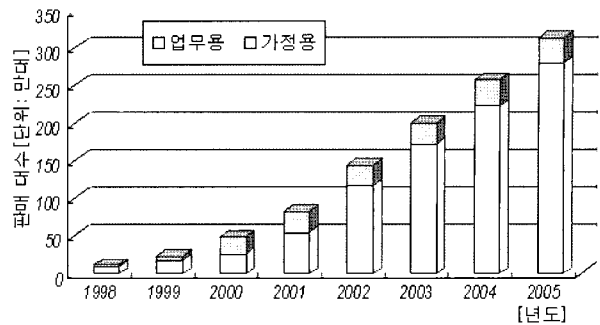


그림 5. 시장전망

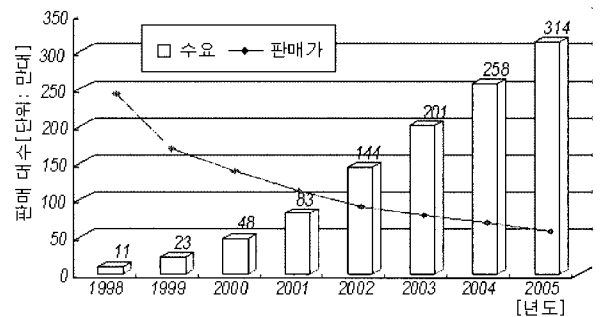


그림 6. 판매가에 따른 시장전망

해 막대한 투자를 통해 개발되고 있으며 다른 평판 디스플레이에 비해 생산 증가율이 90%로 가장 크다. 또한 NRI 등은 현재의 PDP 가격은 1인치당 2만엔 이상의 수준이지만, PDP 1인치당 1만엔으로 떨어진다면 가정용 TV로 그 수요가 크게 확대되어 본격적인 시장이 확대될 것으로 보고 있으며 그 시점으로 2003년 내지 2004년으로 내다보고 있다. Display Search에 의하면 PDP 시장은 1998년부터 연평균 60.5%규모로 성장하고 있고, NHK연구소는 대량 생산 개시, 수율 개선 등으로 PDP의 생산 원가가 획기적으로 저하될 것으로 예상한 바 있다. NRI에 따르면 시장구성에 있어서 평판 디스플레이 소자 중 PDP는 40인치를 기준으로 1997년에는 1%정도였으나 2007년에는 11%로 증가 할 것이고 수요는 업무용에서 가정용 등 다양한 용도로 발전되어 2005년에는 80%의 market share가 예상된다. 따라서 위 통계조사는 PDP 개발 기술의 투자경제성이 매우 밝음을 시사하고 있다.

4. 에너지 회수회로의 전력전자기술 동향

PDP는 주기적으로 매우 큰 서지성 방전전류가 흐르므로 PCB 설계 시 기구부의 위치나 도선의 경로가 노이즈 및 EMI문제에 매우 민감하게 작용하므로 이에 대한 대책이 요구된다. 또한 대 전류 및 고전압에서 구동이 되므로 전력 손

실을 줄이기 위해서 회로내의 기생성분을 최소화하는 방향으로 설계를 해야 하며 또한 모든 스위치가 영 전압 스위칭이 되도록 보장해야 한다. 에너지 회생 회로를 전 구간에 적용할 경우 리셋 동작과 어드레스 동작이 안정적으로 이루어져야 하며, PDP는 디스플레이 소자로서 양질의 화질을 최종 목적으로 하기 때문에 8비트로 구현되는 256가지 계조에 대해 그 성능을 평가하고 아울러 계조 별 전압마진과 소모 전력을 측정하여 에너지 회수회로의 성능을 평가한다.

다음은 현재까지 PDP 에너지 회생회로(ERC: Energy recovery Circuit) 관련기술 및 특허에 대한 개괄적인 소개이다.

4.1 Resonant Type

그림 7의 블록도와 같은 공진형 타입의 구동회로서 기존 방식에 비해 소자개수가 적으며 모든 스위치의 영전압 스위칭이 가능한 간단한 구조의 저가형 모델로서 현재 광범위하게 사용하는 그림 4의 Webber 회로가 Resonant Type에 포함되며 그림 8의 Sakai 회로 또한 Resonant Type으로 주 스위치가 도통되기 전 보조스위치가 도통하여 패널 캐패시턴스

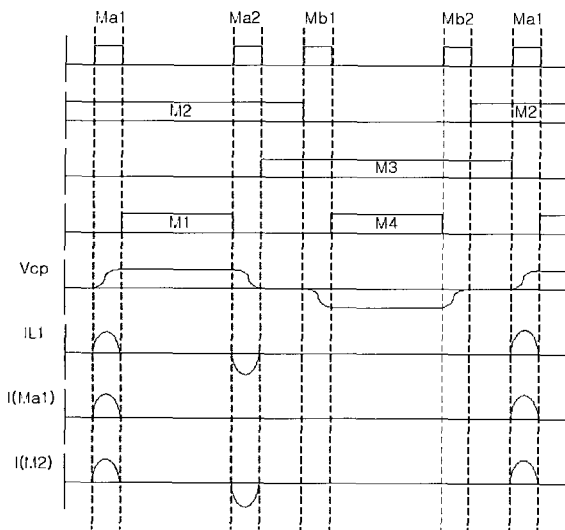
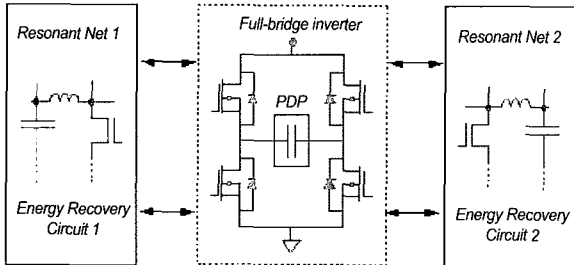


그림 7. Resonant Type 구동회로 및 Webber 회로의 동작 파형

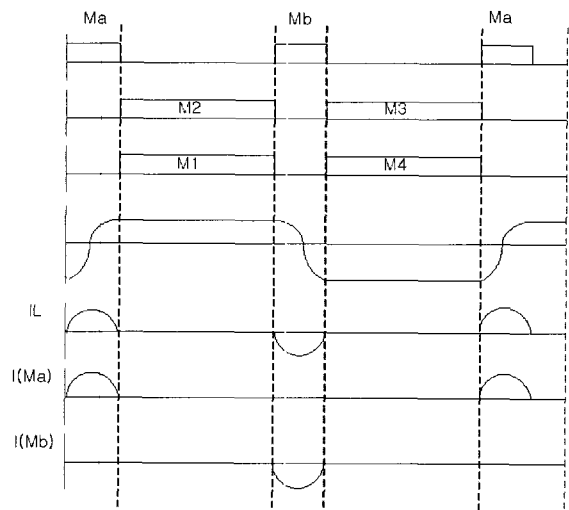
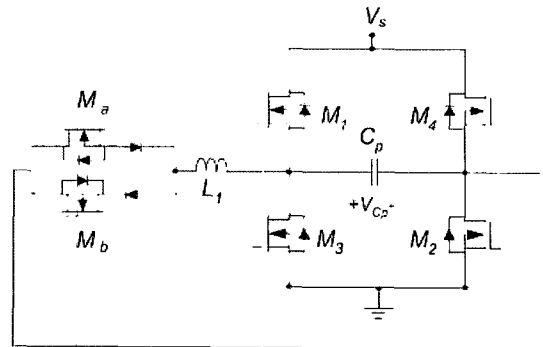


그림 8. Sakai 방식의 에너지 회수회로 및 동작파형

에 저장된 에너지를 무효전력 회수회로에 설치된 캐패시터에 저장하거나 또는 무효전력 회수회로에 설치된 캐패시터에 저장된 에너지를 패널 캐패시턴스에 공진 방식에 의해서 에너지의 교환을 함으로써 전력 손실을 피하는 것이다. Full-Bridge Inverter의 주 스위치는 영전압 스위칭을 하며 ERC 회로의 스위치는 영전류 스위칭을 하여 고효율이 가능하다. 그러나 이러한 Resonant Type은 ERC회로의 전력손실에 의한 패널 양단 전압에 전압 노치가 발생하여 스위칭 손실뿐만 아니라 EMI를 발생시키는 심각한 단점을 가지고 있다.

4.2 Current-Fed Type

현재 국내외적으로 채용하고 있는 에너지 회수회로로서 주로 사용하고 있는 방식은 앞서 살펴본 그림 4와 같은 Weber & Wood 방식 회로이다. 이 방식의 회로는 먼저 스위치 개수와 거기에 따르는 부가적인 회로들이 많기 때문에 구조 및 구동방식이 복잡할 뿐만 아니라 시스템 부피가 크고 제작단가가 높은 단점들을 가지고 있다. 또 에너지 회수를 위한 보조 회로 측의 스위치와 직렬로 역 방향 다이오드가 삽입되어 있

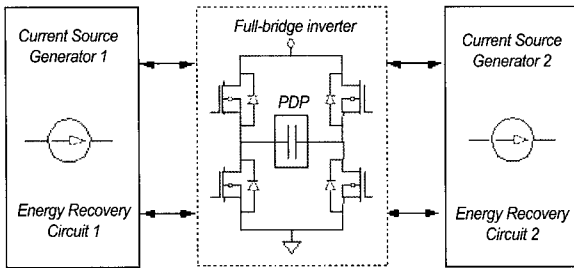


그림 9. Current-Fed Type 구동회로

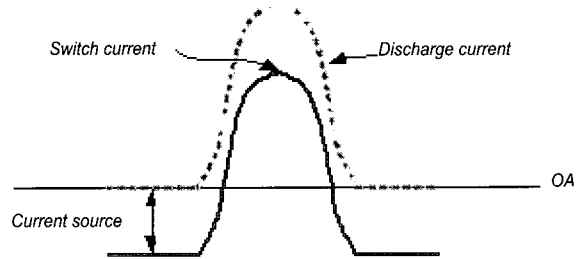


그림 11. 인버터 주 스위치 전류 파형

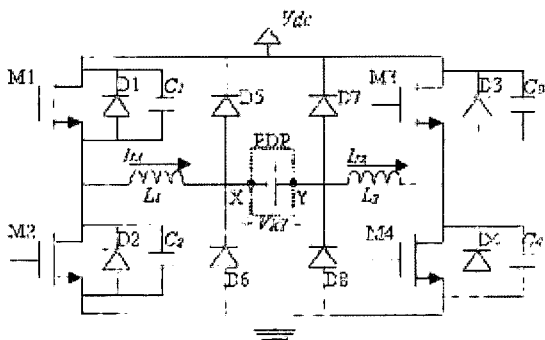


그림 10. Current-Fed Type 구동회로의 예

으므로 스위치가 온 될 때 영전압 스위칭이 이루어지지 못해 발생하는 스위칭 손실로 인해 시스템 효율을 저하시킨다. 그리고 패널 부유용량의 에너지를 완전히 회수하거나 또는 유지전압 끝까지 에너지를 투입하지 못하기 때문에 풀 브리지의 스위치를 온 오프 시킬 때 수십V 정도의 하드 스위칭이 발생하며 이로 인해 서지성 전류가 발생할 뿐만 아니라 패널 내에 형성된 벽전하의 손실이 크기 때문에 휘도가 떨어지는 단점이 있다. 그러나 무엇보다 이미 그 특화가 등록된 방식이므로 기술료로 인한 외화유출은 앞으로 더욱 심각해질 것으로 예상된다. 이를 위해 그림 9의 블록도와 같은 새로운 전류원 타입의 구동회로를 소개한다. 전류원 타입의 예로 그림 10의 구동회로가 있으며 수동소자만으로 구성, 적은 수의 전력스위치만으로 PDP패널의 구동이 가능, 낮은 제작단가, 간단한 스위치 구동, 전체 시스템의 부피 및 두께 감소 등의 장점이 있다⁽⁶⁻⁸⁾. 그러나 전체적으로 도통 손실이 크다는 단점이 있다.

4.3 Low Current Stress Type

H-bridge 주 스위치에 150A(42" PDP) 이상의 방전전류가 모두 흐르는데 이 주 스위치에 흐르는 방전 전류를 감소시키는 방식의 ERC회로이며 그림 11과 같이 설계에 따라서 인버터 주 스위치에 흐르는 전류를 방전전류의 약 20%~100%까지 감소시킬 수 있다. 따라서 주 스위치의 전류 스트레스 감소로 인하여 도통 손실을 줄여 고효율화가 가능하며

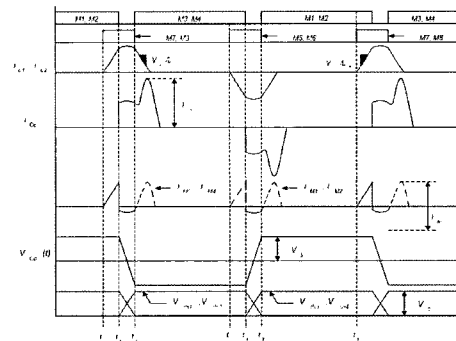
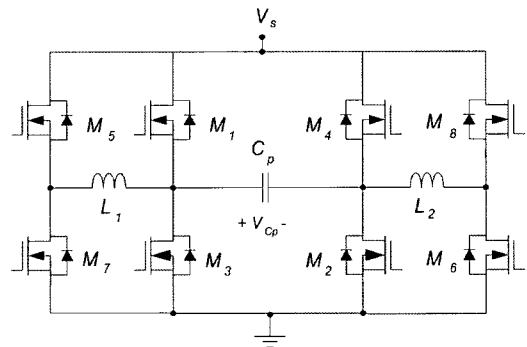


그림 12. KAIST 방식의 전류 스트레스 저감형 에너지 회생 회로 (전류원 방식 동작)

기존방식에 비해 인버터의 병렬 스위치 개수를 줄일 수 있으므로 제작단가 절감, 냉각시스템의 부담감소, 시스템 부피 감소, 신뢰성 증가, 수명 향상 등의 큰 장점을 얻을 수 있다⁽¹¹⁻²³⁾. 그림 12에서는 전류 스트레스 저감 방식으로 동작하는 KAIST에서 개발한 국내 특허 보유 기술을 소개한다. KAIST ERC회로⁽⁹⁻¹⁰⁾는 Current-Fed Type과 같이 주 스위치를 영전압 스위칭 할 뿐만 아니라 방전전류와 ERC회로의 전류가 상쇄되어 인버터 스위치의 도통손실을 현격히 줄일수 있으며 Webber회로와 같은 패널 양단전압에 전압 노치가 발생하지 않는다. 또한 서지 전류로 인한 EMI 문제 제거, 소실되는 벽전하 양이 적으므로 패널 발광 휘도 증가, 패널 발광 휘도의 증가는 곧 기존회로에 비해 낮은 유지전압으로도 우수한 휘도 특성, 회로 수명 및 신뢰성 증가 등의 많은 장점을 갖는다.

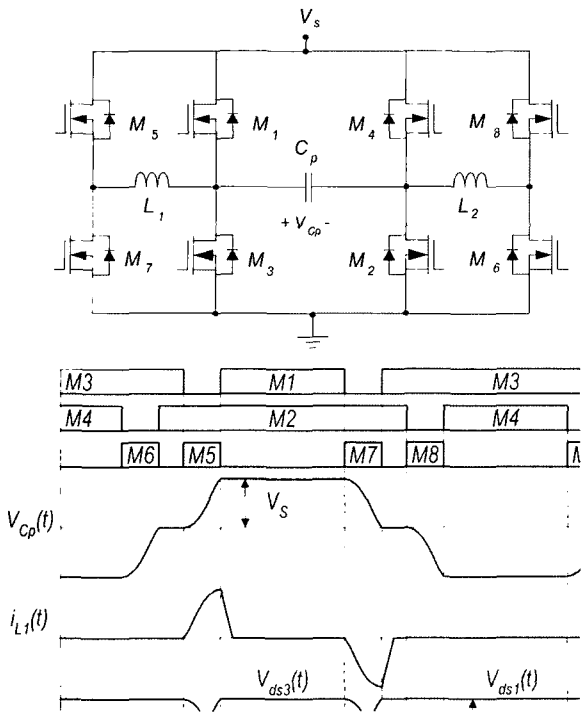


그림 13. KAIST 방식의 전류 스트레스 저감형 에너지 회생 회로 (공진형 방식 동작)

또한 그림 13과 같이 KAIST ERC 회로는 Resonant Type¹⁰⁾으로 동작이 가능하며 Current-Fed Type의 장점에 소비전력이 저감되는 장점을 갖는다.

4.4 Low Voltage Stress Type

PDP를 위한 기존 풀브리지 인버터 스위치에는 오프 시 모든 입력전압이 인가되지만 저전압 스트레스형 구동 회로는 오프 시 입력전압의 절반이하가 인가되므로 스위치의 내압을 반으로 줄일 수 있으며 내압이 작은 스위치일수록 스위치의 온 저항이 작고 전류용량이 큰 상용스위치를 쉽게 구할 수 있으므로 현재 4개의 스위치를 병렬로 사용하던 것을 2개 정도로 줄일 수 있으며 스위치의 도통 손실감소로 고 효율을 꾀할 수 있다.⁵⁾

5. PDP 전원장치의 전력전자기술 동향

국내 PDP용 전원장치는 동아일렉콤, 파웰, 단암정보통신, SM-Tech, 삼성전기 등이 생산하여 완제품 형태의 양산 모델에 적용하고 있다. 국내 일부 업체들은 최근에 일본 제품과 유사한 수준의 제품을 생산하고 있으나 대부분은 선진국에 비하여 크기 및 높이가 크며 효율과 기능 및 신뢰성에서 낙후한 실정이다. 따라서 삼성SDI, LG전자, 삼성전자 등 국내

PDP 생산업체는 고효율 및 고신뢰의 전원장치 확보와 가격 경쟁력이 있는 일본 제품의 사용을 적극적으로 검토하고 있는 실정이다. 외국의 경우 산젠, SONY, 마쯔시다, 델타, Rubycon, Panasonic, Origin, Fuji전기 등의 수 많은 업체들이 우수한 기술로 세계 PDP 제조업체를 공략하고 있다. PDP set의 전체 가격을 기준으로 현재 전원장치가 차지하는 비율은 약 5%~10%정도로 분포되며, 효율적인 측면에서는 PDP의 구성 회로만 고려할 경우 소비전력의 약 30~60%에 해당하는 손실을 발생하고 있다. 이러한 효율적인 면과 가격적인 면을 고려한다면, PDP의 전원장치는 제품의 신뢰성과 생산성 등에 아주 밀접한 관계를 가지고 있다. 현재 PDP set maker들이 사용하고 있는 전원장치의 대부분은 외부업체에 의한 위탁개발에 의존하고 있으며, 이들 외부 업체들은 기존의 선진 일본 업체의 PDP 전원 기술에 거의 의존한 상태로 개발하고 있다. 이는 PDP의 부하 특성과 화질과의 관계가 명백히 연구되어지지 않은 상태였기 때문이었으나, 현재는 국내의 PDP 양산업체들이 점차적으로 이러한 점을 고려하여 전원회로의 개발을 위해 다각도로 노력하고 있다. 또한 PDP의 저가격화 추세에 따라 PDP 전원장치도 저가격화를 위한 기술 및 생산기술이 필요한 실정이다.

PDP 생산업체의 제품 및 모델에 따라 차이는 있으나 42인치 기준으로 PDP 전원장치의 사양을 요약하면 다음과 같다.

표 2. PDP 전원장치의 주요 사양

항 목	사 양	
Board Size	245(W)x370(L)x37mm(H)	
입력전압범위	90V~265VAC	
주파수 범위	47Hz~63Hz	
최소 소비전력 (Stand-By 시)	3W 이하(입력전압 265VAC조건)	
효율(최대부하시)	80-85%이상(90VAC), 85-89%이상(220VAC)	
역률(최대부하시)	94-97%이상(265VAC조건)	
출력 사양	Sustain 전압	165-190V (0.1-2.0A)
	Add, Setup 등 전압	60-80V(0.1A), 200-230V(0.02A), ...
	Audio 전압	28-40V (0.1-1.5A)
	영상보드 전압	5V (0.1-2.0A)
	기타 전압	15V, 12V 등
출력전압 변동율 (입력 및 부하 변동)	1-3%	
맥동 전압 및 노이즈	출력전압의 1-2%	
입력 보호 기능	전전압, 과전압, 뇌씨지	
출력보호 기능	OVP, UVP, OCP	
일반 기능	Remote Control 및 알람	
Power Sequence 기능	필요	

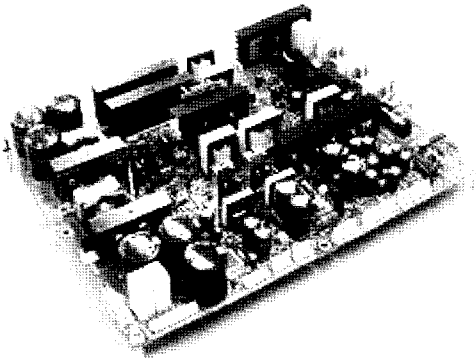


그림 14. 고효율 PDP 전원장치

PDP 전원장치에 사용하는 Topology는 다음과 같다. PFC 전력단은 대부분이 Boost 컨버터를 사용하면 제어기는 UC3854를 사용하고 있으며, PFC의 출력전압은 370-400VDC이다. 일반적으로 TO247 패키지의 500V 내압 스위치를 2-4개 병렬 연결하여 사용하고 있다. 일본의 일부 제품은 영전류 스위칭 방식의 Boost 회로와 수동형 역률개선 방식의 회로를 사용하는 경우도 있으나 이는 Universal Line에 적용하기 어려운 문제점이 있다. PFC단은 PDP 전력을 모두 다루고 있으므로 전체 효율에 결정적인 요소로서 고효율을 위하여 최적의 설계를 하여야 한다. 다음으로 유지전압을 만드는 DC/DC 컨버터가 입력전력의 40-60%dp 해당하는 전력을 변환하므로 매우 중요하다. Sustain DC/DC 컨버터에는 대부분이 Half-Bridge 형태의 소프트 스위칭 방식의 토폴로지를 사용하며 일부 업체에는 Two-Switch Flyback, Resonant Converter를 사용하기도 한다. 일반적으로 출력전압이 높으므로 출력 정류기에서의 스위칭 손실이 많이 발생하는 특징을 가지고 있다. 그 외의 전원 대부분 제어기가 Integration된 MOSFET 스위치를 사용하여 Flyback 또는 Forward 토폴로지를 사용한다. 그림 14는 KAIST에서 개발한 세계 최고의 효율을 갖는 PDP 전원장치이다.

6. 맺음말

대화면 고화질, 박형 등의 장점을 가진 PDP가 평판 디스플레이 분야에서 새로운 시기를 맞이했으며 이에 따라 전 세계 디스플레이 업계의 관심이 고도로 집중되고 있다. 현재 우리나라의 여러 업체들은 세계 최고의 생산업체로 자리 잡고 있는 실정에서 국내 원천기술의 확보가 절실히 요구되며, 특히 PDP에서의 전력전자기술의 중요성이 인식되고 있다. PDP의 소비 전력 절감, 고효율 및 저가격화를 위하여 PDP 구동회로, 에너지 회생회로의 국내기술 확보가 필요하며 고효율 및 고 신뢰성의 전원장치의 개발이 필요한 시기이다. 이

에 본고에서는 최근의 국내외 PDP 업체의 기술 동향 및 전망과 전력전자 기술을 소개하였다.

참고 문헌

- [1] 청범출판사, 디스플레이 공학 2.
- [2] L.F. Weber, "Measurement of wall charge and capacitance variation for a single cell in AC plasma display panel", IEEE Trans. on Electron Device, Vol. Ed-24 No.7, pp. 533-538, November 1997.
- [3] L.F. Webber and K.W. Warren, "Power efficient sustain drivers and address drivers for plasma panel". U.S. Patent, Number 4,866,349, Sep. 1989.
- [4] Dong Hyun Kim, "Wall Charge Measurement in the Address Period of AC Plasma Display Panel", in journal of Information Display, Vol. 1, No. 1, December 2000.
- [5] Chung-Wook Roh, "Multilevel Voltage Wave-Shaping Display Driver for AC Plasma Display Panel Application", in IEEE Journal of Solid-State Circuits, vol. 38, No. 6, June 2003.
- [6] Dong Y. Lee, "Novel Energy-Recovery Driving Circuit for Plasma Display Panel using Regenerative Transformer", IEEE, 2003.
- [7] Sang-Kyoo Han, Gun-Woo Moon, and Myung-Joong Youn "New Energy-recovery circuit for plasma display panel", Electronics Letters, 18th, Vol. 38, No. 15, pp. 790-792, July 2002.
- [8] Sang-Kyoo Han, Gun-Woo Moon and Myung-Joong Youn, "Current-fed energy-recovery circuit for plasma display panel", Electronics Letters, Vol. 39, No. 4, pp. 1035-1036, July 2003.
- [9] Sang-Kyoo Han, Gun-Woo Moon, and Myung-Joong Youn, "A Novel Current-fed Energy-Recovery Sustaining Driver for Plasma Display Panel (PDP)", Electronics Letters, Vol. 39, No. 4, pp. 1035-1036, July 2003.
- [10] Sang-Kyoo Han and Myung-Joong Youn, "A Novel Energy-Recovery Circuit for Plasma Display Panel", KAIST Power Electronics Workshop, pp. 23-31, Aug. 2003.
- [11] Chen-Chang Liu, "A Novel Energy-Recovery Sustaining Driver for Plasma Display Panel", in

- IEEE Transaction Industrial Electronics, Vol. 47, No. 6, December 2000.
- [12] Chern-Lin Chen, "Study on the Second-Order Sustaining Driver for Plasma Display Panel", AISD '99, pp. 141-145.
- [13] T.F. Wu, "PDP Sustainers with Reduced Current Stress and Sensitivity to Parasitic and Distributed Components", IEEE, 2001.
- [14] Chung-Wook Roh, "Current Sourced Power Efficient Sustainer Circuit for AC Plasma Display Drive", IECON '01: The 27th Annual Conference of the IEEE Industrial Electronics Society.
- [15] Chen-Chang Liu, "An Energy-Recovery Sustaining Driver with Discharge Current Compensation for AC Plasma Display Panel", IEEE Transactions on Industrial Electronics, Vol. 48, No. 2, APRIL 2001.
- [16] Hong-Bin Hsu, "Regenerative Power Electronics Driver for Plasma Display Panel in Sustain-Mode Operation". IEEE Transactions on Industrial Electronics, Vol. 47, No. 5, October 2000.
- [17] J.Y. Lee, "Cost-effective PDP sustaining driver with current injection method", Electronics Letters, Vol. 38, No. 25, pp. 1637-1639, 5th December 2002.
- [18] Song-Yi Lin, "Novel Regenerative Sustain Driver for Plasma Display Panel", IEEE, 1998.
- [19] 한상규, 이준영, 문건우, 윤명중, 박창배, 정남성, 박정필, "새로운 에너지 회수 방식을 채용한 고효율 PDP 구동 회로", KIPE Conf. 2003.
- [20] 이동영, "Novel Energy Recovery Circuit for the AC-Driving of Capacitive Load and Application for Full-Bridge DC-DC converter", 서울대 공학박사학위논문.
- [21] 양진호, "A Suggestion of New Energy Recovery Circuit for AC Plasma Display and A Study on its Discharge Characteristics", 서울대 공학박사학위논문.
- [22] 양준현, "Novel High Efficient Driving Circuit for AC Plasma Display using the Multi-level Converter", 서울대 공학박사학위논문.
- [23] "한국정보디스플레이공학회 2002. 12. 기술특집.

〈저 자 소개〉



문건우(文建又)

1992년 한국과학기술원 전기 및 전자공학과 졸업(석사). 1996년 한국과학기술원 전기 및 전자공학과 졸업(박사). 1996년~1998년 한전 전력연구원 전력계통연구실 선임연구원. 1998년~2000년 (주)키테크놀로지 대표이사. 2000년 세종대학교 전자공학과 조교수. 2000년 9월~현재 한국과학기술원 전자전산학과 전기및전자공학전공 부교수. 당 학회 학술위원.



한상규(韓翔圭)

1973년 12월생. 1999년 부산대학교 전기공학과 졸업. 2001년 한국과학기술원 전자전산학과 전기 및 전자공학전공 졸업(석사). 2001년~현재 동 대학원 박사과정.



최성욱(崔成旭)

1975년 6월생. 2002년 단국대 전자공학과 졸업. 2002년~현재 한국과학기술원 전자전산학과 전기 및 전자공학전공 석사과정.



조규민(曹奎玟)

1978년 3월생. 2003년 경북대학교 전자전기컴퓨터공학부 졸업. 2003년~현재 한국과학기술원 전자전산학과 전기 및 전자공학전공 석사과정.