

論文2003-40SD-8-4

# RTO 공정을 이용한 다공질 실리콘막의 저온 산화 및 특성분석

## (Characterization of Oxidized Porous Silicon Film by Complex Process Using RTO)

朴正用\*, 李鐘玄\*\*

(J.Y. Park and J.H. Lee)

### 요약

본 논문에서는 RTP(rapid thermal process)를 이용한 새로운 산화방법을 고안했으며, 이는 짧은 시간에 다공질 실리콘을 산화시킴으로써 이 기술은 여타 방법에 비해 경제적이고 간편한 방법으로 짧은 시간에 두꺼운 산화막을 성장시킬 수 있는 장점을 가지고 있다. 먼저, 양극반응을 통해 PSL(porous silicon layer)을 형성한 후 이를 저온 산화시킨 후에 급속 열처리 산화공정(RTO: rapid thermal oxidation)를 이용해서 OPSL(oxidized porous silicon layer)을 제조하고, 그 물성 및 전기적 특성을 조사하여, 열 산화로 제작된 OPSL과 그 특성을 비교하였다. 시편의 절연 파괴전압은 약 3.9 MV/cm의 값을 보여 벌크 산화막보다는 적은 값이지만 절연 재료로서는 충분한 값이고, 누설전류는 0 ~ 50 V의 인가 전압에서 100 ~ 500 pA의 값을 보였다. 그리고, XPS 결과는 RTO 공정 추가가 저온 산화막의 완전 산화에 크게 기여함을 확인하였으며, 저온 산화막의 표면 및 내부에서도 산화반응이 완전하게 이루어졌음을 확인하였다. 이 결과로부터 저온 OPSL을 제조할 때, RTO 공정이 OPSL의 산화 및 치밀화(densification)의 증가에 크게 기여함을 알 수 있었다. 따라서, 이의 방법으로 제조된 OPSL은 저온을 요구하는 공정에서 소자의 절연막, 전기적인 분리층 그리고 실리콘 고주파용 기판 등으로 활용될 수 있을 것으로 보인다.

### Abstract

Thick oxide layer was fabricated by anodic reaction and complex oxidation performed by combining low temperature thermal oxidation (500 °C, 1 hr at H<sub>2</sub>O/O<sub>2</sub>) and a RTO (rapid thermal oxidation) process (1050 °C, 1 min). Electrical characteristics of OPSL (oxidized porous silicon layer) were almost the same as those of thermal silicon dioxide prepared at high temperature. The leakage current through the OPSL of 20 μm thickness was about 100 - 500 pA in the range 0 V to 50 V. The average value of breakdown field was about 3.9 MV/cm. From the XPS analysis, surface and internal oxide films of OPSL prepared by complex process were confirmed completely oxidized and also the role of RTO process was important for the densification of PSL (porous silicon layer) oxidized at low temperature.

**Keyword** : 다공질 실리콘, 양극반응, rapid thermal oxidation

\* 正會員, 大田廣域市 尖端産業振興財團

(Hightech Industry Promotion Foundation, Daejeon Metropolitan City)

\*\* 正會員, 慶北大學校 電子電氣工學部

(School of Electrical Engineering and Computer Science, Kyungpook National University)

接受日字:2002年8月28日, 수정완료일:2003年7月31日

### I. 서론

회로의 집적도가 증가함에 따라 이제까지 잘 통제될 수 있었던 여러 가지 기생효과들이 집적 회로의 심각한 장애 요소로 나타나고 있다. 또한, 화합물 반도체에 대한 실리콘의 여러 가지 장점을 활용하기 위하여 마

이므로 웨이브 집적 회로를 실리콘 기판 위에 실현하고자 하는 노력이 많이 있었으나, 실리콘 기판의 높은 도전성으로 인한 어려움 때문에 특수한 구조의 실리콘 기판에 대한 연구가 진행되어 왔다<sup>1) 3)</sup>. 이러한 문제점을 해결하기 위하여 활성이 큰 다공질 실리콘을 사용하여 짧은 시간에 수~수십 $\mu\text{m}$ 의 두꺼운 산화막을 형성시키는 방법이 고안되었다<sup>4) 7)</sup>. 그러나 이는 장시간의 고온공정을 수반하며, 불순물의 재확산과 실리콘웨이퍼의 스트레스 등으로 인하여 회로의 특성을 저하시킨다. 이에, 본 논문에서는 RTP를 이용한 새로운 산화방법을 고안 했으며<sup>8) 9)</sup>, 이는 짧은 시간에 다공질 실리콘을 산화시킴으로써 이 기술은 여타 방법에 비해 경제적이고 간편한 방법으로 짧은 시간에 두꺼운 산화막을 성장시킬 수 있는 장점을 가지고 있다. 먼저, 양극반응을 통해 PSL을 형성한 후 이를 저온 산화시킨 후에 급속열처리 산화공정(RTO)을 이용해서 OPSL을 제조하고, 그 물성 및 전기적 특성을 조사하여, 열산화로 제작된 OPSL과 그 특성을 비교하였다.

## II. 실험방법

다공질 실리콘을 형성할 시편은 0.8 ~1.2  $\Omega \cdot \text{cm}$ 의 저항률을 가지는 p형 웨이퍼를 사용하였다. 시편의 뒷면에 양극 반응시 저항성 접촉을 위하여 붕소를 100 keV,  $5.0 \times 10^{15}/\text{cm}^2$ 로 이온 주입하여 p+층을 형성하였고 뒷면에 전극으로 사용할 Al을 열 증착법을 이용하여 증착하였다. 양극반응 조건은 43 wt%HF(49 wt%HF: C<sub>2</sub>H<sub>5</sub>OH=8:1)용액과 전류밀도 20 mA/cm<sup>2</sup>인 정전류원이며, 반응시간은 10분이다. 그리고 에탄올은 반응시 기포제거를 위해 혼합하였다. 이때 제조된 PSL의 기공도(무게를 이용해서 측정)는 약 56%를 나타내었다. 시편 제조는 저온 공정에서 양질의 산화막을 얻기 위한 조건을 찾기위해 양극반응을 통해 얻은 PSL을 500 °C, 1 시간과 2시간 열 산화한 후 이 시편을 다시 1050°C, 1 분(2분)간 RTO 공정(복합 산화법)을 수행하여 제조하였다.

제조된 OPSL의 산화특성을 알아보기 위하여 적외선 분광광도계(Mattson Galaxy-7020A)를 이용하여 Infrared(IR)분석을 하였다. 산화막의 전기적 측정을 위해 진공 열증착으로 알루미늄전극을 형성한 후, C-V 특성은 HP 4280A C-V plotter를 이용해서 1MHz의 주파수에서 측정하였고, 절연파괴전압은 SONY tektronix

370A programmable curve tracer를 사용해서 측정하였다. 누설전류는 HP4145 semiconductor parameter analyzer로 측정하였으며, 그리고 저온 산화막의 화학적 원자결합 상태와 산화막내의 원자 조성비를 알기 위하여 XPS(X-ray photoelectron spectroscopy)를 사용해서 측정하였다.

## III. 결과 및 토의

<그림 1>은 복합 산화법을 이용하여 산화한 시편의 단면 SEM 사진이다. 단면을 보면 계면 및 표면 모두 평탄하게 형성되어 있는데 이는 일반 planar 공정에 사용할 수 있을 것으로 생각된다.

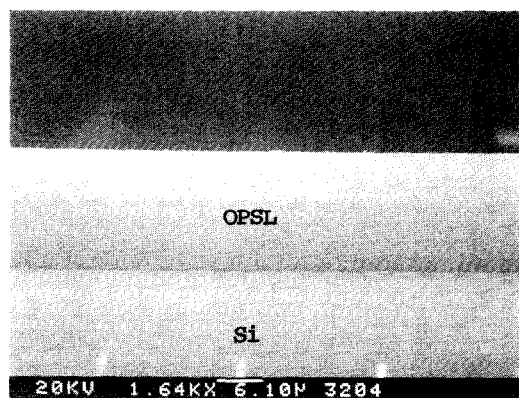


그림 1. 새로운 산화공정으로 형성한 OPSL의 SEM 단면

Fig. 1. Cross-sectional SEM image of OPSL surface with newly developed oxidation process.

<그림 2>는 산화온도와 산화시간을 변화시키면서 산화한 다공질 실리콘 저온 산화막의 적외선 분광분석 결과를 나타낸 것이다. 1100cm<sup>-1</sup>, 805cm<sup>-1</sup>, 450cm<sup>-1</sup> 위치의 Si-O결합 피크가 강하게 나타나고 있어 산화막이 형성되어져 있고, 3500cm<sup>-1</sup>과 1600cm<sup>-1</sup>근처의 O-H결합 피크가 형성되어 있음을 볼 수 있다. <그림 3>은 앞에서 형성한 저온 산화막을 1050°C에서 1분간 RTO처리한 시편들의 적외선 분광분석 결과이다. <그림 2>와 비교하여 볼 때 3500cm<sup>-1</sup>과 1600cm<sup>-1</sup>근처의 O-H결합 피크가 완전히 사라졌다. 이는 1050°C 1분(2분)간의 RTO 처리로 산화막 내부의 수소결합을 충분히 제거할 수 있다는 것을 알 수 있었다. 이는 저온 산화공정에 RTO 공정을 추가한 복합 산화법을 이용하면 다공

질 실리콘의 산화막의 특성을 개선할 수 있음을 보여 준다.

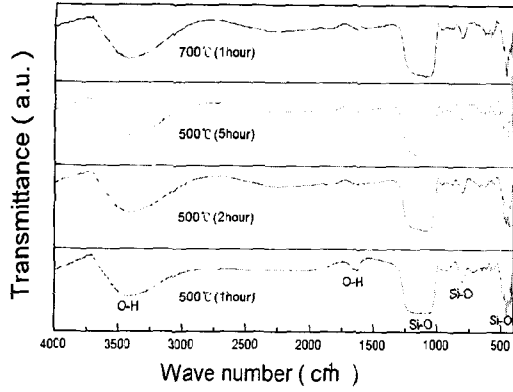


그림 2. 열 산화 온도에 대한 IR 흡수 스펙트럼  
Fig. 2. IR absorption spectra for various oxidation temperature.

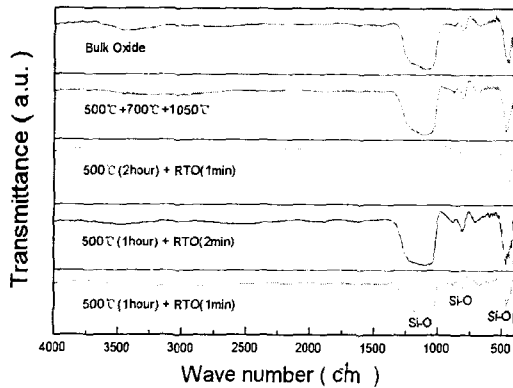


그림 3. RTO 공정 후 IR 흡수 스펙트럼  
Fig. 3. IR spectra after RTO process.

<그림 4>는 제조된 OPSL 위에 형성된 커패시터의 절연파괴전압을 측정하여 절연파괴전장의 분포를 구하였다. 측정에 사용된 커패시터의 크기는 지름이 0.3 mm인 원이고, 커패시터의 개수는 8개 이었다. 항복전계는 3.7 ~ 4.2 MV/cm 범위에 존재하며 3.9 MV/cm 정도의 평균값을 보였다. 이는 다공질 실리콘 열산화막의 절연파괴강도(약 4.0 MV/cm)와 비슷한 값이다. <그림 5>는 다공질 실리콘 산화막의 누설전류를 측정된 결과이다. (a)는 500°C, 1시간 저온 산화 반응으로 성장시킨 다공질 실리콘 산화막의 누설전류를 나타내고 있는데 그 값은 0 V~50 V의 전압 범위에서 누설전류는 약 1.74 nA~10.84 nA 범위의 값을 나타내고 있고, (b)는 이 저온 산화막을 RTO 공정을 거친 다음 누설전류를

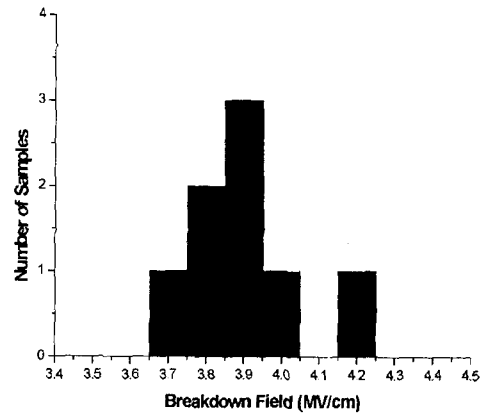


그림 4. 제조된 OPSL의 절연파괴전압  
Fig. 4. Breakdown field of fabricated OPSL.

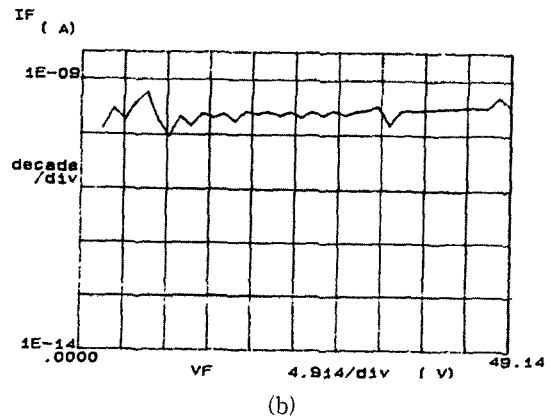
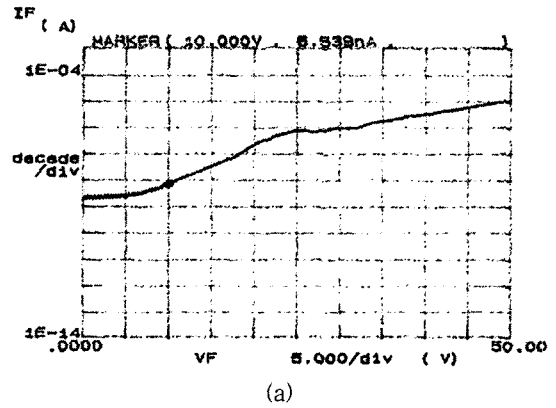
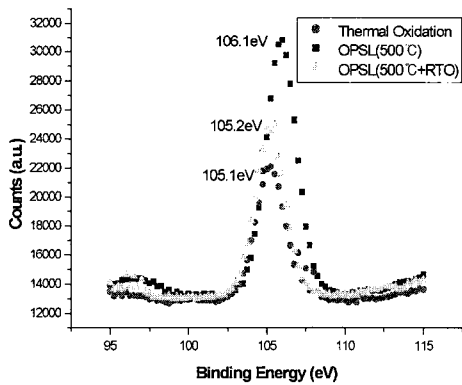


그림 5. OPSL의 누설전류 (a) RTO 공정 전 (b) RTO 공정 후  
Fig. 5. Leakage current of OPSL. (a) before RTC (b) after RTO

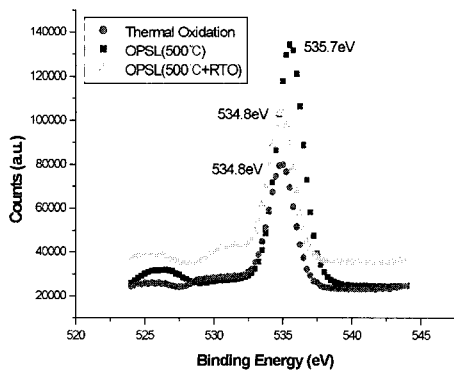
측정한 결과로, 100 pA~500 pA의 값을 나타냈으며, 이 결과로부터 RTO 공정으로 인해 산화막의 절연 특성이

개선되어짐을 알 수 있었으며, 이 산화막은 소자의 절연이나 전기적인 분리층으로의 활용이 가능할 것으로 생각되어 진다.

그리고, OPSSL의 표면 부근에서의 화학적 원자결합 상태를 조사하기 위하여 XPS(x-ray photoelectron spectroscopy) 분석을 행하였다. 저온 OPSSL의 특성을 알아보기 위해 표준시편으로 벌크 실리콘을 열 산화한 2 μm 두께의 벌크 산화막을 제조하여 OPSSL의 특성과 비교하였다. <그림 6>은 2 μm 벌크 산화막과 10 μm의 저온 OPSSL의 특성을 비교한 것이다. 2 μm 벌크 산화막의 경우, 실리콘의 결합에너지를 나타내는 Si-2p 피크는 103.2 eV, 산소 O-1s 피크는 534.2 eV로 나타났다. 10 μm의 저온 OPSSL의 경우 각 원소의 결합에너지를 살펴보면 실리콘의 결합에너지는 500 °C 산화한 OPSSL에서는 106.2 eV이고, 500 °C + RTO 한 OPSSL인 경우는 104.4 eV로 실리콘의 결합에너지가 -1.8 eV 변이

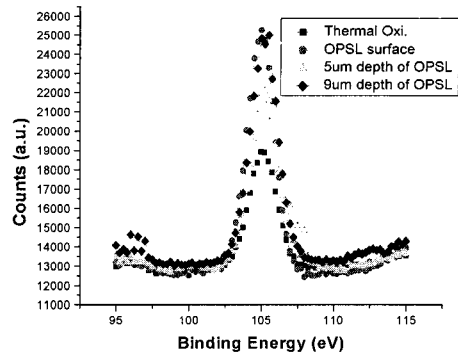


(a) Si-2p

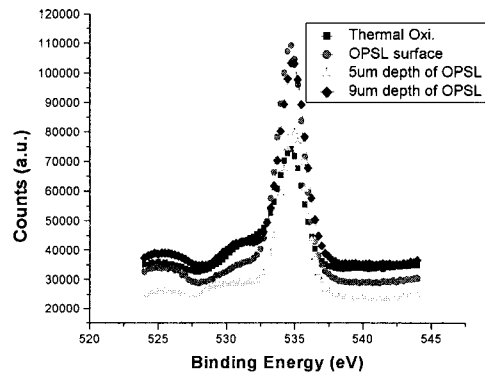


(b) O-1s

그림 6. OPSSL의 XPS 분석  
Fig. 6. XPS analysis of OPSSL.



(a) Si-2p



(b) O-1s

그림 7. OPSSL의 깊이별 XPS 분석  
Fig. 7. XPS analysis of OPSSL with respect to depth.

되었다. 또, 산소의 결합에너지는 500 °C 산화한 OPSSL에서는 536.0 eV이고, 500 °C + RTO 한 OPSSL인 경우는 534.4 eV로 산소의 결합에너지가 -1.6 eV 변이 되었다. 위의 결과를 비교하여 보았을 때 다공질 실리콘을 500 °C 산화 후 RTO 공정을 수행한 것의 피크가 수행하지 않은 것에 비해서 더 벌크 산화막의 피크와 가까워지는 것을 확인할 수 있다. 이를 통해 RTO 공정의 추가가 다공질 실리콘의 산화에 기여함을 확인할 수 있다.

표면에서의 XPS 결과를 비교하여 보았을 때 다공질 실리콘의 저온 산화막이 표면에서는 완전히 산화가 되었다는 것을 알 수 있다. 하지만, 산화막의 내부에서의 산화정도 여부는 알 수가 없다. 그래서 산화막 내부에서의 산화반응 정도를 알아보기 위하여 저온 산화막의 깊이별 XPS 분석을 행하였다. <그림 7>은 10 μm 두께의 저온 OPSSL의 깊이별 XPS 분석을 한 결과이다. XPS에서 나타난 탄소 성분을 기준으로 참고 문헌(C

1s: 284.5 eV)에 나타난 결합에너지와 비교하면, 실리콘 산화막에서의 실리콘 피크(Si 2p: 103.3 eV)와 산소 피크(O 1s: 532.5 eV)가 나타나고 있다. <그림 7(a)>는 실리콘의 결합에너지를 나타낸 것으로 벌크 산화막인 경우는 105.0 eV, OPSL의 경우 표면 104.9 eV, 5  $\mu\text{m}$  깊이 105.2 eV, 9  $\mu\text{m}$  깊이 105.2 eV로 벌크 산화막의 실리콘 결합에너지와 거의 같음을 보여준다. <그림 7(b)>는 산소의 결합에너지를 나타낸 것으로 벌크 산화막인 경우는 534.2 eV, OPSL의 경우 표면 534.1 eV, 5  $\mu\text{m}$  깊이 534.4 eV, 9  $\mu\text{m}$  깊이 534.4 eV로 벌크 산화막의 산소 결합에너지와 거의 같음을 보여준다. 이는 저온 산화막의 내부에서 산화반응이 완전하게 이루어진 것으로 판단된다.

#### IV. 결 론

다공질 실리콘을 이용한 저온 산화막을 제조하기 위하여 산화 온도 및 시간에 대한 의존성을 알아보았으며, 산화한 시편의 적외선 흡수 스펙트럼, 절연파괴전압, 누설전류 그리고 XPS 측정을 통하여 다공질 실리콘의 산화특성을 분석 비교하였다. 이를 통하여 얻은 저온 산화막의 공정조건은 500  $^{\circ}\text{C}$ , 1 시간의 열 산화와 1050  $^{\circ}\text{C}$ , 1분간의 RTO 공정이었다. 산화온도를 500  $^{\circ}\text{C}$ , 1시간 열 산화한 시편에 RTO 공정을 수행함으로써 양질의 저온 산화막을 얻을 수 있었다. 적외선 흡수 스펙트럼 측정에서 O-H 피크가 상당히 줄었으며, Si-O 피크의 폭이 벌크 산화막의 폭에 가까워진 것을 알 수 있었다. 절연 파괴전압은 약 3.9 MV/cm의 값을 보여 벌크 산화막보다는 적은 값이지만 절연 재료로서는 충분한 값이다. 누설전류는 0 ~ 50 V의 인가 전압에서 100 ~ 500 pA의 값을 보였고, XPS 결과는 RTO 공정 후기가 저온 산화막의 완전 산화에 크게 기여함을 확인하였으며, 저온 산화막의 표면 및 내부에서도 산화반응이 완전하게 이루어졌음을 확인하였다. 이 결과로부터 저온 OPSL을 제조할 때, RTO 공정이 OPSL의 산화 및 치밀화(densification)의 증가에 크게 기여함을 알 수 있었다. 따라서, 이의 방법으로 제조된 OPSL은 저온을 요구하는 공정에서 소자의 절연막, 전기적인 분리층 그리고 실리콘 MMIC용 기판 등으로 활용될 수 있을 것으로 보인다.

#### 참 고 문 헌

- [1] J. Bruechler et al., "Silicon high-resistivity-substrate millimeter-wave technology," IEEE Trans. Microwave Theory Tech., vol. MTT-34, pp. 1516~1521, Dec. 1986.
- [2] J. Stewart, "Silicon interconnects for high frequency circuit," in IEEE Int. Conf. Commun. Syst., Singapore, Nov. 1996, pp. 1562~1566.
- [3] A. C. Reyes, S. M. E. Ghazaly, and S. J. Dorn et al., "Coplanar waveguides and microwave inductors on silicon substrates," IEEE Tran. Microwave Theory Tech., vol. 43 pp. 2016~2022, Sept. 1995.
- [4] K. J. Herrick, Thomas A. Schwarz, and Linda P. B. et al., Si-Micromachined Coplanar Waveguides for Use in High-Frequency Circuits," IEEE Tran. Microwave Theory Tech., vol. 46 pp. 762~767, June. 1998.
- [5] A. Dehe, H. Klingbeil, C. Weil, and H. L. Hartnagel., "Membrane-Supported Coplanar Waveguides for MMIC and Sensor Application," IEEE Microwave and Guided Wave Letters, vol. 8. No. 5. pp. 185~187, May. 1998.
- [6] M. Ozgur, V. Milanovic, C. Zincke and Mona E. Zaghoul., "Characterization of Micromachined CMOS Transmission Lines for RF Communications," Circuits and Systems, ISCAS'98. Proceedings of The 1998 IEEE International Symposium on, vol. 4 pp. 353~356, 1998.
- [7] Y. Watanabe, Y. Arita, T. Yoksuyama and Y. Igarashi, "Formation and properties of porous silicon and its application," J. Electrochem. Soc., vol. 122, no 10, pp. 1351~1355, 1975.
- [8] R. L. Peterson and R. F. Drayton, "Dielectric properties of oxidized porous silicon in a low resistivity substrate", in IEEE MTT-S Dig., 2001, pp. 765~768.
- [9] Y. M. Kim, K. Y. Noh, Y. Y. Park, and J. H. Lee, "Fabrication of Oxidized Porous Silicon (OPS) Air-Bridge for RF Application Using Micromaching Technology," JKPS, Vol 39, pp. S268~S270, Dec. 2001.

저 자 소 개

朴正用(正會員) 第39卷 SD編 第4號 參照

李鐘玄(正會員) 第39卷 SD編 第4號 參照