

論文2003-40TC-6-5

정합회로 보상 방법을 이용한 S-밴드용 광대역 증폭기 연구

(Studies on S-band Broadband Amplifier using compensated matching network)

金 鎮 成 * , 安 壇 * , 李 鎮 九 *

(Jin-Sung Kim, Dan An, and Jin-Koo Rhee)

요 약

본 논문에서는 ETRI의 0.5 μm MESFET 공정을 이용하여 광대역 MMIC 2단 증폭기를 설계 및 제작하였다. 정합회로에 의한 보상 방법(Compensated matching network)을 응용하여 2단 증폭기에서 첫 번째 단과 두 번째 단의 이득 특성이 서로 보상되도록 설계하여 광대역 특성을 얻을 수 있었으며, 일반적인 광대역 증폭기가 넓은 대역폭과 낮은 이득 및 출력 전력을 갖지만 본 논문에서는 compensated matching network를 이용하여 넓은 대역폭뿐만 아니라 높은 이득 특성을 얻었다. 제작된 광대역 증폭기의 측정결과, 1.1~2.8 GHz의 대역폭을 가졌으며 S_{21} 이득은 11.1 ± 0.3 dB를 얻었다. 전력 특성의 경우 2.4 GHz에서 입력전력이 4 dBm일 때 P1dB는 12.6 dBm을 얻었다.

Abstract

In this paper, we have designed and fabricated a broadband 2-stage MMIC amplifier. Broadband characteristics could be obtained by compensated matching networks in a 2-stage amplifier design. This method is compensating low gains at lower frequencies in the 1st-stage with higher gains at lower frequencies in the 2nd-stage and then finally flat gains are obtained in the wide frequency ranges. Also, we have obtained not only broadband characteristics but also high gain using compensation matching network. The fabricated amplifier is measured by attaching on the test PCB(Printed Circuits Board). The measurement results are bandwidth of 1.1~2.8 GHz, S_{21} gain of 11.1 ± 0.3 dB and P1dB of 12.6 dBm at 2.4 GHz.

Keywords : Broadband amplifier, MMIC, Compensated matching network

I. 서 론

PCS, WLL, Bluetooth 등의 통합기술이 일반적으로

* 正會員, 동국대학교 밀리미터파 신기술 연구 센터
(Millimeterwave INnovation Technology research center(MINT), Dongguk Univ.)

※ 본 연구는 동국대학교 ERC 센터인 밀리미터파 신기술 연구센터(MINT)의 지원에 의하여 수행되어졌습니다.

接受日字:2003年1月12日, 수정완료일:2003年6月16日

요구하는 고속 데이터 전송과 경박 단소 추세에 맞춰 소형·경량의 송/수신기의 개발을 위한 핵심 기술중의 하나가 초고주파 단일 칩 집적회로인 MMIC(Monolithic Microwave Integrated Circuit)의 구현이다. 즉, 현재 수 GHz 특정대역에서 사용되는 MMIC는 상업적으로 널리 이용되고 있으나 각각의 주파수 대역과 서비스에 따른 MMIC의 개발은 연구개발의 효율성을 낮추어 넓은 주파수 대역에서 여러 무선 통신 서비스에 적용 가능한 Multi-band용 MMIC의 개발이 필요하게 되었다.

무선 송/수신기에서 가장 광대역 특성이 요구되는 것은 증폭기로서, 광대역 증폭기를 설계하기 위한 다양한 구조와 방법들이 제시되어왔다. 대표적인 구조로는 Feedback Amplifier와 Distributed Amplifier 등이다. 이 중 Feedback Amplifier는 양호한 대역폭과 이득 평탄도를 가지지만 낮은 이득을 갖으며, Distributed Amplifier는 수 십 GHz 이상의 초 광대역 특성을 가지고 있지만 이득과 출력전력이 낮은 단점이 있다^[1-3]. 이런 광대역 증폭기의 설계 구조는 광대역 특성을 얻기 위하여 이득이나 전력의 저하를 감수해야만 하기 때문에 정합회로 자체적으로 광대역 특성을 갖도록 설계된 증폭기가 발표되고 있다^[4].

본 논문에서는 증폭기의 일반적인 정합방식인 공액정합 방법이 아닌 첫 번째 단과 두 번째 단의 이득 특성이 서로 보상되도록 하는 정합회로 보상방법(compensation matching network)^[5-6]을 이용하여 광대역 특성의 2단 MMIC 증폭기를 설계 및 제작하고 그 특성을 분석하였다.

II. 광대역 증폭기의 설계

증폭기 설계 시 일반적인 정합회로의 설계방법인 공액 정합을 이용할 경우 어느 한 주파수에서 최대 이득을 얻을 수 있지만 광대역 이득 특성을 얻을 수 없다. 그러나 2단 증폭기에서 두 번째 단의 이득 특성이 첫 번째 단의 이득 특성을 보상하도록 설계하여 광대역 이득 특성을 얻을 수 있다.

설계에 적용된 각 단의 이득 특성은 <그림 1>과 같다. 즉, 첫 번째 단의 이득 특성은 주파수 증가에 대하여 (+) 기울기를 가지고 증가되며, 두 번째 단의 경우 (-)기울기로 감소되어, 두 증폭기를 직렬로 연결할 경우 평탄한 이득 특성을 갖는 광대역 증폭기를 구현할 수 있다. 따라서 본 논문에서는 각 단의 정합 회로를 LPF

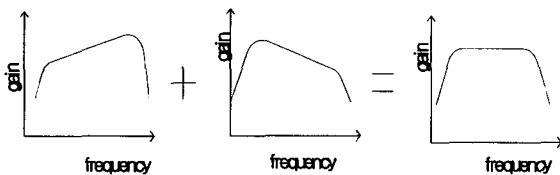


그림 1. 광대역 증폭기의 설계 방법 및 각 단의 이득 특성
Fig. 1. A design methodology of broadband amplifier.

(Low Pass Filter)구조로 구성하여 FET 본래의 이득특성이 유지되도록 하였으며, 첫 번째 단은 공액정합을 하여 정합 주파수에서 최대 이득을 갖고, 이득 특성이 (+) 기울기를 갖도록 설계하였다.

두 번째 단의 경우 전력 정합을 하여 이득 특성은 (-) 기울기를 갖지만 최대 출력 전력을 얻을 수 있도록 설계하였다. 따라서 이득 특성과 전력특성을 저하시키지 않고 광대역 특성을 갖는 2단 증폭기의 설계가 가능하다. 출력 단에는 LC 공진 회로를 부가하여 Q값에 따라 대역폭을 제한 할 수 있으며, 공진 주파수와 정합 주파수가 같도록 설계하여 정합 상태를 유지할 수 있게 하였다.

설계 및 제작에 사용된 소자는 ETRI의 0.5 μm MESFET과 resistor, inductor, capacitor 라이브러리를 사용하였으며, 첫 번째 단의 경우 6 핑거 MESFET을, 두 번째 단은 14 핑거 MESFET을 사용하였다. 바이어스 조건은 A급 동작을 위하여 $I_{ds}=50\% I_{dss}$ 가 되는 $V_{gs}=-0.2\text{ V}$, $V_{ds}=2\text{ V}$ 를 인가하였다. <그림 2>에 설계된 2단 증폭기의 회로도를 나타내었다.

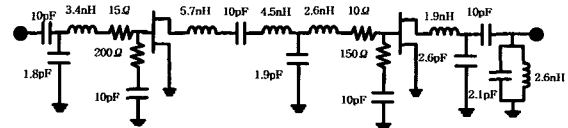


그림 2. 설계된 2단 증폭기의 회로도.
Fig. 2. Designed circuit schematic of the 2-stage amplifier.

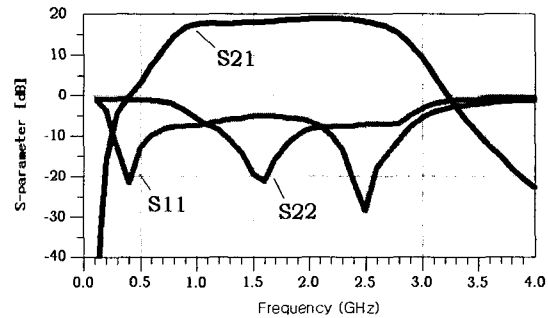


그림 3. 증폭기의 S-parameter 시뮬레이션 결과.
Fig. 3. S-parameter simulation results of the amplifier.

설계된 2단 증폭기의 S-parameter 특성 시뮬레이션 결과 첫 번째 단과 두 번째 단의 이득 특성이 서로 보상되어 광대역 이득 특성을 얻었으며, 0.9~2.7 GHz의

대역에서 17.7 ± 0.95 dB의 이득특성을 얻어 평탄한 이득 특성을 보였다. 설계된 2단 증폭기의 S-parameter 특성을 <그림 3>에 나타내었다. 설계된 증폭기의 전력 특성은 2.4 GHz의 주파수에서 입력 전력을 -20 dBm에서 10 dBm까지 변화시킬 경우 입력 전력 -1 dBm에서 16.2 dBm의 P1dB와 전력 이득 17.2 dB를 얻었다. <그림 4>에 2단 증폭기의 출력 특성 시뮬레이션 결과를 나타내었다.

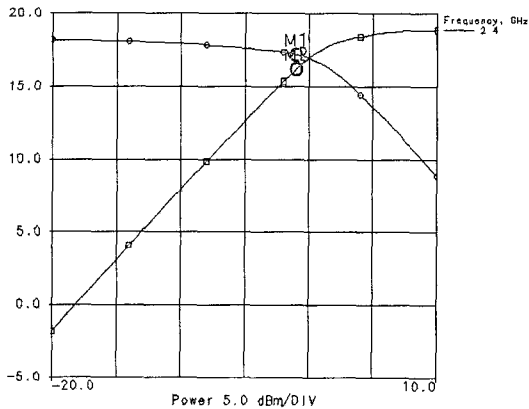


그림 4. 증폭기의 출력특성 시뮬레이션 결과.
Fig. 4. Output power simulation results of the amplifier.

III. 광대역 증폭기의 제작 및 측정

설계된 광대역 증폭기는 ETRI MMIC 공정을 이용하여 제작하였다. MMIC의 제작은 능동소자와 수동소자의 공정을 통합하여 제작되었으며 제작된 증폭기 칩의 크기는 $1.4 \text{ mm} \times 1.4 \text{ mm}$ 이다. <그림 5>에 제작된 칩의 표면사진을 나타내었다.

광대역 증폭기의 측정 및 증폭기 모듈 제작을 위해 측정용 PCB을 제작하였다. PCB 설계에 사용된 기판은 두께가 0.8 mm인 FR4 기판을 사용하였으며 PCB 설계 시 입출력 라인인 특성임피던스가 50Ω 이 되도록 설계하였다.

PCB 설계시 바이어스 라인은 RF신호의 누설을 방지하기 위하여 $47 \mu\text{H}$ 의 칩 인덕터를 추가로 연결하였으며, wire bonding과 신호의 왜곡을 최소화하기 위하여 Au를 도금하였다. 설계된 PCB 기판의 전체 크기는 $30 \text{ mm} \times 30 \text{ mm}$ 이며 제작된 증폭기 모듈의 사진을 <그림 6>에 나타내었다.

광대역 증폭기의 S-parameter 특성은 HP 8510C Vector Network Analyzer를 사용하여 측정하였으며, 바

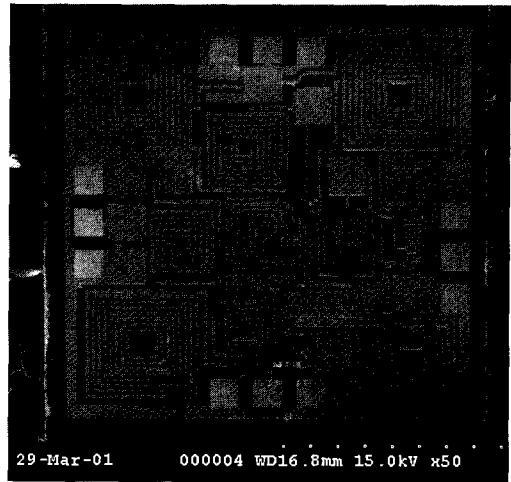


그림 5. 광대역 MMIC 2단 증폭기의 표면사진.
Fig. 5. Photograph of the fabricated broadband MMIC 2-stage amplifier.

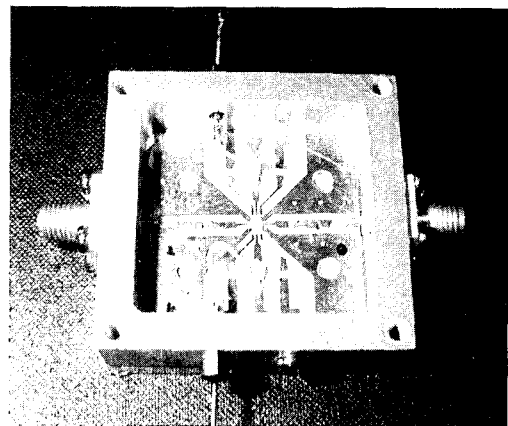


그림 6. 제작된 증폭기 모듈의 사진
Fig. 6. Photograph of the fabricated amplifier module.

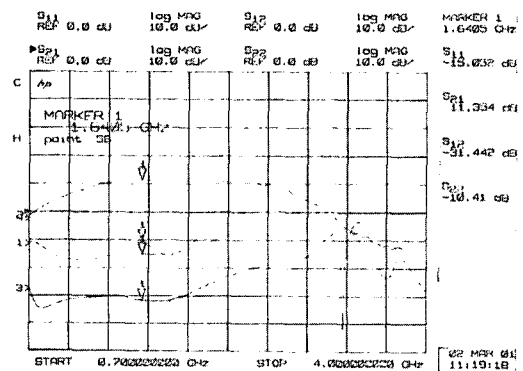


그림 7. S-parameter 특성 측정결과
Fig. 7. Measured results of S-parameters.

이어서 HP 4156A DC parameter analyzer를 사용하여 $V_g = -0.2$ V, $V_d = 2$ V를 인가하였다. 측정결과 대역폭 1.1 ~ 2.8 GHz의 주파수 영역에서 평탄한 이득 특성을 얻었으며, S_{21} 이득은 11.1 ± 0.3 dB 및 최대 11.4 dB를 얻었다. <그림 7>에 광대역 MMIC 2단 증폭기의 S-parameter 측정 결과를 나타내었다.

광대역 MMIC 증폭기의 측정 결과, 시뮬레이션과 비교하여 S_{21} 은 약 6.0 dB 감소하고 대역폭의 경우 설계치보다 240 MHz 감소하였다. 입력반사계수 S_{11} 과 출력 반사계수 S_{22} 의 경우는 시뮬레이션과 측정이 다른 경향을 보이고 있는데 이는 증폭기의 측정 시 모듈로 제작된 상태에서 측정되었기 때문에, wire bonding의 인덕턴스 성분과 PCB기판의 영향으로 이득 저하와 반사계수 특성이 변화한 것으로 분석되었다. 따라서 설계된 증폭기의 wire bonding 및 PCM 기판의 기생성분들을 추가하여 시뮬레이션한 후 이를 on-chip 시뮬레이션 결과 및 측정결과를 <그림 8>에 비교하였다. 비교 결과 package 효과를 고려하여 시뮬레이션 한 경우, 0.9~2.7 GHz의 대역에서 13.3 ± 0.9 dB의 결과를 얻어 on-chip 시뮬레이션의 경우보다 4.4 dB 이득이 감소하였다. 측정결과의 경우 package 효과를 고려하여 시뮬레이션한 결과에 비해 1.9 dB 정도의 낮은 이득 특성을 나타내었다. Package 효과를 고려한 시뮬레이션과 측정결과의 비교 결과 이득 특성이 약 15 % 정도 감소하였으며, 이는 MMIC 제작 시 생기는 공정 변화율의 오차로 분석되었다. <표 1>에 ETRI MMIC 제작 공정의 PCM(Process Control Monitor) 공정 변화율을 나타내었으며^[7], 20 %의 공정변화율로 Package 효과를 고려한 시뮬레이션 결과와 측정결과의 오차인 15 %보다 큰 변화율을 나타내고 있다. 또한 제작된 증폭기의 이득 특성이 감소된 원인으로 설계에 사용된 트랜지스터의 드레인 전류 레벨

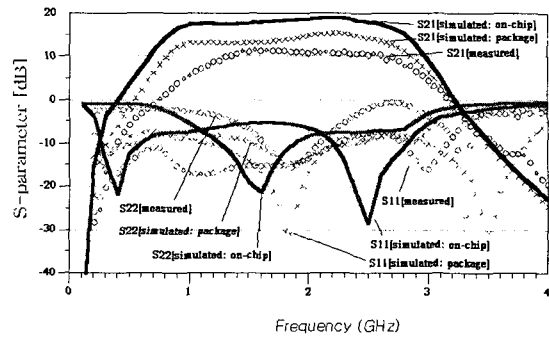


그림 8. 증폭기의 시뮬레이션과 측정결과 비교.
Fig. 8. Simulated and measured data of the fabricated MMIC amplifier.

이 시뮬레이션시 60.5 mA에서 제작 후 48 mA로 12.5 mA가 감소된 때문으로 분석되었다. 일반적으로 트랜지스터의 전류 레벨이 감소되면 gm의 감소하여 RF 이득이 감소되며 이러한 원인으로 증폭기의 이득이 감소된 것으로 사료된다. 증폭기의 시뮬레이션 결과와 측정결과의 비교를 <그림 8>에 자세하게 나타내었다.

제작된 증폭기 모듈의 출력전력을 측정하였다. RF 신호는 HP 83623B signal generator, 출력전력 측정은 HP E4407B spectrum analyzer를 사용하였으며 2.4 GHz에서의 입력 전력을 -10 dBm에서 10 dBm까지 변화시켜 출력 전력을 측정하였다. 측정 결과 P1dB는 입력전력이 4 dBm일 때 12.6 dBm를 얻었으며 이때의 전력 이득은 8.5 dB를 얻었다. 측정결과는 시뮬레이션과 비교하여 3.6 dBm 감소된 결과를 얻었다. 이는 앞에서 분석된 공정변화 및 소자의 전류 레벨 감소로 인하여 이득 및 출력전력이 감소된 것으로 분석되었다. <그림 9>에 증폭기의 출력전력 측정결과를 나타내었다.

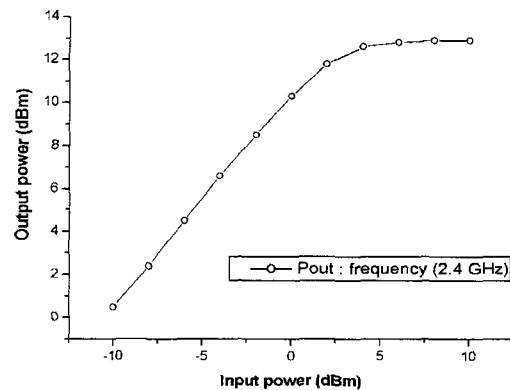


그림 9. 증폭기의 출력특성 측정결과
Fig. 9. Measured output power at 2.4 GHz.

표. 1. MMIC 공정 변수 범위

Table 1. Process variation of the ETRI MMIC foundry^[7].

Device	Min.	Max.	Standard device	variation (%)
NiCr resistor	18 (Ω/\square)	26 (Ω/\square)	$10 \times 100\mu\text{m}^2$	± 20
Mesa resistor	800 (Ω/\square)	1200 (Ω/\square)	$10 \times 100\mu\text{m}^2$	± 20
MIM capacitor	470 (pF/mm^2)	680 (pF/mm^2)	$200 \times 200\mu\text{m}^2$	± 20
Inductor	6.16 (nH)	5.24 (nH)	4turn	± 10

IV. 결 론

본 논문에서는 ETRI의 0.5 μm MESFET 공정을 이용하여 광대역 MMIC 2단 증폭기를 설계, 제작하였다. 정합회로에 의한 보상 방법(Compensated matching network)을 응용하여 2단 증폭기에서 첫 번째 단과 두 번째 단의 이득 특성이 서로 보상되도록 설계하여 광대역 특성을 얻을 수 있었다. 일반적인 광대역 증폭기가 넓은 대역폭과 낮은 이득 및 출력 전력을 갖지만 본 논문에서는 compensated matching network를 사용하여 넓은 대역폭뿐만 아니라 높은 이득과 출력 전력을 얻을 수 있도록 설계하였다.

광대역 증폭기의 측정결과, 1.1 ~ 2.8 GHz의 영역에서 평탄한 이득특성을 가졌으며 S_{21} 이득은 11.4 dB를 얻었다. 전력 특성의 경우 2.4 GHz에서 P_{1dB} 는 입력전력이 4 dBm일 때 12.6 dBm의 측정결과를 얻었다. 설계된 증폭기가 측정 시 모듈로 제작된 상태에서 측정되었기 때문에, 설계된 증폭기의 wire bonding 및 PCM 기판의 기생성분들을 추가하여 시뮬레이션한 후 이를 on-chip 상태 및 측정결과와 비교하였다. 비교 결과 package 효과를 고려하여 시뮬레이션 한 경우 0.9 ~ 2.7 GHz의 대역에서 13.3 ± 0.9 dB의 결과를 얻어 on-chip 시뮬레이션의 경우보다 4.4 dB 이득이 감소하였다. 측정결과와의 경우 package 효과를 고려하여 시뮬레이션한 결과에 비해 1.9 dB 정도의 낮은 이득 특성을 나타내었다. Package 효과를 고려한 시뮬레이션과 측정결과와의 비교 결과 이득 특성이 약 15 % 정도 감소하였으며 이는 MMIC 제작 시 생기는 공정 변화율인 20 %이내의 결과를 나타내었다.

제작된 광대역 MMIC 증폭기는 넓은 주파수 대역에서 양호한 이득 및 출력특성을 나타내어 1.8 GHz PCS, 2 GHz IMT-2000, 2.4 GHz 무선랜, WLL(Wireless Local Loop), Bluetooth 등의 구동용 증폭기로 사용될 수 있을 것으로 사료된다. 또한 더욱 우수한 성능의 MMIC 설계 및 제작을 위해서는 정확한 능동소자 및 수동소자의 모델링과 라이브러리 구축, 설계시 본딩라인을 포함한 모든 기생효과를 고려하는 설계방법 등이 연구되어야 할 것으로 사료된다.

참 고 문 헌

- [1] George D. Vendelin, "Feedback Effects on GaAs MESFET Noise Performance," *IEEE MTT-S International Microwave Symposium Digest*, pp. 324~326, May 1975.
- [2] Strid E. W., and Gleeson K. R., "A DC-12 GHz Monolithic GaAs FET Distributed Amplifier," *IEEE Trans. Micro. Theory Tech*, MTT-30, no. 7, pp. 969~975, July 1982.
- [3] Ayasli Y., Mozzi R. L., Vorhaus J. L., Reynolds L. D., and Pucel R. A., "A monolithic GaAs 1-13 GHz traveling-wave amplifier," *IEEE Trans. Micro. Theory Tech*, MTT-30, no. 7, pp. 976~980, July 1982.
- [4] Dan An, Eung-Ho Rhee, Jin-Koo Rhee, and Sam-Dong Kim, "Design and Fabrication of a Wideband MMIC Low-Noise Amplifier using Q-matching," *J. Korea Phys. Soc.*, vol. 37, no. 6, pp. 837~841, Dec. 2000.
- [5] G. Matthaei, L. Young, and E. M. T. Jones, *Microwave Filters, Impedance Matching Networks, and Coupling Structure*, Artech House, Inc., Dedham, Mass, 1980.
- [6] R. S. Elliot, *An Introduction to Guided Waves and Microwave Circuits*, Prentice Hall, 1993.
- [7] ETRI MMIC Design, ETRI compound semiconductor Lab.

저 자 소 개



金 鎮 成(正會員)

1996년 2월 : 동국대학교 전자공학과(공학사). 2002년 2월 : 동국대학교 전자공학과(공학석사). 2002년 3월~현재 : 삼성전자 정보통신 연구소 총괄. <주관심분야 : 마이크로파 소자 및 회로설계, MMIC 설계>



安 壇(正會員)

1998년 2월 : 동국대학교 전자공학과(공학사). 2000년 2월 : 동국대학교 전자공학과(공학석사). 2000년 3월~현재 : 동국대학교 전자공학과 박사과정. <주관심분야 : 마이크로파 소자 및 회로설계, MMIC 설계

및 소자 모델링>



李 鎮 九(正會員)

1969년 : 국립항공대학교 전자공학과(공학사). 1975년 : 서울대학교 전자공학과(공학석사). 1982년 : Oregon State University 전기공학과(공학박사). 1985년 : Cray Research, USA, Research

Scientist. 1985년 : Microwave Semiconductors, USA, Senior Engineer. 1990년~1991년 : University of Michigan, Visiting Research Scientist. 1995년~현재 : 한국 전자과학회 이사. 1996년~현재 : 한국산업인력관리공단, 기술사 감정 심의위원. 2002년~현재 : 대한전자공학회 부회장. 1985년~현재 : 동국대학교 공과대학 전자공학과 교수. 1999년~현재 : 밀리미터파 신기술 연구센터 소장