

GaAs PIN Diode를 이용한 MMIC 리미터 설계 및 제작

Design and Fabrication of MMIC Limiter with GaAs PIN Diode

정 명 득 · 강 현 일*

Myung-Deuk Jeong · Hyun-Il Kang*

요 약

GaAs PIN 다이오드를 이용하여 저손실 고출력 MMIC 리미터를 설계하고 제작하였다. 고전력 수용 능력을 증가시키기 위하여 새로운 GaAs PIN 다이오드 에피구조를 제안하였다. 2종류의 리미터 회로를 설계하고 그 리미팅 전력을 측정하였다. 측정결과에서 리미팅 전력은 설계회로 토폴로지에 따라 달라졌다. 제작된 2단 리미터의 리미팅 전력은 14 GHz에서 각각 17 dBm과 23 dBm으로 측정되었다.

Abstract

Low loss and high power MMIC limiters with GaAs PIN diode were designed and fabricated. The new epitaxial structure of GaAs PIN diode was proposed in order to increase the high power capability. 2 types of limiter circuits have been designed and the limiting powers have been measured. Results indicated that the limiting power was depended on the circuit topology. Limiting power levels of 2-stage limiters are measured 16 dBm and 22 dBm at 14 GHz, respectively.

Key words : Limiter, High Power Signal, GaAs PIN Diode, MMIC

I. 서 론

최근 들어, 반도체 기술의 발달로 반도체 송수신 모듈을 이용한 위상배열시스템에 대한 연구가 활발하다^[1]. 이런 배열시스템에서는 동일한 제품이 수천 개 이상 소요되므로 이들 제품들간의 특성 편차가 적어야하며, 소형, 경량이면서 높은 신뢰도를 요구한다. 이런 요구조건을 만족시킬 수 있는 기술 중의 하나가 MMIC이다.

반도체 송수신기에서 리미터회로에 사용되는 소자는 FET 계열과 diode 계열, 두 종류가 널리 사용된다. 그 중에서 GaAs 기반의 PIN 다이오드는 두꺼운 진성영역 층이 있어 항복 전압이 높을 뿐 아니라 선형성이 뛰어나 고전력을 단속해야 하는 시스템에 널리 사용되고 있다^[2]. PIN 다이오드의 장점은 “on”

상태에서 낮은 저항과 긴 천이시간을 갖고 “off” 상태에서 낮은 기생 정전용량을 갖기 때문에 다른 소자에 비해 우수한 전기적 특성을 가진다는 점이다.

송수신 모듈에서 리미터는 고출력의 송신전력이나 갑작스런 외부의 고전력으로부터 수신부를 보호하기 위해 사용된다. 또한, 미리 선정된 전력 수준 이하에서는 낮은 삽입손실 유지해야 하고 그 이상에서는 burnout 되지 않으면서 기준전력 수준을 유지해야 하는 것이다.

리미터는 크게 두 가지, 능동과 수동으로 분류할 수 있다. 수동은 RF 전력에 의해서 다이오드가 도통하는 것이고 능동은 DC 바이어스에 의해 다이오드가 동작하는 것이다.

본 논문은 전력 수용능력을 증가시키기 위하여 새로운 에피구조를 갖는 GaAs PIN 다이오드를 제

국방과학연구소(Agency for Defense Development)

*웨이브아이시스(Wavics)

· 논문 번호 : 20030206-021

· 수정완료일자 : 2003년 4월 16일

안하였으며, 수동 2단 MMIC 리미터 회로를 설계하고 제작하였다.

II. 본 론

2-1 PIN 다이오드

그림 1은 제안된 PIN 다이오드 에피구조이다. Undoped GaAs P buffer의 두께가 0.3 um인 기존의 에피구조는 RF 입력전력이 28 dBm 정도가 될 때 삽입손실이 갑자기 급증하는 현상을 보여서^[3] P buffer층 대신 두께가 0.5 um인 GaAs/AlGaAs superlattice buffer와 0.5 um인 low temperature buffer로 구성된 새로운 에피구조를 제안하였다.

다음은 GaAs/AlGaAs superlattice buffer와 low temperature buffer에 대하여 간략히 설명하였다.

2-1-1 Superlattice Buffer

AlGaAs/GaAs 이종 접합을 10회 이상 반복한 구조로 에피층 성장시 발생하는 결정결함(dislocation)이 수직 방향으로 전달되지 않고 수평방향을 따라 가게 함으로서 고품질의 활성영역(P-GaAs, I-GaAs, N-GaAs)을 갖는 다이오드를 형성하게 한다. 즉, semi-insulating GaAs substrate에 존재하는 결정결함이 동작 에피층으로 성장하는 것을 막아주어서 결정결함으로 흐를 수 있는 전기적 누설을 막는다.

2-1-2 Low Temperature Buffer

GaAs 에피층을 MBE(Molecular Beam Epitaxy)로 성장할 때 저온에서 성장하게 되면 미세한 비소(As) 침전이 GaAs 내에 형성된다. 이 침전물은 결국 LEC(Liquid Encapsulated Czochralski) 방법으로 성장된 semi-insulating GaAs에 나타나는 anti-site defect인

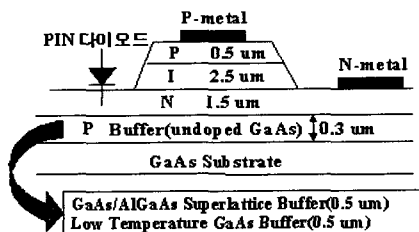


그림 1. 제안된 PIN 다이오드 에피구조
Fig. 1. Proposed PIN diode epitaxial structure.

EL2와 마찬가지로 깊은 에너지 준위의 state를 형성하게 되어 에피층의 비저항을 증가시키게 된다. 즉 고온에서 형성된 기존의 절연성 buffer층보다 딥 레벨(deep level) 에너지 준위가 많이 존재하여 누설되는 전자들이 이 딥 레벨 에너지 준위에 잡혀서 전기적으로 소자간 누설되는 성분을 막아서 매우 높은 절연성을 형성한다.

GaAs PIN 다이오드는 평면형 구조보다 더 낮은 기생성분과 더 뛰어난 고품질의 진성영역 갖는 수직형 구조로 설계하고 제작하였다^[4]. 그림 2는 제작된 GaAs PIN 다이오드의 사진으로서 정사각형 구조이며 그 크기는 20x20 um²이다.

리미터 회로 제작에 사용된 PIN 다이오드는 20x20 um², 30x30 um²와 50x50 um²로 3 가지이다.

그림 3은 PIN 다이오드의 순방향 IV 특성곡선으로 20x20 um²과 50x50 um²를 측정하였으며, 두 경우에 대한 turn on 전압은 약 1.4 V로 서로 비슷함을 알 수 있다. Ideality factor는 1.98로 측정되었다.

그림 4는 역방향 IV 특성곡선으로 약 -77 V에서 항복현상이 발생하고 있다. 50x50 um²의 항복현상

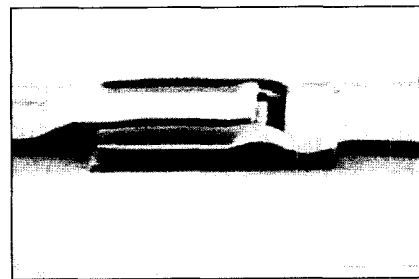


그림 2. PIN 다이오드 현미경 사진
Fig. 2. SEM Photograph of PIN diode.

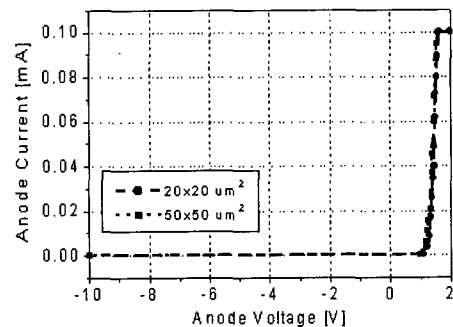


그림 3. 다이오드의 순방향 IV 특성곡선
Fig. 3. Foward IV characteristics of diodes.

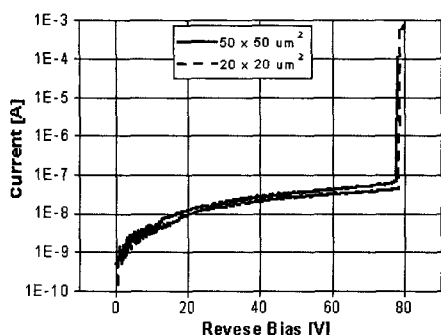


그림 4. 다이오드의 역방향 IV 특성곡선
Fig. 4. Reverse IV characteristics of diodes.

이 조금 먼저 진행되나 비슷한 항복전압을 가진다.

그림 5는 20×20 μm² PIN 다이오드의 입력전력에 따른 삽입손실 변화를 측정한 결과로서 38 dBm 까지 삽입손실이 0.5 dB 이하임을 보여주고 있으며, 50×50 μm² 경우도 유사한 결과를 보였다. 측정주파수는 14 GHz이며 측정 장치의 한계로 38 dBm 이상은 측정하지 못했다.

2-2 MMIC 리미터

리미터는 송수신 모듈에서 수신단을 보호하기 위해 사용된다. 높은 전력이 들어오면 다이오드가 도통하게 되어 수신부를 보호하는 것이다. 리미터 회로의 최대 전력 수용능력은 회로설계시 사용된 PIN 다이오드의 크기에 따라 결정되며 다이오드 크기가 클수록 더 많은 전류가 흐를 수 있으므로 더 높은 RF 전력을 수용할 수 있는 것으로 알려졌다^[5].

리미터의 삽입손실은 수신기의 잡음지수에 직접 영향을 주기 때문에 최소화시켜야 한다. 소신호 영역에서 리미터는 삽입손실은 다이오드의 “off” 커패

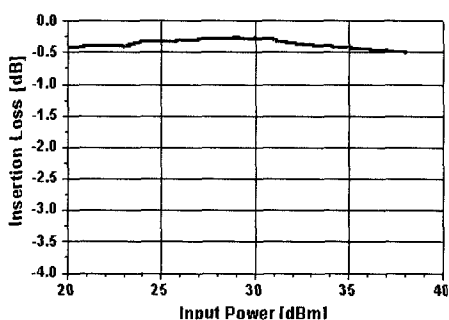


그림 5. 입력전력에 따른 삽입손실
Fig. 5. Insertion loss vs. input power.

시터인 C_{off} 와 정합회로에 의해 결정한다. 소신호 동작시 double stacked type은 병렬 커패시턴스를 절반으로 줄어드는 효과가 있으므로 광대역 특성이 더 좋다. 소신호 입력시 전송선로는 그 길이와 임피던스를 통해 직렬 인덕터로 보이게 함으로서 병렬 다이오드 커패시턴스(C_{off})와 함께 저역통과 필터처럼 동작한다^[5]. 대신호 입력시 다이오드는 낮은 임피던스 상태가 되어 도통하게 됨으로서 적절한 수준의 전력에서 리미팅 된다.

2단 회로는 1단 회로에 비해 전력수용능력(high power capability)과 대역폭이 클 뿐 아니라 리미팅 전력을 증가시킬 수 있는 장점이 있어 유리하다^[5]. 2-6 GHz용 송수신 모듈을 개발하기 위해서 서로 다른 크기를 갖는 두 종류의 2단 리미터 회로를 설계하였다.

그림 6은 병렬 PIN/NIP 다이오드 형태를 갖는 2단 구조 설계회로이다. 그림 6은 첫째 단계에 4개, 둘째 단계에 2개를 포함하여 모두 6개의 다이오드를 사용한 구조이며 DS(Double-Single)형이라 칭한다. DS형은 아래 a)와 b)처럼 두 개의 서로 다른 크기를 갖는 다이오드를 사용하여 회로를 설계하였다.

- a) $D1=30 \mu m, D2=20 \mu m(=3020DS)$
- b) $D1=50 \mu m, D2=20 \mu m(=5020DS)$

그림 7은 그림 6과 같은 구조로 첫 단계에 4개 둘째 단계에 각각 4개씩 모두 8개의 다이오드를 사용한 구조로 DD(double-double)형이라 칭한다. DD형도 아래 c)와 d)처럼 두 종류의 다이오드를 사용하여 설계하였다.

- c) $D1=30 \mu m, D2=20 \mu m(=3020DD)$
- d) $D1=50 \mu m, D2=20 \mu m(=5020DD)$

다이오드는 도통시 순방향 전압강하 1.4 V와 수

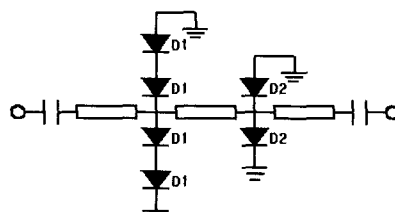


그림 6. 2단 리미터 회로(DS형)
Fig. 6. Schematic of a 2-stage limiter.

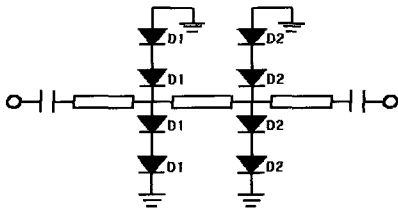


그림 7. 2단 리미터 회로(DD형)
Fig. 7. Schematic of a 2-stage limiter.

Ω 의 순방향 저항이 직렬로 연결된 회로로 증가화하고 차단시 수십 fF의 커패시턴스로 단순화시킬 수 있을 것이다.

그림 8은 DD형 리미터에 대한 소신호 시뮬레이션 결과로서 선폭이 70 μm 일 때 10 GHz까지 삽입 손실은 약 0.3 dB 이하임을 보이고 있다.

그림 9는 4가지 리미터의 제작 사진으로 그림 (a)는 3020DS, (b)는 3020DD, (c)는 5020DS이고 (d)는 5020DD이다. 그 길이는 최대 0.5 mm를 넘지 않는다.

III. 측정결과 및 고찰

그림 6의 DS형 회로에 대한 측정결과가 그림 10에 나타나있다. 50 Ω 시스템을 기준으로 할 때, 다이오드의 순방향 전압 강하인 1.4 V는 RF 전력 13 dBm의 첨두 전압에 해당된다. 측정결과에서 보듯이 1층 구조인 다이오드 D2쪽은 약 13 dBm의 입력전력에서 도통하기 시작하며 2층 구조인 D1쪽은 그 두 배인 2.8 V, 즉 19 dBm에서 도통되고 있으므로 추가적인 6 dB의 리미팅이 발생하고 있다. 두 리미터의 최종 출력전력은 약 17 dBm 정도로 거의 같다. 다이오드의 burnout 특성을 측정해야하나 측정장비의

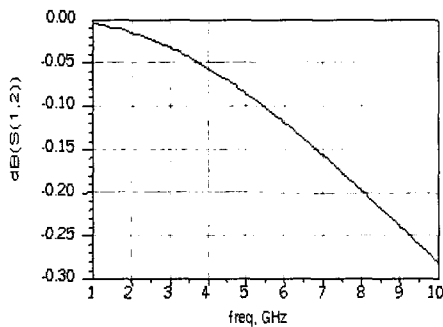


그림 8. 소신호 시뮬레이션 결과
Fig. 8. Small signal simulation results.

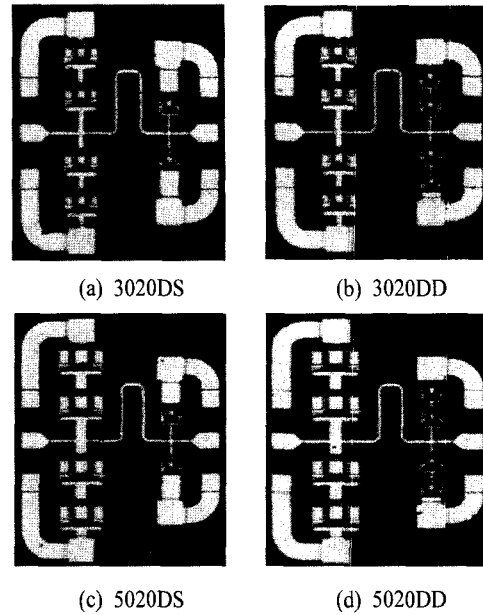


그림 9. 리미터 제작 사진
Fig. 9. Photograph of fabricated limiters.

한계로 입력전력을 38 dBm 까지 밖에 측정할 수 없었다. 소신호일 때의 삽입손실은 그림 5에서 본 것과 같이 약 0.5 dB 수준을 유지하고 있다.

그림 11은 그림 7의 DD형에 대한 측정결과이다. 두 단 모두 2층 구조이므로 입력전력이 19 dBm에서 다이오드 크기가 큰 D1쪽이 동작하고 그보다 약 6 dB 높은 25 dBm에서 크기가 조금 더 작은 D2 쪽이 도통하고 있음을 알 수 있다. 마찬가지로 소신호에서 삽입손실은 약 0.5 dB 이하를 보이고 있다. 두 리미터의 최종 출력전력은 약 23 dBm 정도로 거의 같다. 1층 구조는 2층 구조보다 낮은 입력전력에서 turn on 되기 시작한다. DS형은 DD형보다 낮은 입력전

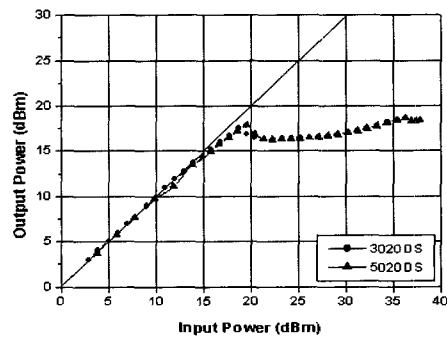


그림 10. 측정결과
Fig. 10. Measurement results.

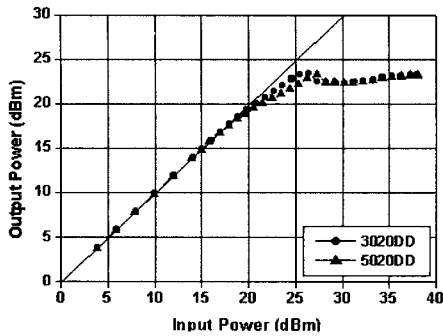


그림 11. 측정결과
Fig. 11. Measurement results.

력에서 동작하며 약 6 dB 정도 낮은 리미팅 전력을 가졌다.

DD형에서 D1의 크기가 클수록 출력전력이 약간 낮음을 알 수 있으며 burnout 전압은 조금 높을 것으로 사료된다. 다이오드 크기가 크면 커패시턴스가 커지므로 가용할 대역폭은 줄어드는 단점이 있다. 그러나 2단으로 설계하여 병렬 커패시턴스를 절반 (1/2)으로 줄어든게 하는 효과가 있으므로 광대역 설계에 유리하다.

IV. 결 론

새로운 에피구조를 갖는 저손실 고전력 GaAs PIN 다이오드를 제작하였다. 이것을 이용하여 2-6

GHz에서 사용되는 2단 리미터 회로를 MMIC로 설계하고 제작하였다. 제작된 리미터 중에서 5020DS는 2~6 GHz 대역용 반도체 송수신 모듈의 수신부 초단에 사용하고 있다.

참 고 문 헌

- [1] Ashok Agrawal, Richard Clark and James Komiak, "T/R module Architecture Tradeoffs for Phase Array Antennas", *IEEE MTT-S Digest*, pp. 995-998, 1996.
- [2] Robert H. Caverly, Gerald Hiller, "Understanding and Modeling the Non-Monotonic Attenuation Behavior of PIN Limiter Diodes", *IEEE MTT-S Digest*, pp. 841-844, 1990.
- [3] 정명득, 이경학, 박동철, "GaAs PIN Diode를 이용한 3:1 대역폭 스위치 모듈", 한국전자과학기술 논문지, 13(5), pp. 451-458, 2002년.
- [4] 정명득, 전계익, 박동철, "고출력 SP3T MMIC 스위치", 한국전자과학기술논문지, 11(5), pp. 782-787, 2000년.
- [5] David G. Smith, David D. Heston and Donald L. Allen, "Designing High Power Limiter Circuits with GaAs PIN Diode", *IEEE MTT-S Digest*, pp. 329-332, 1999.

정 명 득



1989년 2월: 경북대학교 전자공학과 (공학사)
1991년 2월: 경북대학교 전자공학과 (공학석사)
2003년 2월: 충남대학교 전자공학과 (공학박사)
1991년 2월~현재: 국방과학연구소

선임연구원

[주 관심분야] 초고주파 회로설계, 능동 위상 배열 시스템, 레이더 송수신기

강 현 일

1996년 2월: 한양대 전자공학과 (공학사)
1998년 2월: 한양대학교 전자통신 전파공학과 (공학석사)
2002년 2월: 한양대학교 전자통신 전파공학과 (공학박사)
2000년 2월~현재: Wavics 선임연구원
[주 관심분야] RF 회로설계, RF Power Amplifier Module