



EMTDC를 이용한 강진 변전소 UPFC 상세 모델 개발

■ 한병문 / 명지대학교 전기공학과 교수

서론

최근에 송전계통의 수송능력과 공급의 신뢰도 및 설비 이용률을 향상시킬 수 있는 유연송전시스템 (FACTS : Flexible AC Transmission System)을 전력 계통에 도입하기 위한 연구가 활발하게 진행되고 있다. 특히, 급격한 부하증가와 송전설비 확충에 어려움을 겪고 있는 우리나라 전력계통의 현실을 감안하면 이러한 FACTS 도입의 필요성은 더욱 부각된다

이러한 맥락에서 모선 전압의 크기 및 위상각과 선로의 임피던스까지 연속적인 제어가 가능하여 대표적인 FACTS 기기라고 할 수 있는 UPFC(Unified Power Flow Controllers)를 국내 계통에 도입하여 실증실험을 하는 것은 큰 의미가 있다고 하겠다.

현재, 전라남도 강진변전소에 80MVA급 UPFC Pilot Plant가 설치되었다. 실 계통에 설치된 UPFC를 안전하고 효과적으로 운용하기 위해서는, 우선적으로 이미 개발된 UPFC 시스템의 성능과 제어기의 특성을 평가하고 UPFC에 대한 보호제어 효과를 미리 파악하는 것이 매우 중요하다. 이러한 성능평가를 위해서는 UPFC에 대한 계통해석 프로그램용 동적모델의 개발이 필

수적인데, EMTDC (Electro-Magnetic Transients in DC system)라는 계통해석 프로그램에서 적용 가능한 UPFC의 상세 모델에 대해 살펴해보도록 한다.

UPFC EMTDC 상세모델

계통의 과도안정도를 해석할 수 있는 프로그램으로 EMTP(Electro-Magnetic Transients Program)라는 프로그램이 그동안 널리 사용하고 있었다. 하지만, EMTP는 전력전자 관점에서 기기의 동특성 및 과도 상태 해석 시에 많은 난점들이 나타났는데, EMTDC 라는 프로그램은 이러한 문제점들을 해결할 수 있어

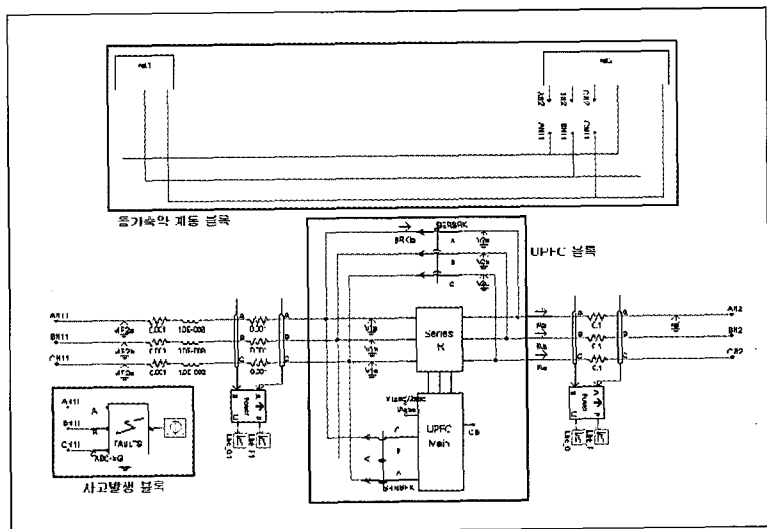
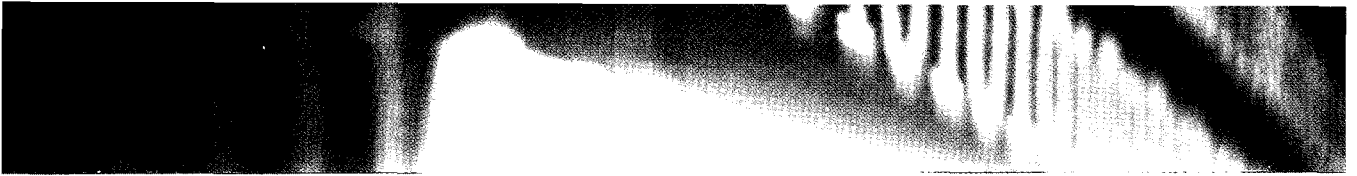


그림 1 UPFC EMTDC 상세 모델



UPFC를 포함한 계통에 대한 시뮬레이션에 적합하다. 이러한 EMTDC용 UPFC 상세모델은 실제 UPFC가 연결되는 강진지역의 주변계통을 등가축약하고 그 사이에 UPFC가 연결되는 구조로 모델링 되었다. 그림 1은 축약된 강진 주변계통 및 이와 연결된 UPFC에 대한 구성을 나타내고 있다.

그림 1에서 알 수 있듯이 UPFC EMTDC 상세 모델은 두 블록으로 구성되는데, 등가축약 계통 블록은 앞서 설명한 것처럼 강진 주변지역의 실 계통을 축약해서 모델링한 것이다.

또한, UPFC블록은 UPFC기기를 모델링한 것으로, 직렬과 병렬측 인버터를 계통과 연계시키는 변압기부와 실제 3-레벨 인버터를 대체하는 등가전압원 인버터부, 그리고 제어기부와 보호회로부로 구성된다.

강진 변전소에 설치된 UPFC의 인버터부는 20MVA 3-레벨 인버터 두 대가 직류링크를 공유한 형태로 구성되어 있다. 직렬측과 병렬측의 인버터는 40MVA 용량의 12펄스 인버터의 구조로 되어 있

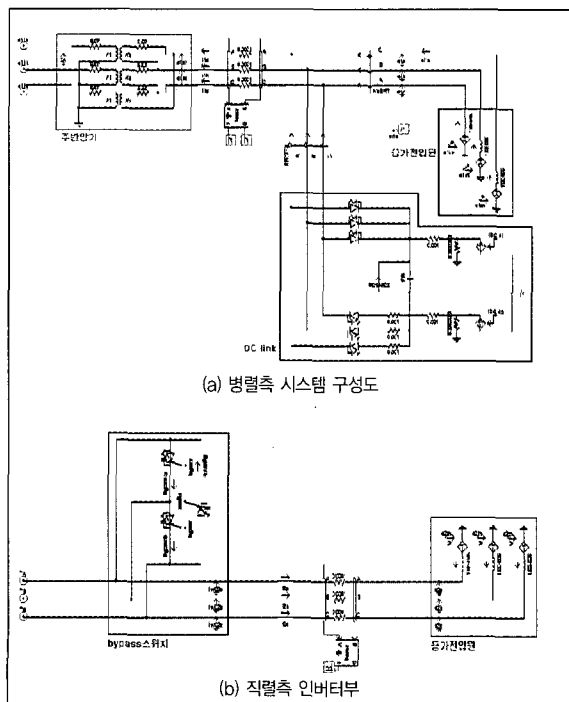


그림 2 UPFC 인버터 시스템 구성도

다. UPFC 상세 모델의 인버터 부는 두 종류로 개발되었는데, 하나는 실 시스템과 동일한 구조인 12펄스 3-레벨 인버터로 구성하였고, 다른 하나는 시뮬레이션의 실행시간의 단축을 위해서 인버터부를 등가전압원으로 모델링한 형태이다.

그림 2는 직렬과 병렬측의 인버터 시스템 구성을 보여주고 있다. 인버터는 12펄스 형태로 구성되는 등가전압원으로 구성하였고, DC link도 분리해서 별도로 모델링 하였다.

UPFC 제어기 모델

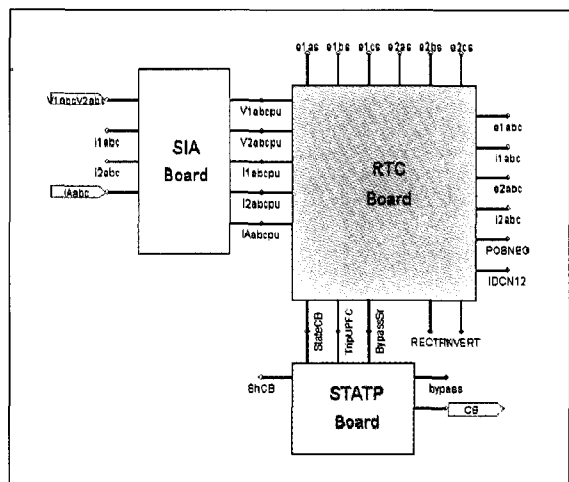


그림 3 UPFC 제어기 모델

EMTDC 상세 모델의 제어기는 직렬인버터의 제어기와 병렬인버터의 제어기로 나뉜다. 또한, 시스템을 보호하기 위한 보호제어기와 직류링크 전압을 제어하기 위한 제어기, 제어기 입력신호의 검출부도 제어기 구성시 포함된다.

UPFC 상세 모델에 대한 제어 모델은 실제 UPFC의 제어기 입력력 구조와 동일하도록 구성하였다. 하지만 인버터부를 등가전압원으로 처리하였기 때문에 실제 시스템과는 다소 차이가 있다. 그림 3은 H/W 보드별로 구분한 제어기 블록을 나타낸 것이다. 그림 3에서 SIA(Signal Interface Analog) 보드는

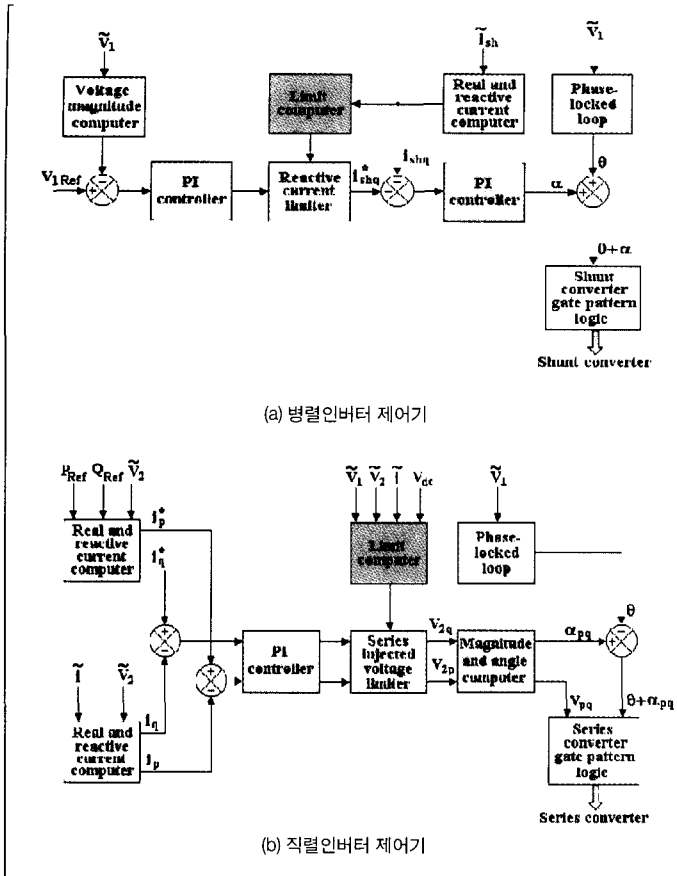


그림 4 UPFC 제어기

검출된 전압 및 전류를 필터링하고, 제어레벨로 변환하기 위해서 각 신호들을 p.u.로 환산하도록 구성된다. 한편, RTC(Real Time Control) 보드는 SIA 보드의 출력신호들을 입력으로 받아서 실제 제어를 수행하도록 구성된다. 또한, STATP(Status Processor) 보드는 UPFC 시스템의 기동신호 제어를 생성하도록 구성된다.

그림 4는 UPFC 직렬과 병렬측 제어기의 구조를 보여주고 있다. 정상상태 시에는 직류 신호로 나타나는 제어량을 이용하여 선로전류를 조절하는 벡터 제어로 자동조류제어를 수행한다. 기준 유·무효전력 성분인 i_d^* 와 i_q^* 는 요구되는 유·무효전력인 P_{Ref} 와 Q_{Ref} 로 결정된다.

이 기준 성분은 측정된 선로전류의 i_p 와 i_q 성분과

비교되고 직렬인버터 출력전압의 크기와 위상각을 결정하는 V_{m} 과 p 를 생성한다. 병렬인버터의 제어기에서 출력전압의 크기는 직류전압의 크기에 의존하고 출력전압의 위상각만을 제어한다. 제어기의 외부 제어루프는 선로측 모선단 전압을 조절하고 직류전압도 제어한다. 요구되는 무효분을 보상하는데 필요한 값으로 직류전압이 형성될 때까지 외부제어기는 선로측 모선단 전압에 대해서 인버터 출력전압의 위상각 α 를 가변한다.

UPFC 상세 모델에서도 실제 시스템과의 유사한 보호로직을 구현하였다. 하지만, 상세 모델은 인버터부를 전압원으로 등가 대체하였기 때문에 인버터로 구현하였을 경우의 보호로직과는 다소 차이가 있다. 보호제어기의 보호 로직은 시스템의 기동시부터 사고시 인버터의 동작 제어까지 제어기의 동작에 전반적으로 영향을 준다. 병렬측 보호제어기는 과전류 발생과 선로 모선단 전압에서 저전압 발생을 판별하여 적절한 보호 동작을 수행한다. 직렬측 보호제어기는 계통 사고시 발생하는 과전류로부터

UPFC 기기를 보호하는 동작을 수행한다. 그림 5는 계통 사고가 발생했을 때의 직렬과 병렬측 보호기의 동작을 나타낸 순서도이다. 계통측에서 사고가 발생하면, 직렬측 인버터의 보호제어기가 과전류를 검출한 후 인버터의 게이팅을 멈춘다. 약 0.1초 후에 직렬측 차단기(Circuit Breaker)를 닫아서 인버터를 계통과 분리시킨다. 사고가 제거되면 병렬인버터가 정상동작을 수행하고 있는 것을 감지한 후에 수동으로 직렬인버터를 복귀시킨다. 사고 제거후의 직렬인버터 제어기의 자동조류제어모드는 사고전의 P와 Q의 기준값까지 10사이클 동안 천천히 증가시킨다. 또한, 병렬측 보호제어기 역시 사고가 발생하면 모선단 전압의 전압을 검출하여 모선단 전압의 0.3p.u.보다 작으면 저전압으로 감지하여 병렬측 인

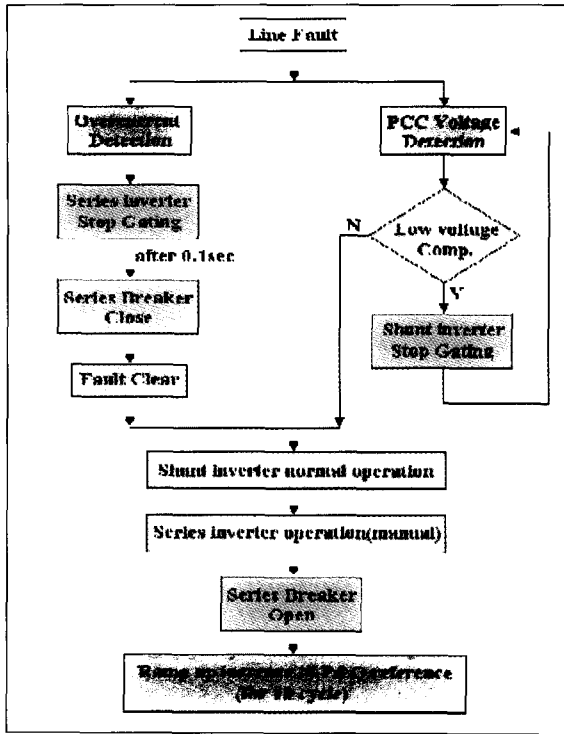
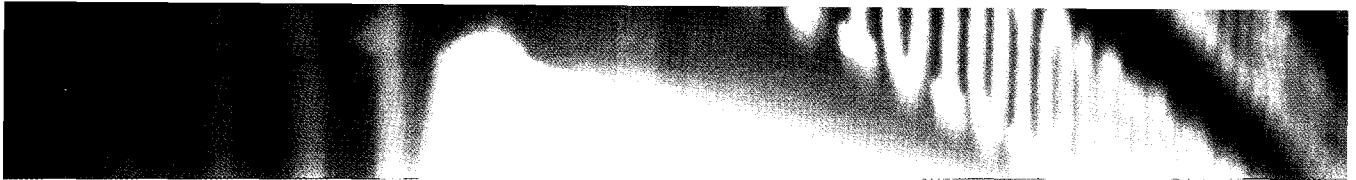


그림 5 UPFC 보호제어기

버터의 게이팅을 멈춘다. 사고가 제거되면 게이팅을 다시 시작하여 정상적인 제어를 수행한다.

EMTDC 시뮬레이션 결과

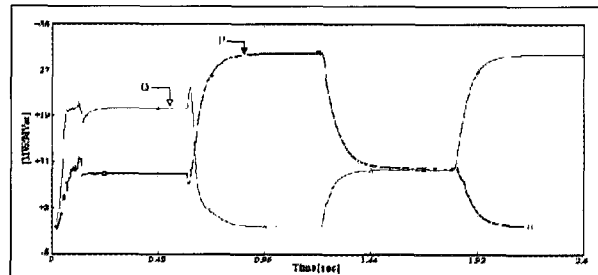
개발된 UPFC 상세 모델의 동특성을 검증하기 위해서 EMTDC로 시뮬레이션을 실시하였다.

UPFC의 제어모드 중 직렬인버터는 선로의 유효 전력 P와 무효전력 Q를 제어하는 자동조류제어모드로 시뮬레이션을 실시하였고, 병렬인버터는 모선단 전압을 일정하게 유지시키는 자동전압조절모드로 제어동작을 수행하였다. 정상상태시 시뮬레이션을 위한 시나리오는 표 1과 같으며 총 시뮬레이션 시간은 2.4sec로 설정하였다. 시뮬레이션 시작 시점부터 병렬인버터를 투입한 상태에서 시간별로 기준치를 변화시키면서 UPFC의 동특성을 확인하였다. 그림 6은 UPFC 상세 모델의 시뮬레이션 결과를

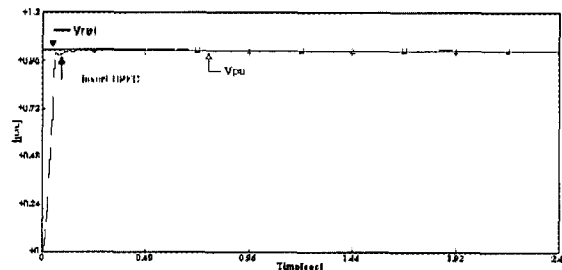
표 1. 시뮬레이션 시나리오(정상상태시)

시간(sec)	0 ~ 0.6	0.6 ~ 1.2	1.2 ~ 1.8	1.8 ~ 2.4
Vref(p.u.)	Iq=0	1.015	1.015	1.015
P(MW)	Vd=0	30	10	0
Q(MVar)	Vq=0	0	10	30
병렬측 제어기	Iq 제어모드	Vref 제어모드	Vref 제어모드	Vref 제어모드
직렬측 제어기	Vdq 제어모드	P, Q 제어모드	P, Q 제어모드	P, Q 제어모드
Mode	①	②	③	④

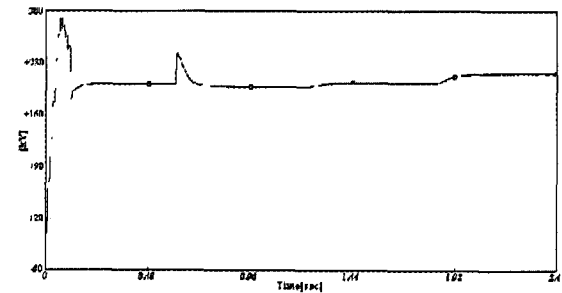
나타낸 것이다. 그림 6(a)는 선로 P와 Q의 기준값을 변화시켰을 때 UPFC의 추종성능을 보여주고 있다. 기준값에 따라 송전선로에 직렬인버터가 적정한 전



(a) UPFC후단의 선로 유효전력(P)과 무효전력(Q)



(b) 모선전압 기준치(Vref)와 모선전압(Vpu)



(c) 직류링크 전압

그림 6 UPFC 시뮬레이션 결과(정상상태시)



표 2. 시뮬레이션 시나리오(과도상태시)

시간(sec)	0 ~ 0.6	0.6 ~ 1.2	1.2 ~ 1.3	1.45 ~ 2
Vref(p.u.)	Iq=0	1.015	Fault	직렬인버터 재투입
P(MW)	Vd=0	30		
Q(MVar)	Vq=0	10		
병렬측 제어기	Iq 제어모드	Vref 제어모드		
직렬측 제어기	Vdq 제어모드	P, Q 제어모드		

압을 주입하므로써 선로의 P, Q가 변화됨을 알 수가 있다. 그림 6(b)는 병렬인버터의 동작에 의해 모선 단 전압이 일정하게 유지되고 있음을 보여주고 있다. 그림 6(c)에서는 직류링크전압의 변화를 나타내었다.

UPFC 상세 모델의 계통사고시의 과도특성을 검증하기 위해서 표 2와 같은 시나리오로 시뮬레이션

을 실시하였다. 그림 7은 임의로 계통의 단락사고를 발생시킨 후에 그림 5에서의 UPFC 보호제어기에 의한 UPFC의 동작을 보여준다. 사고제거 후에 직렬인버터를 재투입함으로써 사고 후의 선로 P와 Q의 기준값으로 정상 동작하고 있음을 그림 7(a)에서 알 수 있다. 그림 7(b)에서는 직류링크 전압을 나타내었다. UPFC의 보호제어기가 동작함에 따라 직류링크 전압의 과도상태가 그다지 크게 나타나지 않음을 알 수 있다.

결론

우리 계통에 설치된 80MVA급 UPFC 시스템의 성능 및 제어기의 특성을 평가하고 UPFC에 대한 보호 제어 효과를 미리 파악하기 위하여, EMTDC 프로그램을 적용하여 시뮬레이션을 수행하기 위한 UPFC 상세 모델이 개발되었다. EMTDC를 이용한 상세 모델에는 다중펄스 전압원에 의한 모델과 인버터레벨(등가전압원) 모델이 있지만, RTDS와 연계하여 실시간으로 다양한 시뮬레이션을 실시하여 계통과의 응답을 해석하기 위한 목적으로 전자의 모델을 채택되었다. 개발된 상세 모델을 통하여 다양한 시뮬레이션을 수행한 결과, UPFC의 제어기특성분석, 운용모드별 성능분석, 기기의 보호특성분석 등의 여러 동작 특성을 효과적으로 분석할 수 있었다. 상세 모델은 하드웨어와 거의 유사한 형태로 모델링되었다는 특성을 살려 시스템 운전자 교육을 위한 시뮬레이터로도 활용될 수 있다.

[참고 문헌]

[1] L. Gyugyi, et. al., "The Unified Power Flow Controller : A New

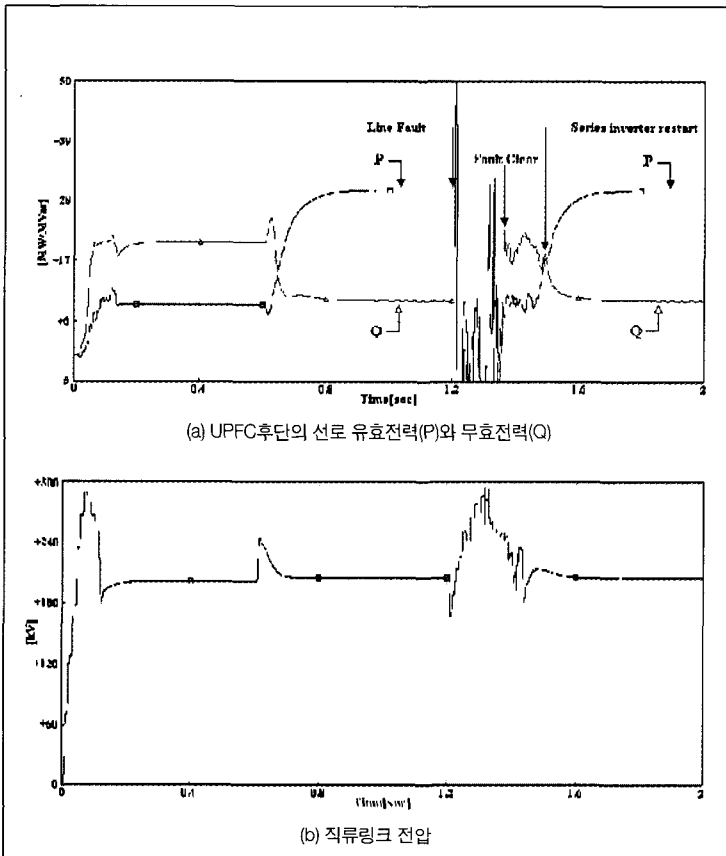
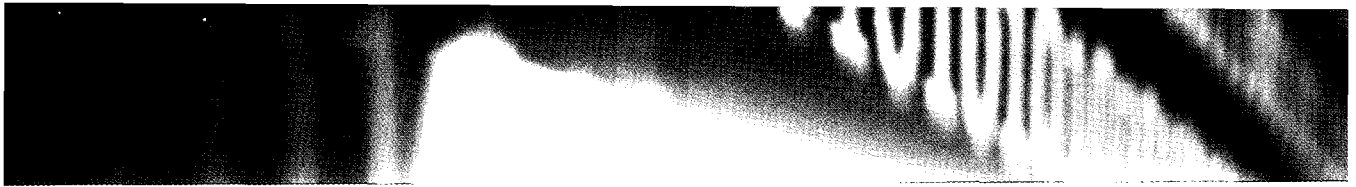


그림 7 UPFC 시뮬레이션 결과(과도상태시)



- Approach to Power Transmission Control” ,
IEEE Trans. on Power Delivery, Vol. 10, No. 2,
April 1995.
- [2] M. Iravani, et. al., “Steady-state and Dyanamic
Models of Unified Power Flow Controller for
Power System Studies” , IEEE/PES Winter
Meeting, 96WM257-6 PWRS, Baltimore,
Maryland, January, 1996.
- [3] X. Lombard and P. Therond, “Control of
Unified Power Flow Controller : comparision
of methods on the basis of a detail numerical
model” , IEEE/PES Summer Meeting, 96SM511-
6 PWRS, Denver, Colorado, July, 1996.
- [4] D. Ramey, et. al., “A Study of Equipment
Sizes and Constraints for A Unified Power
Flow Controller” , IEEE Trans. on Power
Delivery, Vol. 12, No. 3, July 1997.
- [5] L. Gyugyi, et. al., “Operation of The Unified
Power Flow Controller under Practical
Constraints” , IEEE Trans. on Power Delivery,
Vol. 13, No. 2, April 1998.
- [6] N. G. Hingorani, “Flexible AC Transmission” ,
IEEE SPECTRUM April, 1993, pp. 40-45.
- [7] C. W. Edward, et al, “Advanced Static Var
Generator employing GTO Thyristors” , IEEE
Trans. on Power Delivery, Vol. 3, NO. 4, Oct.
1988, pp. 1622-1627.
- [8] S. Mori, et al., “Development of A Large Static
Var Generator using Self-Commutated
Inverters for Improving Power System
Stability” , IEEE PES Winter Meeting, Paper No.
92-WM165-1PWRS, Jan. 26-30, 1992.
- [9] R. Mihalic, et. al. “Improvement of Transient
Stability using Unified Power Flow
Controller” , IEEE Trans. on Power Delivery,
Vol. 11, No. 1, January 1996.
- [10] K. Sen and E. Stacey, “Unified Power Flow
Controller: Theory, Modeling, and
Application” , IEEE PES 98 Winter Meeting,
Tampa, Florida, Feb. 1-5, 1998.