

論文2003-40SD-5-1

다공질 실리콘 산화막 Air-Bridge 기판 위에 제작된 MMIC용 공면 전송선

(Coplanar Waveguides Fabricated on Oxidized Porous Silicon Air-Bridge for MMIC Application)

朴正用*, 李鐘玄**

(J.Y. Park and J.H. Lee)

요약

본 논문에서는 실리콘 기판상의 전송선로 특성을 개선하기 위하여 표면 마이크로머시닝 기술과 새로운 산화법(H₂O/O₂ 분위기에서 500℃, 1시간 열산화와 1050℃, 2분간 RTO(Rapid Thermal Oxidation) 공정)를 이용하여 10 μm 두께의 다공질 실리콘 산화막(oxidized porous silicon: OPS) air-bridge 기판 위에 공면 전송선로(Coplanar Waveguide: CPW)를 제작하였다. 간격이 40 μm, 신호선이 20 μm, 전송선 길이가 2.2 mm인 CPW air-bridge 전송선의 삽입손실은 4 GHz에서 -0.28 dB이며, 반사손실은 -22.3 dB를 나타내었다. OPS air-bridge 위에 형성된 CPW의 손실이 OPS층 위에 형성된 CPW의 삽입손실보다 약 1 dB 정도 적은 것을 보여주었으며, 반사손실은 35 GHz 범위에서 약 -20 dB를 넘지 않고 있다. 이와 같은 결과로부터 두꺼운 다공질 실리콘 멤브레인 및 air-bridge 구조는 고저항 실리콘 집적회로 공정에서 고성능, 저가의 마이크로파 및 밀리미터파 회로 응용에 충분히 활용될 수 있으리라 기대된다.

Abstract

This paper proposes a 10 μm thick oxide air-bridge structure which can be used as a substrate for RF circuits. The structure was fabricated by anodic reaction, complex oxidation and micromachining technology using TMAH etching. High quality films were obtained by combining low temperature thermal oxidation (500 °C, 1 hr at H₂O/O₂) and rapid thermal oxidation (RTO) process (1050 °C, 2 min). This structure is mechanically stable because of thick oxide layer up to 10 μm and is expected to solve the problem of high dielectric loss of silicon substrate in RF region. The properties of the transmission line formed on the oxidized porous silicon (OPS) air-bridge were investigated and compared with those of the transmission line formed on the OPS layers. The insertion loss of coplanar waveguide (CPW) on OPS air-bridge was (about 1 dB) lower than that of CPW on OPS layers. Also, the return loss of CPW on OPS air-bridge was less than about -20 dB at measured frequency region for 2.2 mm. Therefore, this technology is very promising for extending the use of CMOS circuitry to higher RF frequencies.

Keyword : 다공질 실리콘, 공면 전송선로, Rapid Thermal Oxidation

* 正會員, 大田廣域市 大田發展研究院

(Daejeon Development Institute, Daejeon Metropolitan City)

** 正會員, 慶北大學校 電子電氣工學部

(School of Electronic and Electrical Engineering, Kyungpook National University)

接受日字:2002年8月28日, 수정완료일:2003年4月28日

I. 서론

GaAs 재료가 우수한 반절연성(semi-insulating)의 성질을 갖고 있어서, 마이크로웨이브 대역에서 특성이 뛰어난 전계효과 트랜지스터를 제조할 수 있는 MMIC의 기판으로 널리 사용되어 왔다. 그러나 실리콘 MMIC 기판에 비해 집적회로 제조공정시 비용이 많이 들고, 생산성이 낮아 비경제적이다. 이러한 이유로 인하여 대구경 웨이퍼, 저렴한 공정비용, 잘 확립된 실리콘 집적회로 제조공정 기술 등을 이용한 실리콘 MMIC를 개발하고자 많은 연구가 진행되어 왔다¹⁻⁶⁾. 그러나 실리콘 기판은 마이크로웨이브 대역에서의 큰 도전성으로 인하여 전송선로에서의 손실이 크고, 소자간 용량성 결합 등으로 전기적 격리가 어렵기 때문에 실리콘 기판을 이용한 MMIC의 연구결과는 아직 만족할 만한 성과를 얻지 못하고 있다. 이러한 여러 가지 실리콘 기판을 사용할 때의 문제들을 해결하기 위하여 일반적으로 높은 비저항을 가진 실리콘 기판을 이용하거나, 실리콘 기판 위에 두꺼운 절연층을 형성한 다음 그 절연층 위에 수동소자나 전송선로를 제조하는 구조를 택하였다¹⁻⁴⁾. 그러나 높은 비저항을 갖는 실리콘웨이퍼는 결정을 성장시키는데 많은 비용이 들고, 능동소자의 성능과 안정성이 문제가 되며, 후속 열처리 공정으로 인하여 초기의 높은 비저항을 유지하기 어렵다. 이러한 문제의 해결방안으로서 최근에 실리콘 기판 상에 10 μm 두께 이상의 절연층을 형성하여 마이크로웨이브 전송선로 특성을 개선하기 위하여 다공질 실리콘 산화막으로 제조된 기판을 이용한 연구가 보고되었다⁷⁻⁹⁾. 산화된 다공질 실리콘(oxidized porous silicon: OPS)은 마이크로웨이브 영역에서 낮은 비저항의 실리콘 기판의 높은 유전손실을 극복하며, CVD 산화막에 비해 매우 짧은 산화시간을 가진다는 장점을 가지고 있다. 또한, 다공질 실리콘 산화막의 공정기술은 기존의 실리콘 공정을 그대로 이용할 뿐만 아니라 GaAs보다 훨씬 저렴하고 큰 직경의 웨이퍼를 사용한 대량생산은 생산효율의 극대화를 이룰 수 있다. 또한 실리콘의 기본적인 공정 안정성과 호환성은 Si CMOS 및 BiCMOS와 같은 성능 향상과 더불어 높은 집적도와 저가격화를 구축할 수 있다. 이러한 목적에 적합한 기술을 개발하기 위하여 본 논문에서는 실리콘 기판의 결정상태를 유지하면서 표면적과 화학적 활성이 큰 다공질 실리콘 층(porous silicon

layer: PSL)을 형성한 다음, 복합 산화법($\text{H}_2\text{O}/\text{O}_2$ 분위기에서 500 $^\circ\text{C}$, 1시간 열산화와 1050 $^\circ\text{C}$, 2분간 RTO (Rapid Thermal Oxidation) 공정)으로 10 μm 두께의 저온 OPS 층을 제조한 뒤, TMAH 용액을 이용한 표면 마이크로머시닝 기술을 사용하여 고주파영역에서 큰 손실을 일으키는 실리콘을 제거한 새로운 형태인 OPS air-bridge 구조를 형성시키는 방법을 개발하였고¹⁰⁾, 형성된 OPS air-bridge 위에 CPW를 제작하고 그 특성을 조사하였다.

II. 실험방법

1. CPW의 구조

<그림 1>은 전송선의 단면을 나타내는 CPW의 개략도이다. 사용된 시편은 P형 (100), $\rho = 5\sim 10\Omega \cdot \text{cm}$ 이며, 두께는 515 μm 이다. 그리고 기판 위에 선택적으로 10 μm 두께의 OPS가 형성되어 있다. CPW 전송선은 전기도금시 Seed layer로 Cr/Au박막을 형성하고, 그 위에 2 μm 두께의 Cu를 전기도금하였다. 그리고 신호선의 길이는 2.2 mm이다.

2. 제조 공정

<그림 2>는 OPS air-bridge 제조 공정의 단면도를 나타낸 것이다. 먼저 웨이퍼를 초기 세척한 다음 양극 반응시 저항성 접촉을 좋게 하기 위하여 뒷면에 붕소(boron)를 1050 $^\circ\text{C}$ 에서 20분간 열 확산시킨 후 열 확산시 생성된 BSG(boron silica glass)를 제거하고 알루미늄(Al)을 진공 열 증착기를 이용하여 전극을 형성하였

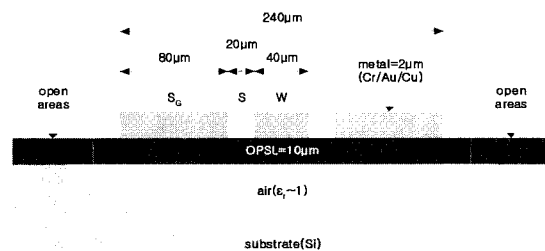


그림. 1. 전송선의 단면을 나타내는 CPW의 개략도

Fig. 1. Simplified diagram of the coplanar waveguide for CMOS implementation showing the cross-section of the transmission line structure.

다(그림 2(a)). 앞면에 PR(photo resist)로 코팅한 후 마스크 작업을 통해 양극반응을 실행할 영역을 정의하고 RIE(reactive ion etching)를 이용하여 실리콘 질화막을 식각한 후 PR을 제거하였다(그림 2(b)). 양극 반응조에 시편을 장착하고 양극반응을 수행하여 PSL을 형성하였다. 이때 전류밀도는 20 mA/cm^2 이었고, 반응 용액은 43 wt.% 불산 이었다(그림 2(c)). 양극반응 후 저온 산화법을 수행하기 전에 불산 원액에 넣어 실리콘 질화막과 알루미늄을 제거한 후 진공 챔버(chamber) 속에서 기공 속의 잔존 물질을 제거하였다. 다음 공정으로 새로운 복합 산화법을 이용하여 PSL을 산화시켜 두꺼운 OPS 층을 형성하였다(그림 2(d)). OPS 층 위에 CPW를 형성하기 위해 열 증착기를 이용하여 $0.25 \mu\text{m}$ 두께의 Cr/Au를 증착(그림 2(e)) 한 후, CPW 패턴 형성을 위해 OPS 층 위의 금속을 식각시켰다(그림 2(f)). 그리고 직렬저항을 줄이기 위해 CPW 라인 위에 $2 \mu\text{m}$ 두께의 구리를 도금한 후, 표면 마이크로머시닝을 위해 마스크 작업을 한 후 RIE를 통해 실리콘을 $10 \mu\text{m}$ 정도 제거하였다(그림 2(g)). 마지막으로 TMAH 식각 반응조에 넣어 마이크로머시닝을 수행하여 OPS air-bridge를 형성하였다(그림 2(h)).

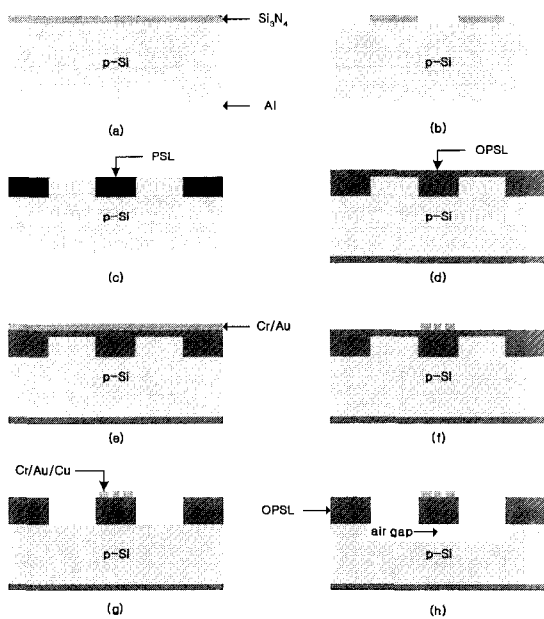


그림 2. OPS air-bridge 제조 공정의 단면도.
Fig. 2. Cross-sectional section of the fabricated structures.

III. 결과 및 토의

<그림 3>은 양극반응과 새로운 산화법으로 형성된 $10 \mu\text{m}$ 두께의 OPS 층을 $80 \text{ }^\circ\text{C}$, 20 wt.% TMAH 용액을 이용한 마이크로머시닝으로 OPS air-bridge를 형성한 전자 현미경 사진이다. <그림 3(a)>는 $300 \mu\text{m}$ 폭 air-bridge 전체가 마이크로머시닝이 되었으며, OPS 층 밑에는 어떠한 실리콘도 남아있지 않는 것을 보여준다. <그림 3(b)>는 OPS air-bridge의 단면 사진으로 이때 마이크로머시닝된 OPS air-bridge의 두께는 약 $10 \mu\text{m}$ 이다.

<그림 4>는 제조된 CPW의 전자 현미경 사진이다. <그림 4(a)>는 OPS 층 위에 제작된 CPW의 사진이며, <그림 4(b)>는 $300 \mu\text{m}$ 폭의 OPS air-bridge 위에 제조된 CPW를 나타낸 것이다. 그 전송선의 규격은 OPS air-bridge의 폭 제한에 따라서 S-W-Sg = 40-20-80 μm 로 정했다.

OPS air-bridge 위에 제조된 CPW와 OPS 층 위에 제조된 CPW에 대한 신호 전달 특성을 얻기 위하여 HP8510C 네트워크 분석기를 사용하였으며, Calibration은 고주파 대역에서 정확성이 매우 우수한 TRL(Thru-

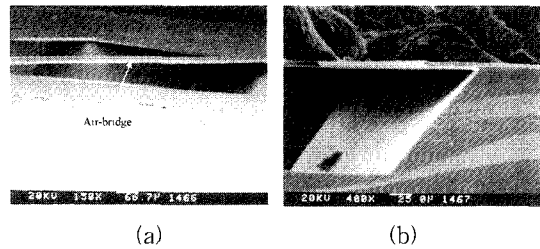


Fig. 3. OPS air-bridge의 SEM 사진.
Fig. 3. The SEM image of OPS air-bridge.

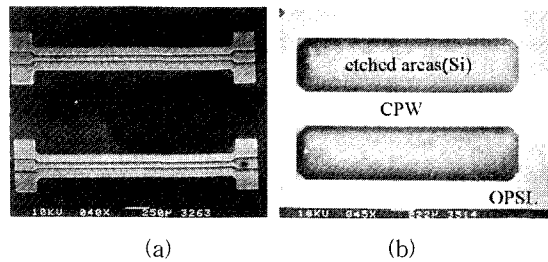


Fig. 4. OPS air-bridge 위에 형성된 CPW의 SEM 사진.
Fig. 4. SEM image of CPW on OPS air-bridge.

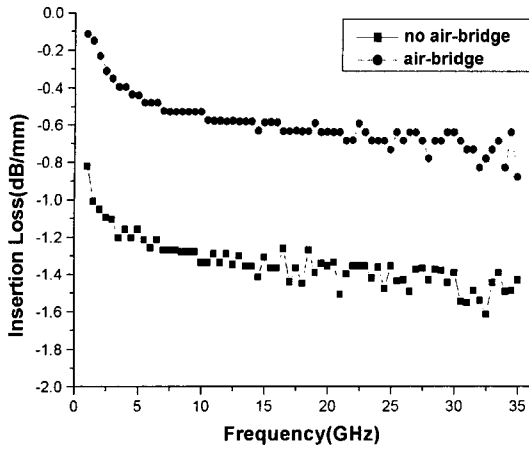


Fig. 5. 주파수 함수로서 OPS air-bridge 위 CPW의 삽입손실($W = 40\mu\text{m}$; $S = 20\mu\text{m}$; $L = 2.2\text{ mm}$)

Fig. 5. Insertion losses of CPW on OPS air-bridge as a function of frequency. ($W = 40\mu\text{m}$; $S = 20\mu\text{m}$; $L = 2.2\text{ mm}$)

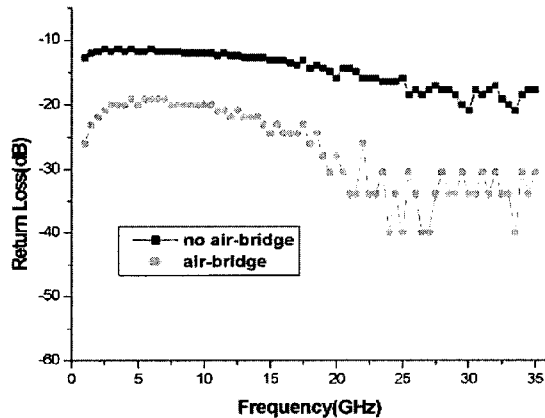


Fig. 6. 주파수 함수로서 OPS air-bridge 위 CPW의 반사손실

Fig. 6. Return losses of CPW on OPS air-bridge as a function of frequency.

Reflect-Line) calibration 방법을 이용하였다. 이때, 측정 주파수 범위는 1~35 GHz이었다. <그림 5>는 OPS air-bridge 및 OPS 층 위에 제작된 전송선의 신호 전송시 인가 주파수에 대한 삽입손실 특성을 나타내며, <그림 6>은 인가 주파수에 대한 반사손실을 나타내고 있다. 손실 계산식은 삽입손실 = $|S_{21}|^2/[1-|S_{11}|]$, 그리고 반사손실 = $-20 \log|S_{11}|$ 이다^[11]. OPS air-bridge 위에 형성된 CPW의 삽입손실은 4 GHz에서 -0.28 dB로 OPS 층 위에 형성된 전송선의 삽입손실 4 GHz에서 -1.28 dB 보다 약 1 dB 정도 적으며 대체적으로 낮은 손실을 나

타내고 있으며, OPS air-bridge 위에 형성된 CPW의 반사손실은 4 GHz에서 -22.3 dB로 OPS 층 위에 형성된 전송선의 반사손실 4 GHz에서 -12.5 dB보다 약 10 dB 정도 적은 것을 보여준다. 이는 OPS air-bridge가 전송 손실을 줄이는데 기여함을 알 수 있다. 반사손실이 주파수가 증가하면서 감소하는 것은 임피던스 부정합에 따른 공진이 발생하기 때문이며 공진 현상은 OPS air-bridge의 경우가 더욱 뚜렷하게 나타난다. 그리고 공진 점, 26 GHz에서부터 다시 증가함을 볼 수 있다.

IV. 결 론

실리콘 질화막(Si_3N_4)을 마스크로 실리콘 부분과 다공질 실리콘 형성부분으로 구분한 후 이를 양극 반응하고, 새로운 복합 산화법을 이용하여 10 μm 의 OPS 층을 제조한 뒤, 그 위에 CPW를 제조하고, TMAH 수용액을 이용하여 OPS 층 하부의 실리콘을 제거한 OPS air-bridge 제조하여, 그 위에 형성된 전송선로의 RF 특성을 조사하였다. OPS air-bridge 위에 형성된 CPW의 손실이 OPS 층 위에 형성된 CPW의 삽입손실보다 약 1 dB 정도 적은 것을 보여주었으며, 반사손실은 OPS 층 위에 형성된 CPW의 반사손실보다 약 10 dB 적으며 대체적으로 -20 dB를 넘지 않고 있다. 이는 기생 커패시턴스가 줄어들었으며, 고주파 영역의 전송신호에 대해서도 OPS air-bridge가 전송손실을 줄이는데 기여함을 알 수 있었다. 본 연구에서 개발한 산화된 다공질 실리콘 멤브레인 및 air-bridge 구조는 동일 평면상에 수동소자와 능동소자가 같이 집적화된 초고주파 회로 개발 시에 공정에 대한 높은 안정성과 효율성을 가지며, 패키징에서의 유연성과 신뢰성도 크게 높일 수 있을 것으로 판단된다.

참 고 문 헌

- [1] J. Buechler, E. Kasper, P. Russer, and K. Strohm, "Silicon high-resistivity-substrate millimeter-wave technology", IEEE Microwave Theory Tech., Vol. MTT-34, pp. 1516~1521, Dec. 1986.
- [2] A. C. Reyes, S. M. El-Ghazaly, S. Dorn, M. Dydyk, and D. K. Schroder, "Silicon as a microwave substrate", in IEEE MTT-S Dig.,

- 1994, pp. 1759~1762.
- [3] S. R. Taub, "Temperature dependent performance of coplanar waveguide (CPW) on substrate of various materials", in *IEEE MTT-S Dig.*, 1994, pp. 1049~1051.
- [4] C. Warns, W. Menzel, and H. Schumacher, "Transmission lines and passive elements for multilayer coplanar circuits on silicon", *IEEE Microwave Theory Tech.*, Vol. 46, No. 5, pp. 616~622, May. 1998.
- [5] H. Sakai, Y. Ota, K. Inoue, T. Yoshida, K. Takahashi, S. Fujita, and M. Sagawa, "A novel millimeter-wave IC on Si substrate using flip-chip bonding technology", in *IEEE MTT-S Dig.*, 1994, pp. 1763~1766.
- [6] B. K. Kim, B. K. Ko, and K. Lee, "Monolithic planar inductor and waveguide structures on silicon with performance comparable to those in GaAs MMIC", in *IEDM Tech. Dig.*, 1995, pp. 717~720.
- (SOPS) Substrate for Packaging", 박사학위논문, 한국과학기술원, 1998.
- [7] C. M. Nam and Y. S. Kwon, "Coplanar Waveguides on Silicon Substrate with Thick Oxidized Porous Silicon(OPS) Layer", *IEEE Microwave and Guided wave Letters*, Vol. 8, No. 11, pp. 369~371, Nov. 1998.
- [8] R. J. Welty, S. H. Park, P. M. Asbeck, K. S. Dancil, and M. J. Sailor, "Porous silicon technology for RF integrated circuit applications", in *Topical Meeting on Silicon Monolithic Integrated Circuit in RF Systems*, 1998, pp. 160~163.
- [9] R. L. Peterson and R. F. Drayton, "Dielectric properties of oxidized porous silicon in a low resistivity substrate", in *IEEE MTT-S Dig.*, 2001, pp. 765~768.
- [10] Y. M. Kim, K. Y. Noh, J. Y. Park, J. H. Lee, Y. D. Kim, I. S. Yu, and C. S. Cho, "Fabrication of Oxidized Porous Silicon(OPS) Air-Bridge for RF Application Using Micro-machining Technology", *JKPS*, Vol. 39, Dec. 2001, pp. S268~S270.
- [11] 남충모 "Selectively Oxidized Porous Silicon

 저 자 소 개

朴 正 用(正會員) 第39卷 SD編 第4號 參照

李 鐘 玄(正會員) 第39卷 SD編 第4號 參照