

순간정전에 대한 보상능력을 갖는 UPQC(Unified Power Quality Conditioner)의 성능해석

論 文

52A-5-6

Performance Analysis of UPQC(Unified Power Quality Conditioner) with Compensation Capability for Voltage Interruption

金 羲 重* · 裴 炳 烈* · 韓 炳 文** · 薛 承 基*** · 趙 普 衡***

(Hee-Jung Kim · Byung-Yeul Bae · Byung-Moon Han · Seung-Ki Sul · Bo-Hyung Cho)

Abstract - A new UPQC(unified power quality conditioner), which consists of series inverter, shunt inverter, dc/dc converter, and energy storage, is proposed. The proposing UPQC can compensate reactive power, harmonics, voltage sag and swell, voltage unbalance, and voltage interruption. The control strategy for the proposing UPQC was derived using the instantaneous power method. The performance of proposing system was analyzed by means of the EMTDC/PSCAD simulation and the experimental work with the hardware prototype. The proposing UPQC has the ultimate capability of improving power quality at the point of installation on power distribution systems or industrial power systems and can be utilized for the custom power device in the future distribution system.

Key Words : UPQC(Unified Power Quality Conditioner), PCC(Point of Common Coupling), EMTDC/PSCAD(Power System Computer Aided Design/Electro Magnetic Transients DC Analysis Program)

1. 서 론

최근 전력전자 장비와 같은 비선형부하의 사용이 증가함에 따라 선로의 전압변동과 고조파발생 등의 여러 문제점들이 발생하게 되었고, 저전압 선로에서 큰 용량의 단상 부하 사용이 증대하면서 선로의 불평형을 초래하는 등 선로의 전력품질 저하가 심각하게 대두되어지고 있다.[1]

전력품질 저하의 개선은 가까운 미래에 실현될 것으로 보이는 전력공급의 다원화에 따른 전력사업의 경쟁체제하에서 가장 중요한 부분을 차지할 것으로 보이며, 전력공급자 또한 고품질의 전력을 소비자에게 공급하여야 할 것으로 보인다. 이와 같은 시대의 흐름에 따라 전력품질개선에 대한 많은 관심과 연구가 진행되어지고 있다.[2]

이러한 전력품질 개선에 대한 비상한 관심 속에서 최근 UPQC에 대한 많은 연구가 진행되어지고 있다. UPQC는 일반적으로 배전선로의 PCC(point of common coupling)에 위치해 효율적인 선로관리를 하는 것을 주 임무로 한다. 일반적으로 UPQC는 직렬과 병렬컨버터가 직류 캐패시터를 공유하는 형태로 구성되며, 선로 상에서 발생하는 전압변동, 고조파보상, 전력조류제어 등을 수행할 수 있다.[3][4][5] 그러나 기존 UPQC는 직류링크단에 에너지저장기를 포함하고 있지 않아 순간전압강하는 보상이 가능하나 순간정전은 보상이 불

가능하다.

본 논문에서는 직류링크단에 에너지저장기와 dc/dc 컨버터가 결합된 새로운 UPQC를 제안하고 그 특성을 분석한 내용을 기술하고 있다. 제안하는 UPQC의 제어기는 $\alpha-\beta-0$ 변환을 이용한 순시전력 해석기법을 활용하여 설계하였다.[6] [7] 순시전력 해석기법은 선로 상에 존재하는 역상성분, 영상성분, 고조파성분 등을 쉽게 검출하여, 이에 대한 적절한 보상신호를 연산과정을 통해 생성해 낼 수 있다. 본 논문에서는 제어기와 전체시스템의 성능검증을 위해 계통해석에 유용한 EMTDC/PSCAD를 이용한 시뮬레이션과 25kVA 용량의 프로토타입을 제작하여 실험을 실시하였다.

2. UPQC의 구조

일반적인 형태의 UPQC는 3상 4선식으로 구성되어 있으며, 배전선로에 연계되어 선로의 고조파 및 발생하는 여러 가지 문제점을 보상하는 것을 주목적으로 하고 있다. 직렬 컨버터는 전원측과 PCC사이에 직렬로 연결되어 전압원 형태의 전압 조정기로서 동작하며, 병렬 컨버터는 선로에 병렬로 연결되어 전류원처럼 동작하게 된다. 이러한 구조의 UPQC는 선로 상에서 발생하는 전압변동 보상, 고조파전류 및 전압 보상, 전력조류 제어 등의 기능을 갖는다. 그러나 입력전원의 순간적인 정전에 대해서는 보상기능을 갖지 못한다. 그러나 본 논문에서 제안하는 UPQC는 그림 1과 같이 에너지저장기가 DC/DC 컨버터를 통해 직류링크단에 연계되어 있어 선로의 순간정전 시 병렬컨버터를 통해 UPS모드로 동작하여 전압보상을 할 수 있게 하였다. UPQC의 에너지저장기로는 초전도코일, Super Capacitor가 기술적으로 가능하나 초전도코일의 경우 현재의 기술로는 가격경쟁력이 적을

* 正 會 員 : 明知大 工大 電氣工學科 博士課程

** 正 會 員 : 明知大 工大 電氣工學科 教授 · 工博

*** 正 會 員 : 서울대 工大 電氣工學部 教授 · 工博

接受日字 : 2003年 1月 22日

最終完了 : 2003年 2月 27日

것으로 보여 본 연구에서는 Super Capacitor를 에너지저장기로 사용하여 실험을 실시하였다.

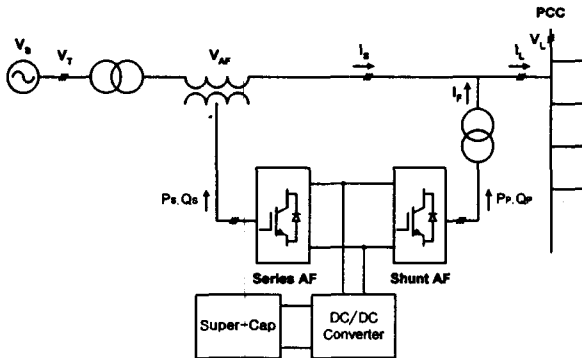


그림 1. 에너지 저장장치를 가지는 UPQC 시스템
Fig. 1. UPQC system with energy storage

3. UPQC 제어기 설계

UPQC의 제어는 정상성분 전압검출부와 직·병렬 컨버터 제어부등에서 담당하게 된다. 그림 2는 본 논문에 적용된 UPQC 제어시스템의 전체 블록을 보여 주고 있다.

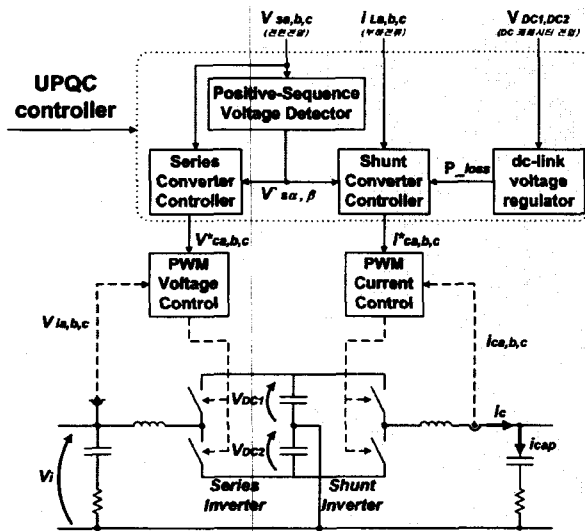


그림 2. UPQC 제어 시스템
Fig. 2. UPQC control system

3.1 정상성분 전압 검출기

그림 3의 정상분 전압 검출기는 전원측 3상전압 (V_s) 기본파 정상성분의 순시치전압 (v'_{sa}, v'_{sb})을 계산한다. 본 논문에서 사용된 PLL(phase-locked-loop)회로는 교류전압의 기본 주파수 (ω_1)를 결정하며, 위란과 불평형 전압하에서도 동작하도록 설계되었다. 주파수 ω_1 은 $\alpha-\beta$ 변환기로 전달되는 보조 기본파 영상성분 전류 ($i'_a = \sin(\omega_1 t)$)와 $i'_b = \cos(\omega_1 t)$)

를 발생하기 위한 사인과 발진기에서 사용된다. 연산된 유효 전력 ($\overline{p_s}$)과 무효전력 ($\overline{q_s}$)은 전압 V_s 의 기본파 정상성분을 포함한다. 정상성분 전압의 순시치는 다음과 같이 계산된다.

$$\begin{bmatrix} v'_{sa} \\ v'_{sb} \end{bmatrix} = \frac{1}{i'^2_a + i'^2_b} \begin{bmatrix} i'_a & -i'_b \\ i'_b & -i'_a \end{bmatrix} \begin{bmatrix} \overline{p_s} \\ \overline{q_s} \end{bmatrix} \quad (1)$$

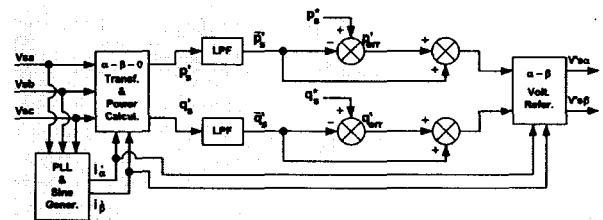


그림 3. 정상성분 전압 검출기
Fig. 3. Positive sequence voltage detector

3.2 병렬 컨버터의 제어

본 논문에 적용된 병렬컨버터는 비선형 부하에 의해 선로에 발생하는 고조파 전류를 보상하기 위한 APF(Active Power Filter)동작과 정전 시 부하에 전원을 공급하기 위한 UPS(Uninterrupted Power Supply)동작으로 나눌 수 있다. APF동작 시 병렬컨버터는 순시전력 이론(Instantaneous Power Method)을 기반으로 연산된 보상전류를 선로에 투입해 고조파 전류를 보상한다. 불평형으로 인한 영상성분의 보상은 영상전류 i_0 에 의해 이루어지며, UPQC 상의 손실과 직렬 컨버터로 인한 DC전압 변동을 보상하기 위해 \overline{p}_{loss} 는 항상 연산된다. 보상기준전류의 연산은 식(2)로 나타낼 수 있으며, 선로에 정전 발생시, 병렬컨버터는 APF동작을 멈추고 UPS모드로 전환하여 부하에 일정전압을 공급하게 된다. 그림 4는 병렬 컨버터의 제어 블록도를 보여준다.

$$\begin{bmatrix} i'_{ca} \\ i'_{cb} \end{bmatrix} = \frac{1}{v'^2_{sa} + v'^2_{sb}} \begin{bmatrix} v'_{sa} & -v'_{sb} \\ v'_{sb} & v'_{sa} \end{bmatrix} \begin{bmatrix} -\overline{p} + \overline{p}_{loss} \\ -\overline{q} \end{bmatrix} \quad (2)$$

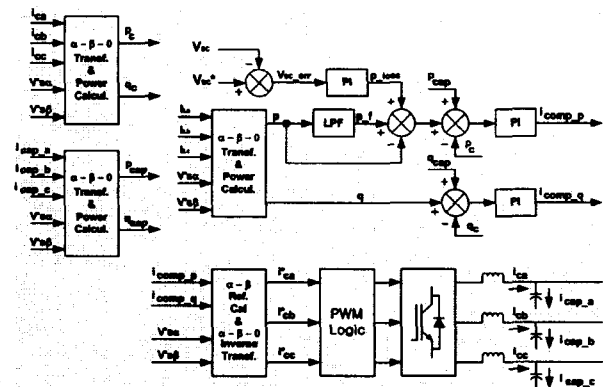


그림 4. 병렬 컨버터의 제어블럭도
Fig. 4. Control block diagram of the shunt converter

3.3 직렬 컨버터의 제어

그림 5는 직렬 컨버터의 제어블럭도를 보여준다. 직렬컨버터의 주된 기능은 순간전압상승(Swell), 순간전압강하(Sag), 전압고조파등과 같은 전압이상현상에 대하여 이를 적절히 보상하여 선로의 전압안정화를 유지하는 것이다. 정상성분 전압검출기로부터 연산된 정상성분전압은 이상적인 선로의 기준전압을 의미하며, 전원전압 이상현상 발견 시 정상성분전압과의 차에 의해 발생하는 전압성분이 결국 직렬 컨버터를 통해 선로에 주입되어진다. 전압주입 시 원활한 전압주입을 수행하기 위해 feed-forward제어와 P제어를 사용하였다.

$$v_{ca}^* = [(v'_{sa} - v_{sa}) - v_{ia}] * K + v_{ca} \quad (3)$$

여기서, $(v'_{sa} - v_{sa})$ 는 기본파 정상성분 전압보상과는 차이가 있으며, 전압 V_s 의 모든 부분을 포함하는 보상성분을 나타낸다.

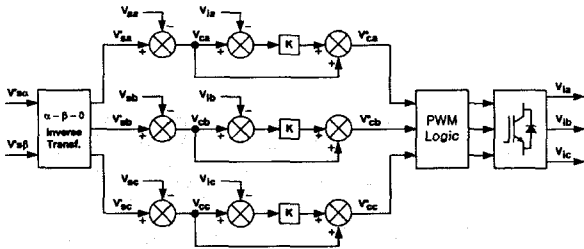


그림 5. 직렬 컨버터의 제어블럭도

Fig. 5. Control block diagram of the series converter

3.4 DC/DC 컨버터의 제어

DC/DC 컨버터는 그림 6과 같은 형태로 구성되어 에너지 저장원과 DC-link 사이에 위치해 있다. DC/DC 컨버터는 정상 시 Buck 모드로 동작하여, DC-link 전압으로부터 Super Capacitor에 에너지를 전압원 형태로 저장하고 유지하는 기능을 수행한다. 한편, 선로의 순간정전 발생시에는 Boost 모드로 동작하여 UPQC의 병렬 인버터가 UPS동작을 수행 할 수 있도록 에너지를 방출한다.

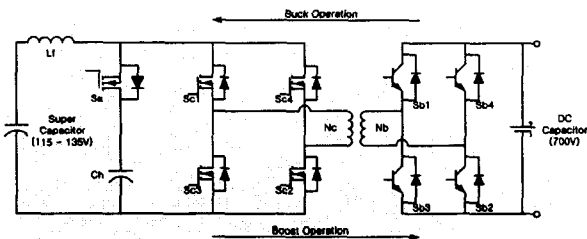


그림 6. 양방향 풀브릿지 DC/DC 컨버터

Fig. 6. Bi-directional full-bridge DC/DC converter using active clamp

그림 7은 Buck 제어부, Boost 제어부 및 Hysteresis 제어

부로 구성된 DC/DC 컨버터의 제어알고리즘을 나타낸다. Hysteresis 제어부는 Super Capacitor의 충전전압(Vcap)을 모니터링하면서 회로의 UPQC제어기에서 들어오는 외부신호를 참고하여, Buck및 Boost제어 모드를 상호전환하거나 중단시켜, 과충전 및 과방전을 방지하고 에너지저장장치를 보호한다. Buck제어알고리즘은 Super Capacitor로의 충전전류를 일정하게 유지하기위해 그림과 같은 Average Current Mode 알고리즘을 사용한다. Boost제어알고리즘은 순간정전 시 DC-link전압을 일정하게 유지하도록 전류를 공급하면서 빠른 동특성을 가지기위해 Average Current Mode를 내부루프 사용하고 PI전압 루프를 외부루프 사용하는 아날로그 이중루프(two-loop) 제어알고리즘을 사용한다.

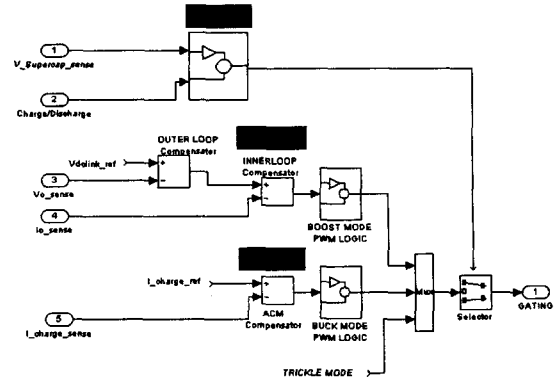


그림 7. DC/DC 컨버터의 제어블럭도

Fig. 7. Control block diagram of the DC/DC converter

4. UPQC 시뮬레이션 모형과 결과

제안하는 UPQC의 동작과 성능을 분석하기 위해 계통해석에 유용한 프로그램인 PSCAD/EMTDC(Power System Computer Aided Design/Electro Magnetic Transients DC Analysis Program)을 이용하여 전체적인 시뮬레이션을 수행하였으며, 주회로도도 그림 8과 같다.

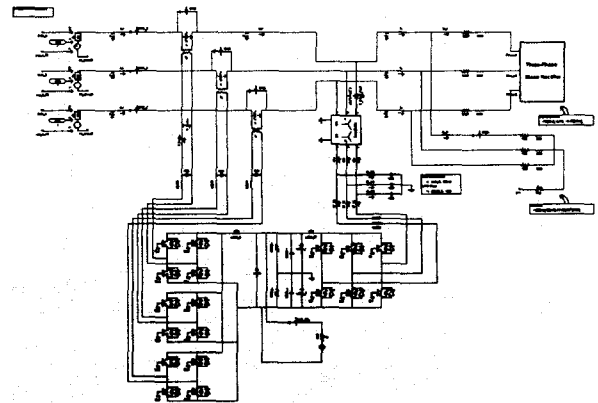


그림 8. EMTDC/PSCAD 시뮬레이션 모형

Fig. 8. EMTDC/PSCAD simulation model

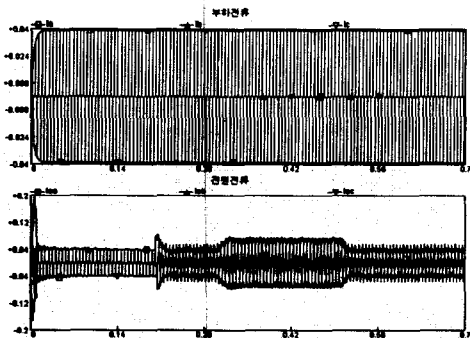
UPQC의 전체적인 시뮬레이션 모형은 3상 4선식으로 구성된 선로모형에 캐패시터를 공유하는 형태의 직·병렬 인버터가 380V전원측과 부하 사이에 연결되어 있으며, 부하로는 비선형 특성을 나타내는 유도성 다이오드 정류기 부하와 저항과 인덕턴스로 구성된 선형부하로 구성되어있다. 전체 시뮬레이션 시간은 0.7 [sec] 이고 병렬측 인버터는 0.1 [sec]에, 직렬측 인버터는 0.25 [sec]에 동작하도록 되어있다. UPQC 시뮬레이션에 사용된 자세한 회로정수들은 표 1에 나타내었다.

표 1 시뮬레이션 모형의 회로정수

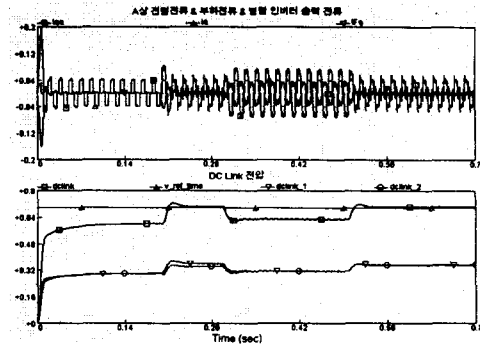
Table 1 Circuit parameters of simulation model

회로정수	
전원전압	380[V], 60[Hz]
전원임피던스	0.001[Ω], 10[mH]
DC 링크 캐패시터	C1,C2 =11000[μF]
DC 링크 기준전압	700[V]
병렬 컨버터	
필터 C	40[μF]
필터 L	0.6[mH]
직렬 컨버터	
필터 C	40[μF]
필터 L	0.6[mH]
부하조건	
다이오드 정류기 부하	
R, L	20[Ω], 1[mH]
선형 부하	
R, L	40[Ω], 50[mH]

그림 9는 UPQC가 선로에 투입되었을 경우, 0.1초 후 병렬 인버터에 의한 선로보상특성을 보여주고 있다. 선로고조파 제거를 위해 병렬인버터가 비선형 부하에 대하여 정상시 active power filter로 동작함을 보여주고 있으며, 이때 DC Capacitor전압 또한 제어가 원활하게 수행되고 있음을 보여주고 있다.



(a) 부하 · 전원전류

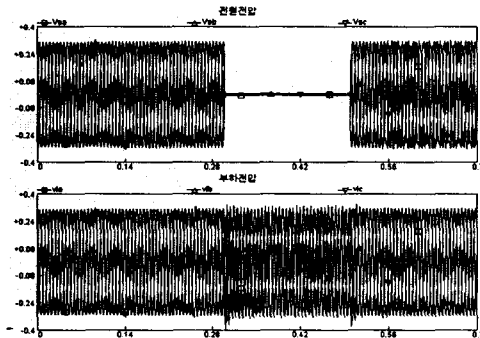


(b) 선로전류 · DC Cap전압

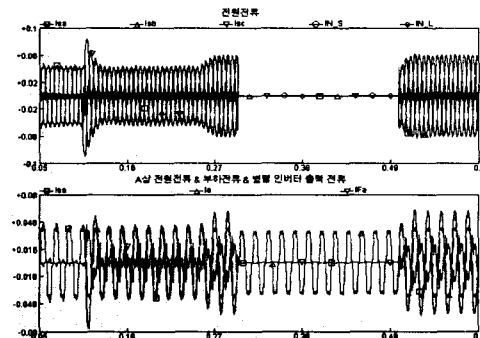
그림 9. 능동전력필터 모드

Fig. 9. Active power filter mode

그림 10은 병렬 인버터가 전원의 정전이나 Interruption과 같은 사고 발생 시 UPS모드로 전환하여 부하의 일정전압 유지제어를 수행하는 결과를 보여주고 있다.



(a) 전원 · 부하전압

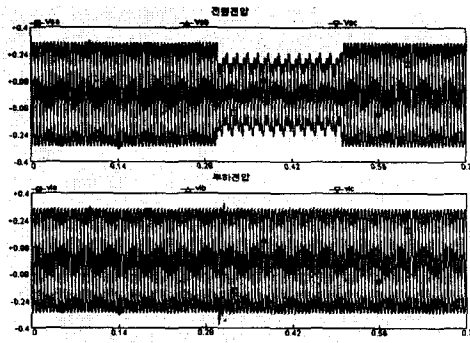


(b) 전원 · 부하전류

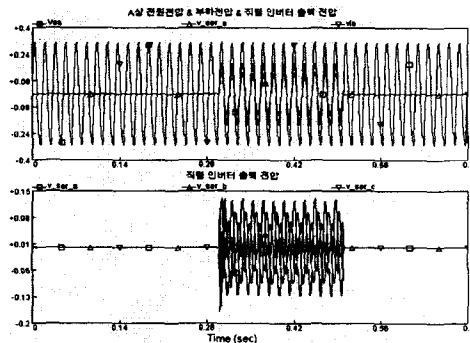
그림 10. 순간정전 모드

Fig. 10. Outage mode

그림 11은 0.3초~0.5초구간에서 전원전압의 각상을 각각 40%, 30%, 20%의 순간전압강하를 발생시켰을 경우의 전원전압과 부하전압, 인버터 출력보상전압을 보여준다.



(a) 전원 · 부하전압



(b) 선로 · 인버터 출력전압

그림 11. 전원전압 Sag 모드
Fig. 11. Sag mode

5. UPQC 실험 모형과 결과

5.1 전체시스템 구성도

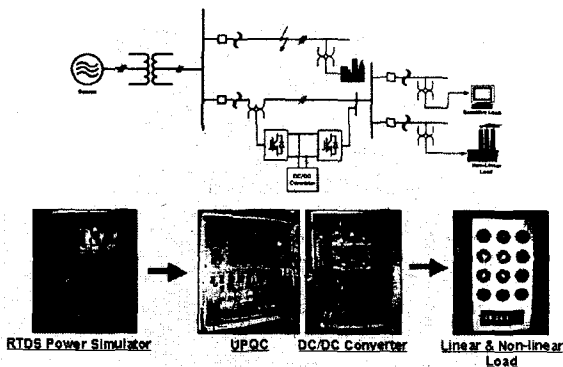


그림 12. 선로모형도
Fig. 12. Power System Model

그림 12는 제안하는 UPQC의 동작을 검증하기 위한 하드웨어의 전체 선로모형을 나타낸 것이다. 제작된 장치는 크게 사고모의장치(RTDS), UPQC, DC/DC 컨버터, 부하장치로 구성되어 있다. 사고모의장치는 순간전압강하, 정전 등의 사고를 모의하는 역할을 하며, UPQC의 병렬 인버터는 Active Power Filter, Converter 기능을 수행한다. 직렬 인버터는 선

로의 상황에 따라 적절한 보상동작을 수행하여 선로에 전압의란동이 발생했을 경우 이 의란을 보상하게 된다. DC/DC converter는 정상상태에 UPQC의 DC-Link로부터 에너지를 저장하였다가 순간정전 시에 UPQC의 DC-Link로 에너지를 방출하는 역할을 한다. 부하로는 비선형, 선형, 그리고 비선형과 선형 등 모드를 전환할 수 있는 부하를 제작하여 비선형 부하에서의 APF기능과 선형부하와 연결했을 때 APF의 또 다른 기능인 무효전력 보상기능을 확인할 수 있도록 하였다. 또한 전동부하를 두어 전압강하와 정전시의 상태를 확인할 수 있도록 하였다. 실험회로정수는 표2와 같다.

표 2 실험 회로정수

Table 2 Circuit parameters of experimental model

회로정수	
전원전압	380[V], 60[Hz]
부하용량	20[kVA]
직렬인버터용량	15[kVA]
병렬인버터용량	30[kVA]
DC 캐패시터	5,500[μF]
LC 필터	0.6[mH], 40[μF]

5.2 UPQC의 구성

5.2.1 직렬인버터 및 병렬인버터

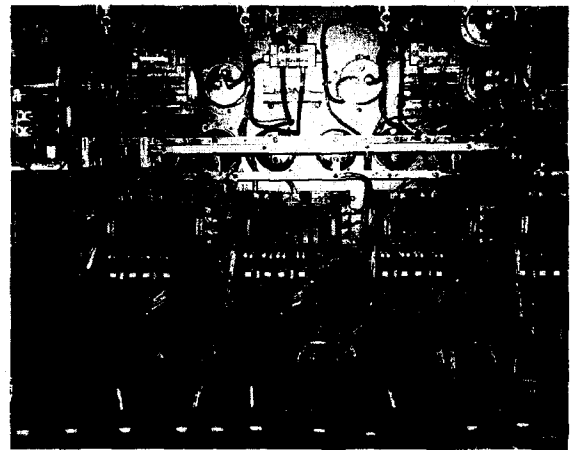


그림 13. 직 · 병렬 인버터
Fig. 13. Series & Shunt Inverter

UPQC의 직렬 인버터는 단상 풀브리지 인버터 3 모듈이 DC-Link를 공유하고 있는 형태로 되어 있어 각 상에 형성되는 의란을 독립적으로 제어 할 수 있다. 각 단상 인버터는 각상에 직렬로 변압기를 사이에 두고 연결되어 있다. 직렬 인버터의 스위칭 소자는 1200V 100A 모듈이다. 직렬 인버터에서 주입 가능한 전압은 정상상태 상 전압의 40%까지이며 그 값은 88Vrms 이다. 이 값은 선로에서 바라본 전압이며 직렬인버터측에서 바라보면 필터 C에 형성되는 전압이 그

값에 $\sqrt{2} \cdot 4.09$ 배한 510Vpeak이다. Sag 발생 시, 직렬인버터의 과도상태 구간에서 소자 정격을 고려하면 40%정도까지의 보상이 가능해진다. 병렬 인버터는 3상 반브리지 형태로 되어 있으며 DC 측은 직렬 인버터와 DC-Link를 공유하는 형태로 되어 있다. 병렬 인버터의 스위칭 소자는 1200V 100A 모듈이다. AC 측은 결합 변압기로 선로와 병렬로 연결되어 있으며 영상분 제어를 위해 병렬 인버터의 Neutral Line이 DC_Link의 중성점에 연결되어 있다.

5.2.2 3상 Static Switch(IGBT)

Static Switch는 각 상별로 모선 측에 직렬로 연결되어 있으며 UPQC가 UPS 모드로 동작을 할 때 UPQC를 포함한 부하를 선로와의 분리를 위해 사용된다. Static Switch는 Diode 정류기 사이에 IGBT Switch를 두어서 신속한 절체 및 투입이 가능하다.

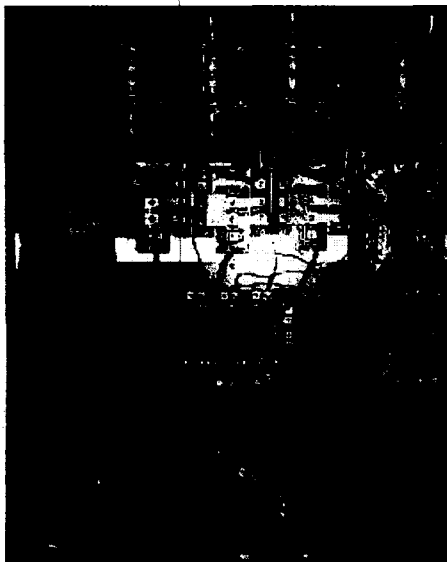


그림 14. IGBT Static Switch
Fig. 14. IGBT Static Switch

5.2.3 직·병렬 주입변압기 및 L-C Filter

설계된 변압기는 직렬 단상 변압기 3기와 병렬 3상 변압기 1기이다. 직렬 변압기는 정격 5KVA로 Leakage Inductance가 최소가 되도록 설계되었다. 변압비는 450:110으로 선로에 전압주입 시 고조파 전압발생의 억제를 위해 비교적 큰 MI에서 동작하기 위함이다. 병렬 변압기는 변압비 1:1, 30KVA의 Y-Y 결선 3상 변압기이다. 직렬과 병렬측의 SRF(Switching Ripple Filter)는 일반적인 L-C Filter를 사용하였으며 각 값은 L=600uH, C=40uF이다.

5.2.4 UPQC 제어보드

UPQC 제어 보드는 메인 프로세서인 DSP(TMS320CV33), CPLD(ACEX1k50), ADC 24ch, DAC 8ch, Digital Inputs 12ch, Digital Outputs 14ch, 3set의 PWM Gating signals로

구성되어 있다. TMS320CV33는 TI(Texas Instrument)사의 저가의 산업용 DSP로서 150MHz의 clock source를 사용하며 instruction cycle은 13.3nsec로 150 MFLOPS의 성능을 가지므로 UPQC의 직·병렬 인버터를 제어하는 프로그램을 짧은 시간에 수행하기 적합하다. 메모리는 내부에 1.1Mbit SRAM이 내장되어 있으며 4개의 외부 인터럽트와 타이머 인터럽트 2개를 가지고 있다. 그리고 SPI serial Interface를 지원한다.

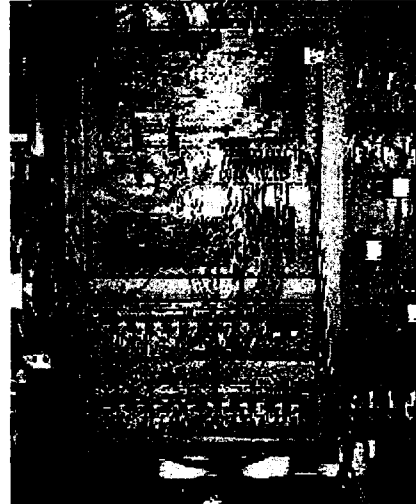


그림 15. 제어보드
Fig. 15. Control Board

5.2.5 DC/DC 컨버터

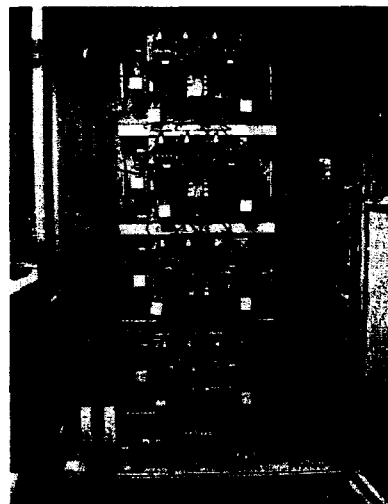
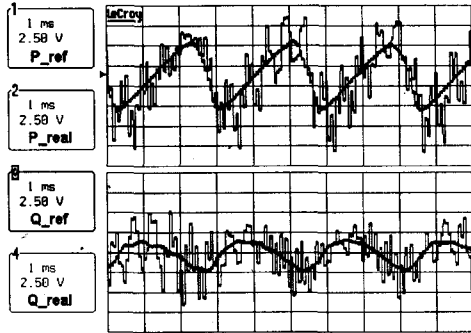


그림 16. DC/DC 컨버터
Fig. 16. DC/DC Converter

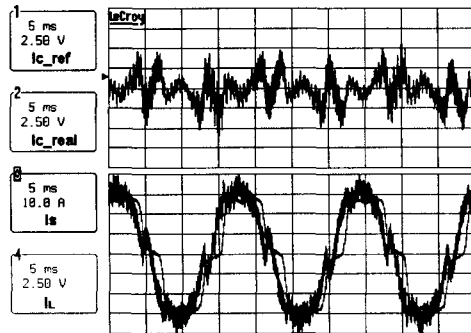
DC/DC 컨버터는 5kW 4모듈로 구성되어 총 20kW의 에너지를 순간정전 시 부하로 전달 할 수 있다. 에너지를 저장하기 위해 사용된 Super Capacitor는 power cache사의 PC2500을 선정하여 사용하였으며, 본 실험에서는 Super Capacitor 60개를 직렬 연결하여 시스템을 구성하였다. 그림 16은

DC/DC 컨버터의 전면부 구성을 보여주고 있으며, 속판 뒤쪽으로 Super Capacitor 뱅크가 놓여져 있다.

5.3 실험결과



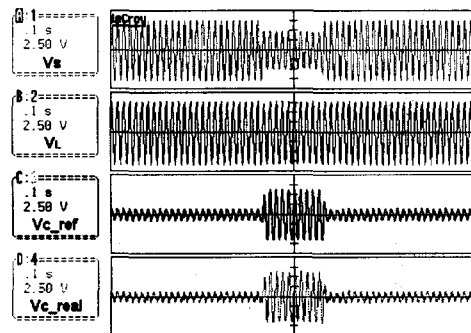
(a) 병렬인버터 PQ전류



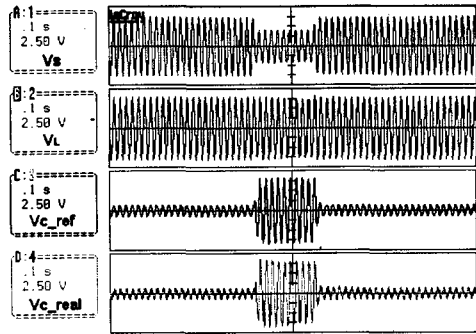
(b) 병렬인버터
주입전류 · 전원전류 · 부하전류

그림 17. 병렬인버터 동작파형
Fig. 17. Active power filter mode

그림 17은 병렬 인버터의 선로보상에 대한 파형을 나타내고 있다. 그림 17(a)는 동기좌표계 상에서 병렬 인버터의 출력전류가 기준 전류를 추종하는 모습이며, 그림 17(b)는 APF 기능을 수행하는 각부 파형을 나타낸 것이다.



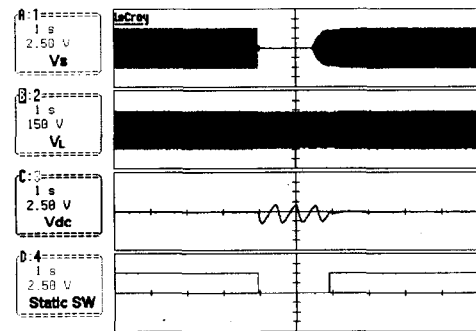
(a) 전원전압 · 부하전압 · 직렬인버터
출력전압(30% sag)



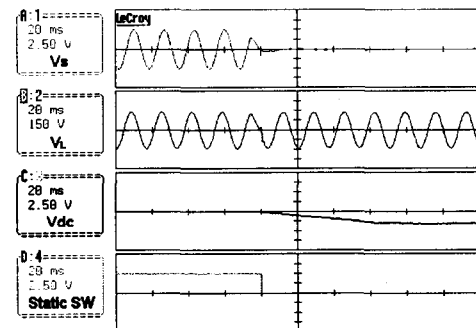
(b) 전원전압 · 부하전압 · 직렬인버터
출력전압(40% sag)

그림 18. 직렬인버터 동작파형
Fig. 18. DVR mode

그림 18은 전원전압의 Sag 발생 시 결과파형을 보여주고 있다. 그림 18(a)와 (b)는 전원에서 A상이 각각 30%, 40% sag가 발생하였을 경우 전원전압과 부하전압, 직렬 인버터 출력 기준 전압과 출력전압의 파형을 나타낸다.



(a) 전원 · 부하전압 & Vdc전압
& Static Switch 신호



(b) 확대파형

그림 19. 정전 발생 시 각부 파형
Fig. 19. UPS mode

그림 19는 정전발생시의 동작파형을 나타낸 것이다. 3상 정전은 2sec 동안 발생하도록 하였으며, 그림 19(a)의 파형은 정전 사고 발생 시 전원전압, 부하전압, Super Capacitor로부터 DC/DC converter가 DC-Link를 700V로 유지하기 위한 전압, 정전 발생 시 모선과의 차단을 위한 전원 측 IGBT Static Switch 신호 파형을 보여주고 있다. 그림 19(b)는 위의 파형을 확대하여 나타낸 파형이다. 평상시 APF Mode로 동작하던 병렬 인버터가 정전사고 발생 시 전압제어를 통해 부하에 정현파 형태의 전압을 지속적으로 공급함을 볼 수 있으며, 이 순간 전원과의 차단을 주임무로 하는 IGBT Static Switch가 신속하게 투입하여 적절한 형태의 보상이 이루어짐을 볼 수 있다.

6. 결 론

본 논문에서는 배전선로에서 발생할 수 있는 각종 외란(voltage sag, voltage swell, interruption, harmonics)에 대하여 연속적으로 보상하는 UPQC를 제안하고 그 동작원리와 제어방식을 이론적으로 분석하였다. 이를 토대로 EMTDC/PSCAD를 이용해 시스템의 동작과 성능을 확인하였고, 하드웨어구현의 타당성을 검증하였다. 이와 같은 시뮬레이션결과를 바탕으로 전원 공급장치인 RTDS 전원 시뮬레이터, 직·병렬 인버터로 구성된 UPQC, 부하장치 등을 이용하여 선로모형을 제작하고 실험을 실시하였다. 제안하는 UPQC는 실험을 통해 선로의 외란에 대하여 연속적인 보상이 가능하다는 것을 확인하였으며, 향후 전력품질개선 기기로서의 역할을 충분히 소화해 낼 것으로 기대된다.

본 연구는 기초전력연구소 전략과제(과제관리번호 : 00-전-01) 연구비로 수행된 과제입니다.

참고 문헌

- [1] N.G.Hingorani, "Introducing Custom Power," IEEE Spectrum, June 1995, pp. 41-48.
- [2] F.Z.Peng, J.W.McKeever, D.J.Adams, "A power line conditioner using cascade multilevel inverters for distribution systems", IEEE Trans. on Industry Applications, Vol. 34, No.6, Nov/Dec 1998, pp. 1293-1298.
- [3] H.Akagi, H.Fujita, "A New Power Line Conditional for Harmonic Compensation in Power Systems," IEEE Trans. Power Delivery, vol. 10, no. 3, July 1995, pp. 1570-1575.
- [4] Mauricio Aredes, etc. "A Combined Series and Shunt Active Power Filter", IEEE/KTH Stockholm Power Tech Conference, Stockholm, Sweden, June 1995, pp. 18-22.
- [5] Yunping Chen, Xiaoming Zha and Jin Wang, etc. "Unified Power Quality Conditioner(UPQC): The Theory, Modeling and Application", Power System Technology, 2000 proceedings. Power Con 2000. International Conference on, vol. 3, pp. 1329-1333, 2000.
- [6] M.Aredes, K.Heumann, E.H.Watanabe, "An universal

active power line conditioner", IEEE Trans. on Power Delivery, Vol. 13, No.2, Apr 1998, pp.545-551.

- [7] H.Fujita, H.Akagi, "The unified power quality conditioner: the integration of series and shunt active filters", IEEE Trans. Power Delivery, Vol. 13, No.2, Mar 1998, pp.315-322.

저 자 소 개



김희중 (金義重)

1970년 9월 10일생. 1997년 명지대 전기공학과 졸업. 1999년 명지대 대학원 전기공학과 졸업(석사). 현재 동 대학원 전기공학과 박사과정.

E-mail : hjkim70@mju.ac.kr



배병열 (裴炳烈)

1975년 11월 17일생. 2001년 명지대 전기공학과 졸업. 2003년 명지대 대학원 전기공학과 졸업(석사). 현재 동대학원 전기공학과 박사과정.

E-mail : ghostial@mju.ac.kr



한병문 (韓炳文)

1953년 7월 5일생. 1976년 서울대 전기공학과 졸업. 1988년 미 아리조나주립대 대학원 전기공학과 졸업(석사). 1992년 동대학원 전기공학과 졸업(공학박). 미 Westinghouse 중앙연구소 선임 연구원. 현재 명지대 전기공학과 교수.



설승기 (薛承其)

1958년 3월 25일생. 1980년 서울대 전기공학과 졸업. 1982년 동 대학원 전기공학과 졸업(석사). 1986년 동 대학원 전기공학과 졸업(공학박). 1986년~1988년 미국 Univ. of Wisconsin-Madison 객원연구원. 현재 서울대 전기공학부 교수.



조보형 (趙普衡)

1952년 2월 11일생. Cal Tech(학사, 석사). Virginia Tech(박사). 1980년~1982년 TRW 항공우주 연구소. 1985년~1989년 Virginia Tech 조교수. 1989년~1995년 Virginia Tech 부교수. 1995년~현재 서울대 전기공학부 교수.