

논문 16-5-11

## 플라즈마 식각을 이용한 초전도 자속 흐름 트랜지스터

### Superconducting Flux Flow Transistor using Plasma Etching

강형곤\*, 고석철\*\*, 최명호\*\*\*, 한윤봉\*\*\*\*, 한병성\*\*\*\*\*

(Hyeong-Gon Kang\*, Seok-Cheol Ko\*\*, Myoung-Ho Choi\*\*\*, Yoon-Bong Hahn\*\*\*\*, and Byoung-Sung Han\*\*\*\*\*)

#### Abstract

The channel of a superconducting flux flow transistor has been fabricated with plasma etching method using an inductively coupled plasma etching. The ICP conditions then were ICP power of 450 W, rf chuck power of 150 W, the pressure in chamber of 5 mTorr, and Ar : Cl<sub>2</sub>=1:1. Especially, over the 5 mTorr, the superconducting thin films were not etched. The channel etched by plasma gas showed the critical temperature over 85 K. The critical current of the SFJT was altered by varying the external applied current. As the external applied current increased from 0 to 12 mA, the critical current decreased from 28 to 22 mA. Then the obtained trans-resistance value was smaller than 0.1Ω at a bias current of 40 mA.

**Key Words** : Superconducting Flux Flow Transistor, Inductively coupled plasma, Channel, Trans-resistance

#### 1. 서론

미래 첨단 산업은 몇 배 이상 배가된 성능과 초고속을 겸비한 기술을 요구하고 있다. 0 저항 특성을 가지는 초전도체는 이러한 기술적 요구에 부합하는 물질로서 실리콘으로 대표되는 반도체 산업의 다음 주자로서 주목을 받고 있다. 우선 전기 저항이 0이라는 특성은 전자 디바이스의 낮은 전력 소비를 가능케 함은 물론 각각 분리된 칩 간의 신호 연결시 파생되는 처리 지연, 혼선, 분산 등의 손실을 초전도 미세선을 제작해 처리 손실 재료에 가까운 테라헤르츠급 파형을 교환할 수 있는 장점을 제공해 준다. 또한 조셉슨 접합이라는 능동소자를

제작하여 1조분의 1초인 피코초의 작동 속도를 가능하게 한다. 이 외에도 마이너스 효과를 포함한 초전도체 물질이 갖는 여러 가지 특성들을 이용하여 수많은 고성능, 고효율 디바이스들을 제작할 수 있다. 실로 초전도체를 이용한 디바이스의 제작은 21세기 산업을 주도할 만큼 그 응용가능성이 크다.

현재 초전도 박막을 이용한 많은 전자 소자 중에서 초전도 트랜지스터에 대한 연구는 다른 초전도 응용디바이스와 비교하여 볼 때 빈약한 연구실정이다. 초전도 트랜지스터는 기존 반도체 트랜지스터와 같이 외부 제 3의 단자를 이용하여 전류의 흐름을 컨트롤한다는 개념 하에 미국과 일본 중심으로 연구가 이루어지고 있다. 그동안의 연구결과 초전도체에 전계를 직접 인가하여 초전도 특성을 변화시킴으로 드레인 전류를 제한할 수 있는 초전도 전계효과 트랜지스터(SuFET) [1,2], 초전도체 사이에 유전체를 삽입한 형태의 Dielectric Base Transistor (DBT) [3], 기존의 반도체 트랜지스터에서 emitter 단자와 collector 단자를 초전도체로 대체한 형태 혹은 기존의 베이스 단자를 초전도체로 대체한 Superconducting Base Transistor (SBT)

\* : 전북대학교 반도체물성연구소  
(전주시 덕진동 664-14)

Corresponding Author : joshmoses@hanmai.net)

\*\* : 전북대 전기공학과

\*\*\* : 광주보건대학 의료정보공학과

\*\*\*\* : 전북대 화학공학부

\*\*\*\*\* : 전북대 전기공학과

2002년 9월 30일 접수, 2002년 11월 23일 1차 심사완료,  
2003년 2월 12일 2차 심사완료, 2003년 3월 10일 최종 심사완료

[4], 그리고 혼합상태에서 발생한 상전도 vortex를 이용한 Superconducting Flux Flow Transistor (SFFT) [5] 등이 있다. 특히 SFFT 는 다른 초전도 트랜지스터와는 달리 다층 박막의 제작이 필요 없어 디바이스 제작이 쉽다는 장점이 있다. 본 연구에서는 SFFT의 핵심이라고 할 수 있는 채널을 기존의 습식식각, 또는 Focused ion beam 장비를 이용하는 방법과는 달리 ICP 장치를 이용하여 플라즈마 식각법으로 이를 제작하였다. 먼저 채널 제작을 위한 ICP 조건을 EDS 분석을 통해 대략적으로 분석하였고, 제작된 SFFT 트랜지스터의 임계온도 및 I-V 특성을 본 실험실에서 설치한 시스템을 이용하여 측정하였다.

## 2. 등가회로와 디바이스 파라미터

SFFT의 등가회로가 그림 1에 나타나 있다. 등가 회로에서 전달저항  $r_m$  (trans-resistance)은 이 회로에서 가장 중요한 파라미터로서 발생된 유도 전압을 입력한 전류로서 나누면 된다.

$$r_m = \frac{\Delta V}{\Delta I_{ctl}} \quad (1)$$

여기서  $\Delta V$  은 vortex의 유동에 의해 발생된 유도 전압이고  $\Delta I_{ctl}$  은 컨트롤 전류에 인가한 전류이다.  $r_m$ 은  $I_{bdy}$ 와  $I_{ctl}$  의 함수이다.  $R_{in}$ 은 입력저항이고,  $R_{out}$ 은 출력저항이다. 입력저항과 출력저항은 접촉 저항에 기인한다. 임피던스 성분은 이 회로에서 고려하지 않았다.

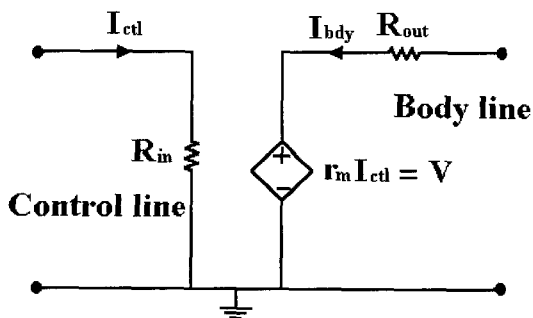


그림 1. SFFT의 등가회로.

Fig. 1. Equivalent circuit of SFFT.

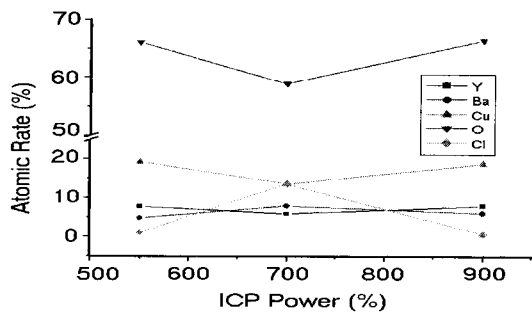
## 3. 실험 과정

1 cm × 1 cm × 0.5 mm 크기의 LaAlO<sub>3</sub> 기판 위에 laser ablation 법으로 제작한 두께 약 500 nm 의 초전도 박막을 기존의 습식식각 방법과, ICP 장치라는 플라즈마 식각 장비를 이용하여 SFFT의 채널을 제작하였다. 먼저 기존의 습식식각 방법을 이용하여 디바이스의 control 라인, body 라인을 구현하였고 다음으로 ICP 장비를 이용하여 채널을 제작하였다. control line의 폭은 20 μm, body line은 50 μm의 폭이며 body line 안에 align 공정을 통해 제작한 채널은 약 3 μm 폭으로 설계하였다. 사용된 장치의 ICP 공급 코일로는 13.56 MHz에서 작동하는 평판형 코일을 사용하였다. 그 구성은 반응기, 진공 배기 장치, 13.56 MHz ICP power 발생장치 및 평판형 유도코일, 하부전극, bias용 rf 발생장치, matching network, 기체 공급장치로 구성되어 있다 [6-8].

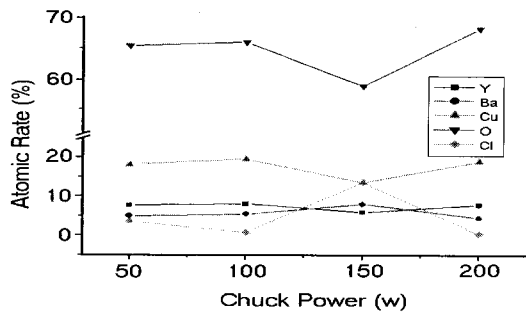
## 4. 실험 결과

그림 2는 ICP 장비의 ICP power, RF power, 챔버 내 압력 그리고 식각 가스의 비율에 따른 초전도 박막의 조성비율을 나타낸 그림이다. 이 분석을 통하여 채널 제작을 위한 적절한 식각 조건을 구하고자 하였다. 77 K 이상의 고온초전도 특성을 갖기 위해서는 Y : Ba : Cu의 비율이 1:2:3에 가깝게 유지되어야 하며 산소의 비율도 중요하다 [9]. 그림 2의 (a)에서 보면 ICP 파워 700 W 부근 외에서는 Ba과 Y의 비율이 역전된다. 이는 77 K 이상의 임계온도 특성을 갖는 채널이 제작되지 않을 수 있음을 나타낸다. 또한 (b)의 RF chuck power에서도 150 W 부근 이외에서는 Ba이 Y 보다 더 많이 식각 된다. 실제 ICP power 700 W, RF chuck power 150 W이상 및 이하에서 식각된 채널의 임계온도가 어떻게 변화되는지는 측정하지 않았다. 다만 이 분석을 통하여 적절한 ICP 조건을 예상하는데 있어 도움을 얻을 수 있다. 특히 식각 중 챔버 내 압력이 5 mTorr 이상 되어서는 식각이 거의 이루어지지 않음을 알 수 있다. 이는 ICP 식각에 있어 챔버 내 압력이 매우 중요한 요소임을 말해 준다. 이 분석을 통해 예상된 ICP 조건은 ICP power 700 W, RF power는 150 W, 챔버내 압력은 5 mTorr, 그리고, Ar : Cl<sub>2</sub> 혼합가스의 비율은 1:1 이었다. 위 조건에서 제작된 채널의 임계온도가 그림 3에 나와 있다. 거의 85 K 이상의 임

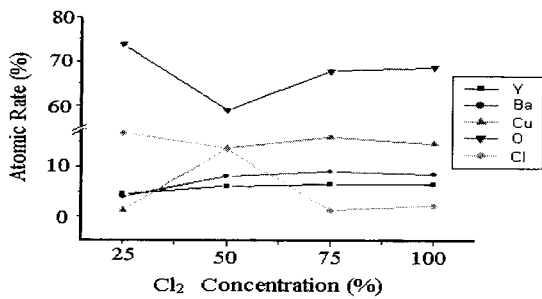
계온도를 갖음을 알 수 있다. 이는 위 조건에서 채널을 제작할 때 임계온도의 저하가 거의 없는 채널을 제작할 수 있음을 보여주는 결과이다. 이는 습식 식각인 경우 채널의 재현성을 얻는데 있어 어려움이 있지만 ICP 장치를 이용한 건식 식각을 할 경우 재현성 면에서 유리할 것으로 보이는 결과이다.



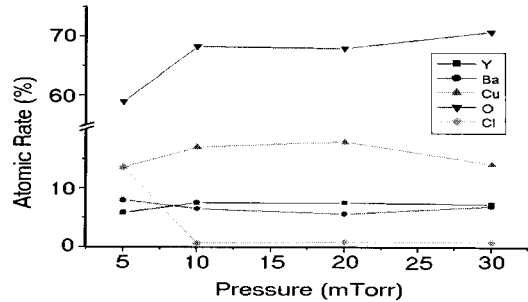
(a)



(b)



(c)



(d)

그림 2. ICP 조건에 따른 성분분포.

- (a) ICP 출력에 따른 성분분포
- (b) Chuck power에 따른 성분분포
- (c) Cl<sub>2</sub> 양에 따른 성분분포
- (d) 챔버 내 압력에 따른 성분분포

Fig. 2. Composition rate along ICP conditions.

- (a) Composition rate along ICP power
- (b) Composition rate along Chuck power
- (c) Composition rate along Cl<sub>2</sub>
- (d) Composition rate along pressure in the chamber

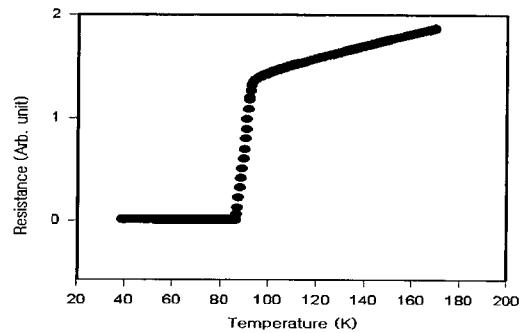


그림 3. 플라즈마 식각된 박막의 임계온도.

Fig. 3. Critical temperature of thin film after ICP etching.

그림 4은 최종적으로 제작된 SFFT의 사진이다. 3 $\mu$ m 폭과 50 $\mu$ m 길이를 갖는 SFFT가 일반적인 리소그래픽 공정과 ICP 식각에 의해 제작되었다. 이 채널 폭은 정교한 리소그래픽 기술을 통해 더

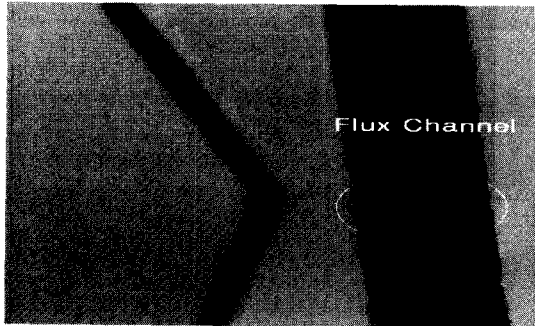


그림 4. 제작된 SFET의 현미경사진.  
Fig. 4. Picture of fabricated SFET.

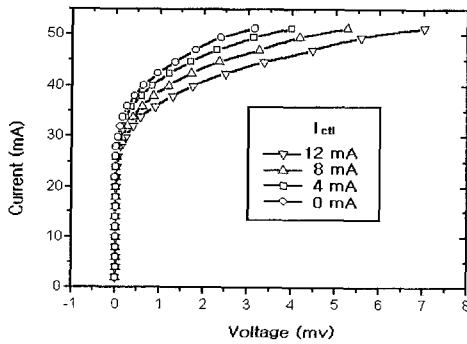


그림 5. 제작된 SFET의 I-V 곡선.  
Fig. 5. I-V curves of the SFET.

욱 작게 만들 수 있다. 그림 5은 제작된 트랜지스터의 I-V 곡선을 보여주는 그림이다. 이 그림은 휴렛팩커드 사의 power supply와 컴퓨터를 연결하여 만든 장치에서 얻은 data를 근거로 그린 그래프이다. 일반 반도체 트랜지스터에서 보여주는 I-V 곡선과 비슷한 트랜지스터 특성을 보여준다. 일정한 외부 인가전류 하에서 body 전류를 증가시키면 임계전류 이하에서는 저항이 나타나지 않고 있다가 임계전류 이상 되는 값 부터는 vortex의 pinning force를 넘어 이로인한 유기전압이 나타나기 시작한다. 이렇게 유기된 전압은 나노볼트메타기를 통해 읽혀지고, 그 data는 GPI 보드를 통해 컴퓨터에 입력된다. 그림에서 외부 인가전류가 증가할수록 채널의 임계전류가 감소되고 있음을 알 수 있다.

그림 6에 외부 컨트롤 전류가 0, 4, 8, 12 mA로 증가함에 따라 채널의 임계전류 또한 28, 26, 24,

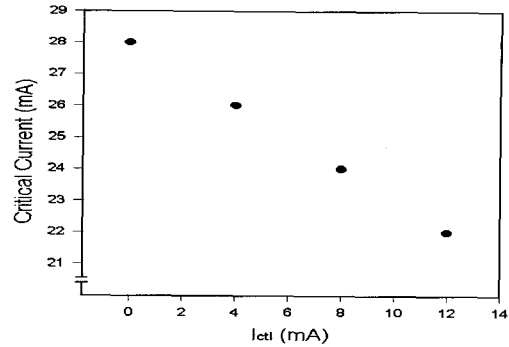


그림 6. 컨트롤 전류에 따른 임계전류 변화.  
Fig. 6. Critical current of channel along the control current.

22 mA로 일정하게 감소함을 나타내었다. 컨트롤 전류로 인한 외부 인가전류에 의하여 초전도체의 임계전류가 변하고 있음을 알 수 있다. 이 그래프를 통해 얻은 trans-resistance 40 mA의 바이어스 전류에서 약 0.1  $\Omega$  이었다. 이는 기존의 결과에 비하여 높은 값은 아니지만 ICP 장비를 이용하여서도 SFET 소자를 제작할 수 있음을 보여주는 결과이다 [10, 11]. 본 논문의 실험에서 사용한 박막은 500 nm의 두꺼운 박막이었고, 또 채널이 단일 채널이었다. 이로인해 trans-resistance 값이 매우 작게 나왔다. 앞으로 400 nm 이하의 박막을 이용하고, 또한 다중 채널을 갖는 트랜지스터를 제작한다면 좋은 이득 특성을 갖는 트랜지스터를 제작할 수 있으리라 본다.

## 5. 결 과

ICP 장치를 이용하여 성공적인 초전도 자속흐름 트랜지스터 (SFET)를 제작하였다. ICP 장치의 조건은 ICP power 700 W, RF chuck power 150 W, 챔버내 압력 5 mTorr, 그리고, Ar : Cl<sub>2</sub> 혼합가스의 비율 1:1이었다. 특히 챔버의 내부 압력에서 5mTorr 이상의 압력에서는 초전도체가 거의 식각되지 않았다. 이를 볼 때 ICP 식각에 있어서 내부 압력의 영향이 매우 중요함을 알 수 있다. 위와 같은 조건에서 제작한 채널의 임계온도는 85 K 이상이었으며 0, 4, 8, 12 mA의 외부 인가전류에 따른 SFET 채널의 임계전류 변화는 28, 26, 24, 22 mA 이었다. trans-resistance는 40 mA의 바이어스 전류에서 약 0.1  $\Omega$  이었다.

### 참고 문헌

- [1] S. Sakai, "Theoretical study of electric field effects in high- $T_c$  oxide superconductor using an ultrathin - metal - insulator superlattice model" *Physical Review B*, Vol. 47, No. 14, p. 9042, 1993.
- [2] T. Fujii, K. Sakuta, T. Awaji, K. Matsui, T. Hirano, Y. Ogawa, and T. Kobayashi, "Metal-insulator-superconductor field-effect-transistor using  $SrTiO_3/YBa_2Cu_3O_{3y}$  hetero-epitaxial films", *Jpn. J. Appl. Phys.*, Vol. 31, No. 5B, p. L612, 1992.
- [3] Q. Huang, N. Yoshikawa, and M. Sugahara, "Fabrication and characterization of HTS/semiconductor three terminal", *IEEE trans. on Applied Suprcon.*, Vol. 3, No. 1, p. 1957, 1993.
- [4] D. J. Frank, M. J. Brady, and A. Davidson, "A new superconducting-base transistor" *IEEE trans. on Mag.*, Vol. Mag-21, No. 2, p. 721, 1985.
- [5] J. S. Martens, V. M. Hietala, T. E. Zipperian, D. S. Ginley, C. P. Tigges, and J. M. Phillips, "S parameter measurements and microwave applications of superconducting flux flow transistors", *IEEE Trans. Microwave Theory Tech.*, Vol. 39, p. 2018, 1991.
- [6] 강형곤, 임성훈, 임연호, 한윤분, 황중선, 한병성, "새로운 ICP 장치를 이용한 고온 초전도체의 dry etching과 기존의 wet etching 기술과의 비교", *전기전자재료학회논문지*, 14권, 2호, p. 158, 2001.
- [7] Y. H. Im, H. G. Kang, B. S. Han, and Y. B. Hahn "High density plasma etching of YBaCuO superconductors", *Electrochemical and Solid State Letters*, Vol. 4, p. C77, 2001.
- [8] 박상호, 신장욱, 정명영, 최태구, 권광호, "Inductively Coupled Plasma에 의한 fluorocarbon 가스 플라즈마의 실리카 표면반응 연구", *전기전자재료학회논문지*, 11권, 6호, p. 472, 1998.
- [9] 임성훈, 강형곤, 이현수, 한병성, "Ag와  $Y_2BaCuO_5$  가 고온초전도체의 입계특성에 미치는 영향", *전기전자재료학회논문지*, 11권, 6호, p. 493, 1998.
- [10] K. Miyahara, S. Kubo, and M. Suzuki, "Transresistance and current gain of high- $T_c$  flux flow transistors", *J. Appl. Phys.*, Vol. 76, No. 8, p. 4772, 1994.
- [11] K. Miyahara, K. Tsuru, S. Kubo, and M. Suzuki, "Characteristics of high- $T_c$  superconducting flux flow transistors with submicron channels", *IEEE Trans. Appl Supercon.*, Vol. 5, No. 2, p. 3381, 1995.