

**특 집**

# 개방형 구조의 SDR 시스템 구현

이규하, 조은이, 김호, 태현식, 권영기

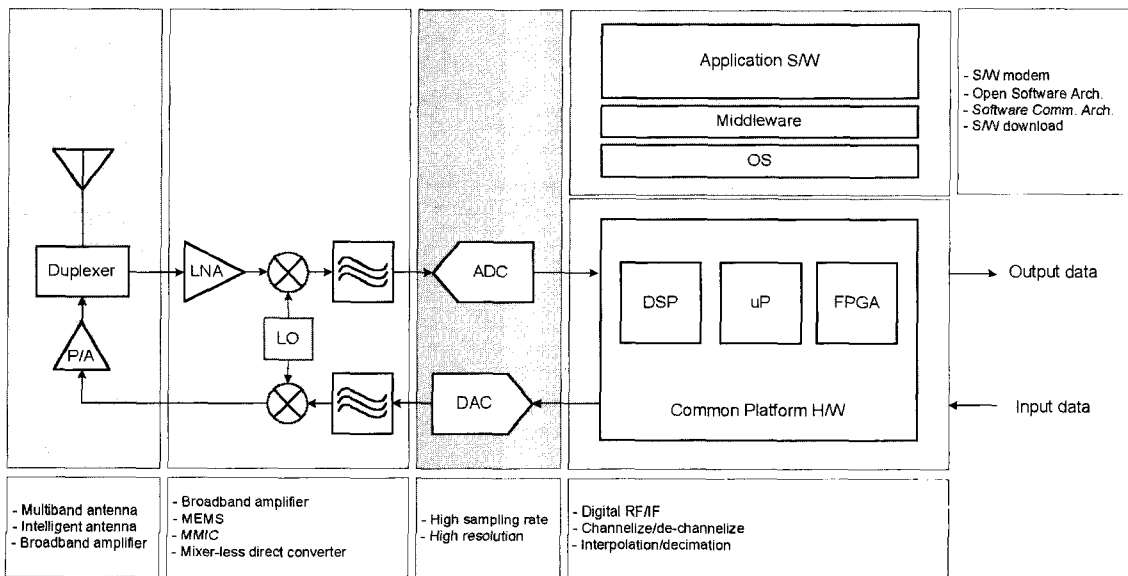
삼성탈레스 기술개발팀

## I. 서론

Software Defined Radio(SDR) 기술은 통신 방식의 다양화에 의한 문제를 해결하기 위한 새로운 통신 시스템의 개념으로서, 단일 통신 시스템 하드웨어를 바탕으로 여러 가지 통신 서비스 방식을 지원하는 소프트웨어를 이용하여 다양한 통신 서비스를 이용할 수 있을 뿐만 아니라, 효율적인 시스템의 업그레이드, 보수 및 유지가 가능하게 한다. 이러한 개발 기술은 통신 시스템 이론을 핵심으로 하여 디지털 신호 처리 기술, 디지털 및 아날로그 반도체 기술 및 RF 기술을 바탕으로 한 다목적 시스템을 도출하고 이 시스

템을 운영하는 구체적인 소프트웨어를 개발하는 과정과 관련된 총체적 통신 시스템 기술을 의미한다.

SDR의 구조는 <그림 1>과 같다. SDR은 다중 대역 다중모드에 대해 RF단 이하에 대해 소프트웨어적으로 처리하려는 소프트웨어 라디오의 궁극적인 목표를 향하여 광대역 신호 처리에 대한 유연성을 기본 요건으로 한다<sup>[1][2]</sup>. 그러므로 <그림 1>에 나타난 것처럼 RF 분야에서는 광대역 안테나/증폭기 설계 기술 및 RF 신호를 기저대역으로 바로 변환 시키는 RF 직접 변환 기술이 활발히 연구 중이다<sup>[3]</sup>. 또한 아날로그부의 부담을 최소화시켜 하드웨어적 크기 및 가격, 유연성의 잇점을 얻기 위해 디지털 영역으로 모든 처리를



<그림 1> SDR 시스템

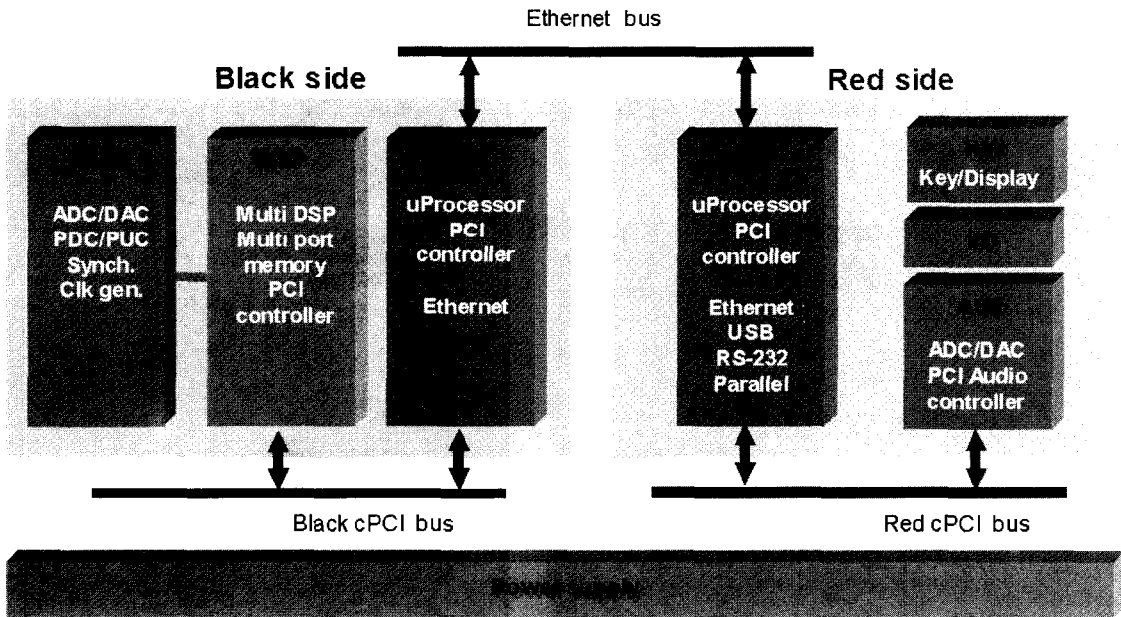
하기 위한 접근 방법이 이루어지고 있다. ADC/DAC 분야에서는 RF 대역을 수용하며, 신호대 잡음비의 성능을 최대한 끌어 올리기 위한 고해상도/고속 샘플링을 지원하는 ADC/DAC 설계 기술에 대한 연구가 진행되고 있고, 현재 ADC의 경우 200 MHz급, DAC의 경우 300 MHz급으로 상용화되었다. 디지털 신호처리 분야에서는 고속 DSP 기술, 디지털 RF/IF 기술 등이 하드웨어 및 소프트웨어적으로 연구되고 있다. DSP는 ADC/DAC에 비해 최근 비약적인 발전을 거듭하고 있고, 현재 4800 MIPS 정도까지 수행 가능하다. 디지털 RF/IF 기술은 디지털 영역으로 변환된 RF/IF 신호에 대해 디지털 업/다운 컨버전 및 샘플링 변환을 주목적으로 RF/IF 신호가 디지털 영역에서 처리되므로, 유연성 및 선형성, 고성능 등 아날로그에서 처리될 수 없었던 부분을 처리할 수 있는 장점을 가지게 되었다. 그러나 RF/IF 대역의 신호에 대한 고속 신호처리로 인해 부샘플링, 다중을 신호처리 등 저속 처리에 대한 연구가 활발히 진행 중이다. 소프트웨어 분야에서는 개방형 분산 소프트웨어 구조 및 소프트웨어 다운로드 등에 대한 연구가 진행중이다. JTRS(Joint Tactical Radio System) JPO(Joint Program Office)에서는 기존 시스템과의 상호 운용능력 향상 및 새로운 시스템으로의 확장성을 만족하기 위한 시스템인 JTRS에 대해 개방형 소프트웨어 구조를 기반으로 하는 SCA(Software Communication Architecture) 규격을 발표하였다<sup>4)</sup>. SCA는 개방형 분산 소프트웨어 구조를 정의한 것으로, 어플리케이션 소프트웨어의 이식성 및 재사용성을 제공하고, 상업적 표준을 사용하여 개발 비용 및 개발 기간 단축하는 것을 목표로 하고 있다. 소프트웨어 다운로드 기술은 SDR 시스템에 대해 시간, 장소에 구애 받지 않고 시스템의 변경이 가능하도록 하는 기술로 SDR 포럼에서 활발히 논의 중이다. 본 논문에서는 개방형 구조를 제공하는 RF단을 제외하는 SDR 시스템의 실시간 구현을 목적으로 하며, 다운로드에 의한 소프트웨어의 재구성성을 통해 기존 통신 시스템과의 상호 운용 및 다양한

통신 모드 및 응용에 대해 확장이 가능하도록 하였다. 본 논문의 구성은 다음과 같다. 2장에서는 제안된 SDR 시스템의 구조에 대해 하드웨어적 측면과 소프트웨어적 측면에서 기술하고, 3장에서는 제안된 SDR 시스템의 구현 결과에 대해 언급한 후에 4장에서 마무리 맺는다.

## II. SDR 시스템 구조

### 1. 하드웨어 구조

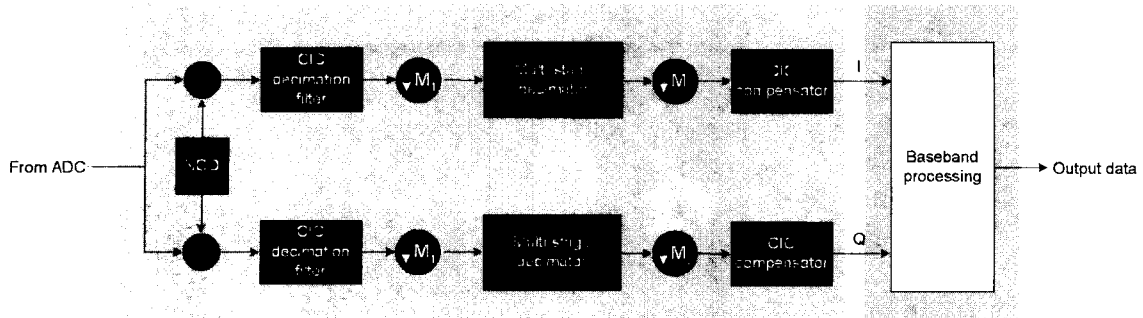
본 논문에서 제안된 하드웨어 구조는 이식성 및 확장성이 용이한 구조로 <그림 2>와 같다. 시스템은 크게 RED side와 BLACK side의 두 부분으로 구성된다. 소프트웨어 구조를 정의하는 SCA에서는 보안성을 위해 원데이터와 암호화된 데이터를 물리적으로 분리할 것을 권고하고 있다. 그러므로, 하드웨어 구조는 비암호화된 RED side와 암호화된 BLACK side로 분리하고, 각각 주처리부를 갖도록 설계되었으며, 아울러 추후 암호 모듈에 의한 확장이 가능하도록 RED side와 BLACK side의 인터페이스는 100 Base-T 이더넷 버스로 구성되었다. RED side와 BLACK side의 데이터 전송률의 경우 하나의 채널에 대해 본 시스템에서는 최대 384 Kbps를 목표로 설정되었으므로 직접 연결된 100 Base-T 이더넷 버스는 요구사항을 만족한다. RED side는 RMP(Red Main Processor) 모듈, ASP(Audio Signal Processing) 모듈, HMI(HuMan Interface) 모듈로 구성된다. RMP 모듈은 RED side뿐만 아니라 시스템의 전체 주제어를 담당하며, 데이터 입출력, 어플리케이션 및 무선 데이터 통신의 상위 계층의 프로토콜 수행을 담당한다. 그러므로, 주처리를 위한 CPU와 메모리 및 RED side 모듈간의 데이터 전송을 위한 PCI 버스 컨트롤러, 외부 데이터 입출력을 위한 이더넷, USB, RS-232C, 병렬 인터페이스, 스마트 카드 인터페이스로 구성된다. 본 시스템에서는 RMP 모듈의 경우 표준 인터페이스 방식인 cPCI 버스 기반의



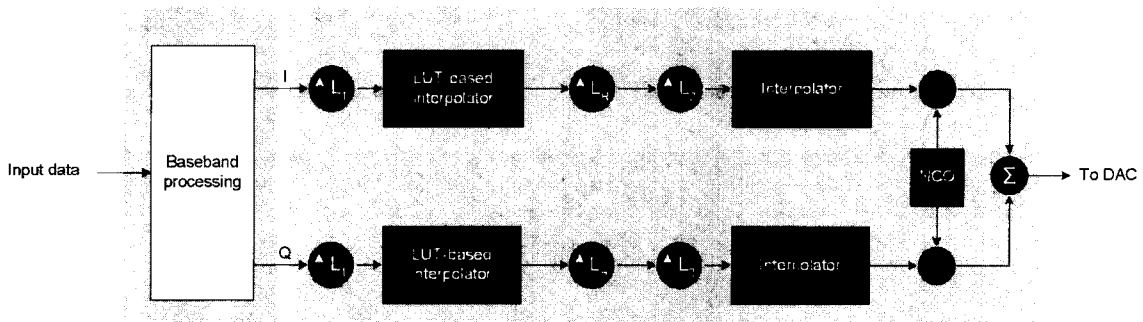
〈그림 2〉 시스템 하드웨어 구조

COTS(Commercial-Off-The-Shelf) 모듈을 활용하여 설계하였다. ASP 모듈은 음성 통신을 위한 인터페이스 및 오디오 신호 처리를 위한 모듈로 오디오 컨트롤러 및 오디오 대역 아날로그/디지털 변환기로 구성된다. HMI 모듈은 사용자 인터페이스를 위한 모듈로 입력키 및 시스템의 동작 상태를 나타내기 위한 디스플레이로 구성된다. BLACK side는 RED side의 모듈간 인터페이스와 물리적으로 분리되어 BMP 모듈을 중심으로 하는 독립적인 버스 구조이다. BMP 모듈은 RMP 모듈과 동일한 모듈로 설계하였으나, 데이터 입출력 및 상위 레벨의 응용 소프트웨어는 수용하지 않고, BLACK side의 MSP(Modem Signal Processing) 모듈 및 IFSP(Intermediate Frequency Signal Processing) 모듈 등의 하위 계층에 대한 제어를 주역할로 한다. MSP 모듈은 다중의 DSP로 구성된 모듈로 인터폴레이션 및 데이메이션, 모뎀, 필터링, 오류 정정보호 등의 신호처리 알고리즘을 DSP 기반으로 수행한다. 이 모듈은 단위 수행시간에 대한 연산량이 가장 큰 요건이므로 OS를 사용하지 않고 최적화된 알고리즘 소프트웨어를 수행하도록

한다. IFSP 모듈은 RF/IF 아날로그 신호의 입출력을 위한 모듈로 아날로그/디지털 변환 및 PDC/PUC(Programmable up/down-conversion), 동기부, 클럭 생성 등의 역할 수행을 위한 하드웨어 기반의 모듈이다. IFSP 모듈에서 처리되는 신호처리 알고리즘은 하드웨어로 수행이 되나 SDR 시스템은 다중 대역, 다중 모드를 지원해야 하므로, IFSP 모듈은 재구성성이 가능하도록 설계된다. 또한 ADC는 아날로그부의 부담을 줄이고, 시스템 성능 및 다중 대역을 수용할 수 있도록 96.768MHz의 고속 샘플링 주파수로 동작된다. 이로 인해 PDC/PUC는 고속 처리 및 요구 성능으로 인해 많은 연산량과 리소스를 요구한다. 그러므로, 본 논문에서는 〈그림 3〉과 같은 효율적인 구조로 PDC/PDC를 설계하였다. 수신단의 PDC는 신호의 신호대 잡음비 및 타신호의 간섭 등이 수신 성능에 큰 영향을 미치므로 PUC 보다는 수행되는 알고리즘에 있어 연산량 및 리소스 요구가 크다. 그러므로, 〈그림 3(a)〉와 같이 PDC는 CIC(Cacaded-Integrator Comb) 필터 및 다단 구조로 구성된 데시메이터, CIC 통과대역 감쇄보상기로 구성된다. CIC 필터는 곱셈



(a) PDC 구조



(b) PUC 구조

〈그림 3〉 PDC/PUC 블록도

기가 필요 없고, 적은 메모리를 요구하며, 프로그래머블하게 특성이 조절이 가능하다. 그러므로 프로그래머블한 구조와 함께 고속처리에 저전력과 저연산량 특성으로 CIC 필터를 이용한 PDC 구조에 대해 많은 연구가 이루어 졌다<sup>[5][6]</sup>. 또한 에일리어징 및 이미지 성분에 제거 능력이 우수한 필터로 널리 사용되고 있다. 그러나 통과대역에서의 감쇄 현상(droop)으로 인해 이에 대한 보상이 필요하다. 그러므로, 마지막단의 CIC 감쇄 보상기는 이에 대한 보상을 위해 사용된다. 또한 다단의 데시메이션 구조는 높은 데시메이션 비율에 대해 다단으로 데시메이션을 수행함으로써 연산량은 감소시키면서도 성능을 향상시키는 구조이다. 특히 여러 단의 half-band 필터에 의한 데시메이션과 프로그래머블 필터로 구성함으로써 유연성하면서도 연산량 측면에서 효율적이다. 아울러 구성되는 데시메이션 필터는 폴리페이즈 구조로 설계하여 병렬 처리 및 지속 처리가

가능하며, 일반적인 데시메이션 구조에 비해 데시메이션 비율  $M$ 의 제곱으로 연산량 효율을 갖는다.

PUC부는 PDC부에 비해 채널 선택으로 인한 좁은 천이대역의 고성능을 요구하지 않고, 인터플레이션에 의한 이미지 제거하는 것을 목적으로 한다. 본 논문에서는 〈그림 3(b)〉와 같은 PUC 구조를 갖는다. PUC부는 업-샘플러와 인터플레이션 필터, 디지털 믹서 등으로 구성된다. 업-샘플러는 제로-패딩 방식과 반복에 의한 방식이 모두 사용되어 RF/IF 대역의 변조 신호를 전송하기 위한 샘플링 주파수로의 변환을 위해 사용된다. 반복 방식의 업-샘플러는 인터플레이션 비율만큼 입력 데이터를 반복하여 수행하는 것으로 주파수 영역의 sinc 함수의 포락을 따라 수행되므로, 업-샘플러 만으로도 이미지 성분들의 이득이 감소하게 된다. 따라서, 뒷단의 인터플레이션 필터에서 탭 수의 감소를 가져오게 된다. 인가되

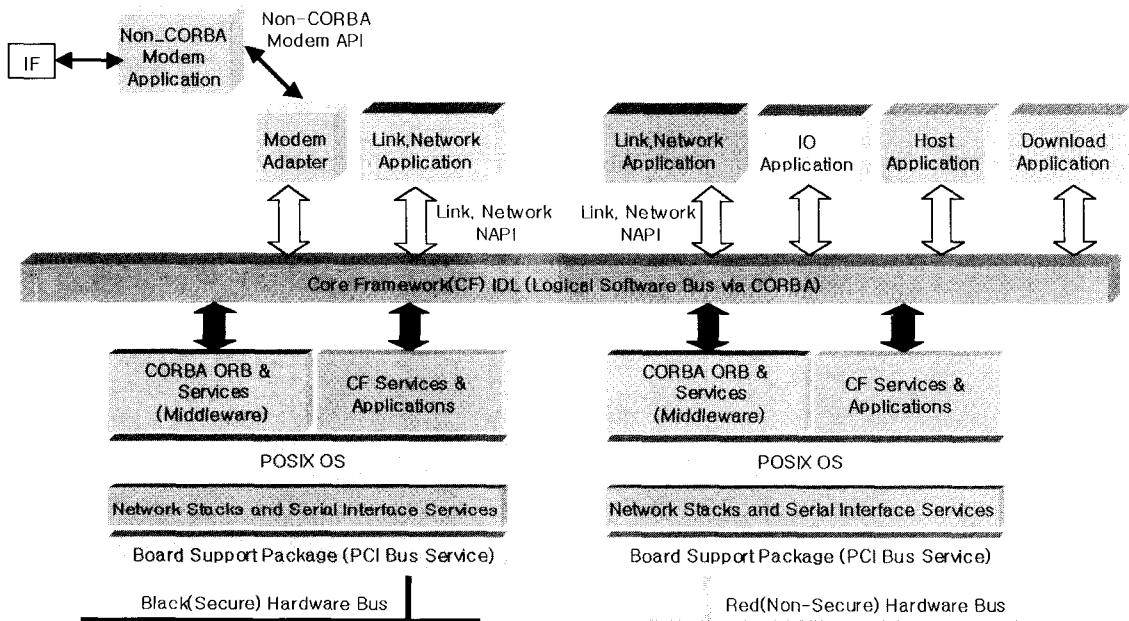
는 기저대역의 신호에 대해 첫단의 Look-Up Table(LUT) 기반의 필터에 의해 인터플레이션을 수행한다. 이는 기저 대역의 입력 데이터는 2-레벨 혹은 4-레벨이므로 LUT 방식으로 구성하면 연산량 및 리소스 사용에 있어 효율적이다<sup>17)</sup>. 위와 같은 다단의 인터플레이션이 수행된 고속의 송신 데이터는 디지털 믹서에 의해 변조된 후 아날로그 신호로 변환되어 출력된다. 아날로그부에서는 샘플링에 의한 이미지 및 인근 대역에 영향을 미치는 하모닉 성분, 불요 대역 성분을 제거하는 필터로 구성하였다. 소프트웨어 라디오는 RF단 이하가 모두 소프트웨어에 의해 처리하는 것으로 정의하고 있으나, 현재의 급속도로 발전된 DSP 기술에도 한계가 있어, 프로그래머블하면서도 연산량 및 리소스 사용량이 적은 하드웨어 기반 구조로 설계하였다.

2. 소프트웨어 구조

본 SDR 시스템의 소프트웨어 구조는 JTRS JPO의 SCA 규격을 기반으로 설계되었다. SCA는 개방형 분산 객체 지향 소프트웨어 구조를 정

의한 것으로 최대한 상용의 프로토콜과 제품을 활용하고, 하드웨어의 핵심 어플리케이션과 비핵심 어플리케이션을 분리하여 독립적인 소프트웨어를 가능하게 한다. 또한 소프트웨어의 이식성과 재사용성을 위해 CORBA(Common Object Request Broker Architecture)를 이용한 분산 처리 환경 제공하도록 정의하고 있다.

구현된 SDR 시스템은 다중 모드의 송수신 방식과 음성, 데이터, 영상 전송 등의 다기능을 목적으로 하고 있으며, 시스템의 외부에서 스마트 카드, 유선 네트워크, 무선 네트워크를 통해 소프트웨어 다운로드를 수행하여 통신 모드 및 기능을 변경할 수 있다. 본 시스템의 소프트웨어 구조는 <그림 3>과 같다. SCA 구조를 적용하여 송수신 모드에 따른 어플리케이션을 기능별로 정의하였고, 어플리케이션 간의 인터페이스는 CORBA IDL(Interface Description Language)로 기술하였다. 아울러 재사용성을 고려하여 분산 객체 지향구조로 UML(Unified Modeling Language)를 이용하여 설계하였다. POSIX를 지원하는 OS와 CORBA ORB를 사용하고, 다중 모드의 어

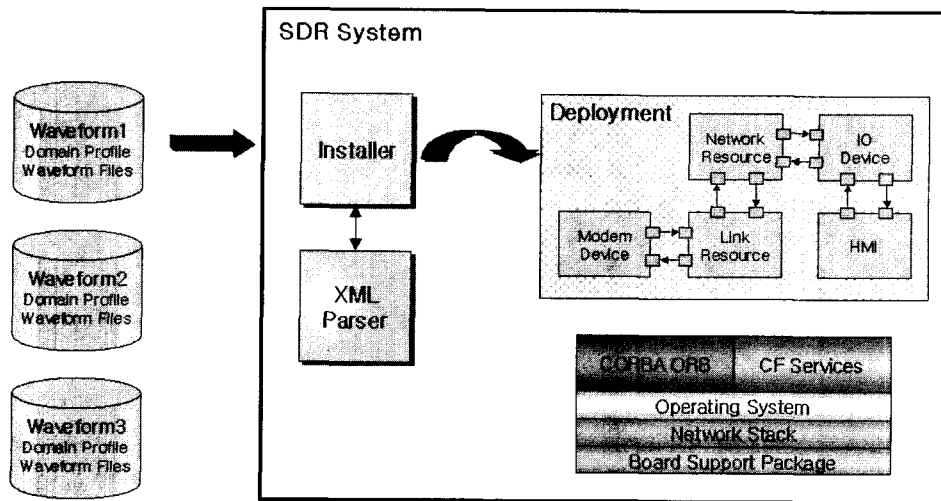


<그림 4> 시스템 소프트웨어 구조

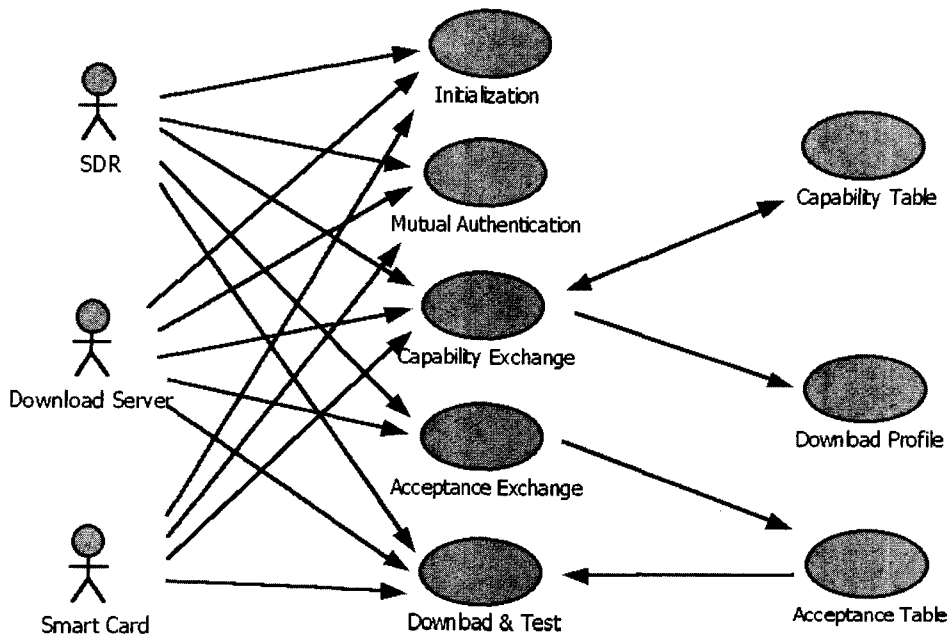
플리케이션을 배치하는데 CF(Core Framework) 서비스와 인터페이스를 사용한다. 특히 CORBA를 지원하지 않는 모뎀 어플리케이션은 어댑터를 사용하여 CORBA 어플리케이션과 통신이 가능하도록 설계하였다. 통신 모드에 따른 어플리케이션의 배치는 인스톨러가 담당한다.

<그림 4>와 같이 외부에서 다운로드된 소프트웨어는 인스톨러에 의해 도메인 프로파일과 CF 인터페이스를 이용하여 어플리케이션의 배치 및 변경이 가능하다.

소프트웨어 설계에 있어서 또 하나의 특징은 소프트웨어 다운로드이다. SDR 시스템은 하드웨어



<그림 5> 인스톨러에 의한 어플리케이션 배치



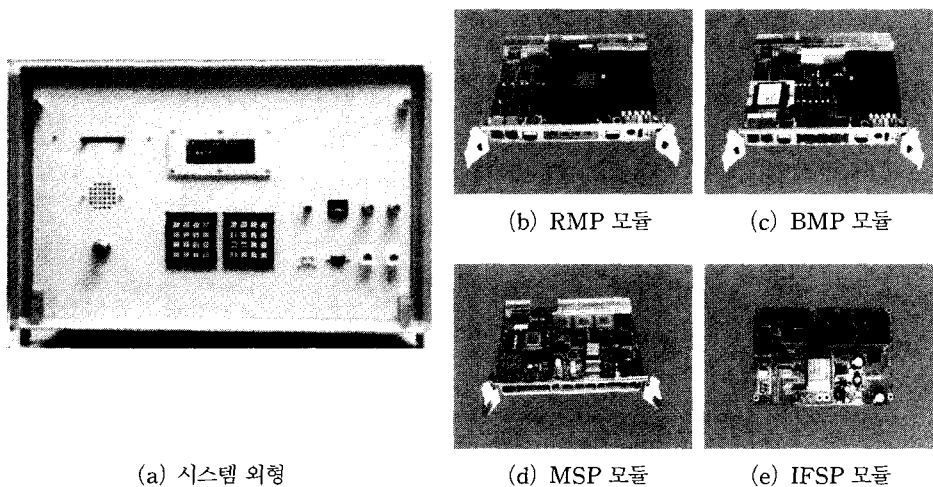
<그림 6> 소프트웨어 다운로드 Use-case 다이어그램

어 교체 없는 단일 플랫폼하에서 다중의 통신 방식으로 실시간 변경 및 운영이 가능해야 하며, 미래의 통신 방식 및 과거의 통신 방식까지 능동적으로 적용할 수 있어야 한다. 그러므로 소프트웨어 다운로드는 SDR 시스템에서 필수 요건으로 대두되었다. 제안된 시스템의 다운로드 방법은 스마트 카드, 유선 네트워크, 무선 네트워크를 통한 세가지 방법으로 설계되었다. 적용된 다운로드는 통신 어플리케이션, 시스템 소프트웨어 및 업데이트, 내부 모듈 변경 등을 시스템내로 다운로드 받아 재구성하는 것을 의미한다. 소프트웨어 다운로드를 SDR 시스템과 다운로드 서버간 규정된 인터페이스에 의해 다운로드 승인 아래 다운로드 되고, 도메인 매니저를 통해 도메인 프로파일을 참조하여 모듈의 재배치를 시도한다. 소프트웨어 다운로드를 <그림 6>과 같은 절차에 의해 수행된다. 초기화 과정으로 다운로드 어플리케이션의 수행과 함께 통신 모드 및 다운로드 방법에 대해 설정하고 서버와의 연결 등의 초기화를 수행한다. 초기화가 완료되면, 인증 대상임을 확인하기 위해 상호 인증을 수행하며, 현재 SDR 시스템의 버전, 규격 등을 확인하는 능력 교환 절차로서, 인스톨후 다운로드된 객체가 실행가능여부를 확인하는 단계이다. 이후에 승인 교환 단계로 다운로드를 승인하는 절차로 서버에

프로파일이 작성되며, 이를 이용하여 다운로드후에 테스트 과정에서 프로파일을 참조하여 성공여부를 확인한 후 인스톨을 수행하게 된다.

### III. SDR 시스템 구현

제안된 하드웨어 및 소프트웨어 구조를 기반으로 <그림 7>과 같이 실시간 시스템이 구현되었다. <그림 7(a)>는 구현된 시스템의 외형이고, <그림 7(b)~(e)>는 RMP 모듈, BMP 모듈, MSP 모듈, IFSP 모듈을 나타내었고, 시스템 제원은 <표 1>과 같다. 본 시스템은 SDR 기능의 구현성에 초점을 맞추었으므로, RF부의 안테나와 증폭기를 제외하였다. 그러므로, 구현된 시스템을 검증하기 위해 두 시스템 간을 케이블로 아날로그 신호를 연결하고, 각 기능에 대해 기능성 구현을 확인하였다. 음성 통화의 경우 통신 모드에 대해 PCM, 16K/32K CVSD, 4.8K CELP, 2.4K MELP의 통화 시험을 확인하였고, 데이터 전송 기능은 데이터 접속부를 통한 송수신 시험을, 영상 전송 기능은 원격 화상 실시간 송수신 시험으로 기능성 구현을 확인하였다. 또한 스마트 카드, 유선 네트워크, 무선 네트워크를 통



<그림 7> 구현된 SDR 시스템 테스트베드

〈표 1〉 구현된 SDR 시스템 제원

사 양	규 격
변복조방식	AM, FM, FSK, PSK, 16QAM
영상 전송	384 Kbps
데이터 전송	75~384 Kbps
음성 코덱	PCM, 32K/16K CVSD, 4.8K CELP, 2.4KMELP
소프트웨어 다운로드	Smart card, wired network, wireless network
입출력 포트 기타	10/100Base-T, RS-232C, USB Routing, Bridge

하여 소프트웨어 다운로드를 수행한 후 인스톨되어 시스템이 유연하게 변경하면서도 동작함을 확인하였다. 아울러, 상호 운영성을 확인하기 위해 기존 AM 단말기의 RF단과의 연동시험을 수행하여 통신이 가능함으로 적합성을 확인하였다.

#### IV. 결 론

본 논문에서는 다대역 다중모드를 지원하며 재구성이 가능한 SDR 시스템의 구조를 제안하고 구현하였다. 구현된 시스템은 공통 하드웨어 구조를 사용하여 유연성 있는 하드웨어 플랫폼에 제공하였고, 신호처리 측면에서는 SDR 시스템에서의 디지털 IF/RF에 대해 다루었다. 또한 SCA 기반의 개방형 구조를 통한 SDR 시스템의 구현 가능성에 대해 검증하였고, 소프트웨어 다운로드를 통한 시스템의 변경 및 운용 가능성도 검증하였다. 아울러 음성, 데이터, 영상 전송 등의 다기능 시스템임을 확인하였다. 그러므로, 이후 과정으로 SDR 시스템을 위한 RF부의 구조 및 구현

에 관한 연구 및 시스템의 최적화가 수행되어 비용 및 크기 측면에서의 접근이 이루어지고 있다.

#### 참 고 문 헌

- (1) J. Mitola III, *Software radio architecture*, John Wiley & Sons, Inc, 2000
- (2) P. Burns, *Software Defined Radio*, Artech house, 2002
- (3) R. Morelos-zaragoza, S. Haruyama, M. ABE, "A Software radio receiver with direct conversion and its digital processing," *IEICE Trans. Comm.*, Vol. E85-B, No. 12, Dec. 2002
- (4) JTRS JPO, *Software communication architecture specification MSRC-5000SCA V2.0*, JTRS JPO, 2000
- (5) E. B. Hogenauer, "An economical class of digital filters for decimation and interpolation", *IEEE Trans. Acoust., Speech, Signal Processing*, Vol. ASSP-29, No. 2, pp.155-162, Apr. 1981
- (6) H. J. Oh, G. C. Choi, Y. H. Lee, "On the use of interpolated second-order polynomials for efficient filter design in programmable downconversion," *IEEE J. Selec. Areas Comm.*, pp.551-560, Vol. 17, No. 4, Apr. 1999
- (7) K. H. Lee, D. H. Youn, C. Lee, "An Area-Efficient Interpolation Filter Using Block Structure," in *Proc. IEEE Conf. on Elec. Circuits, Syst.*, Malta, pp925-928, Sep. 2001.



## 저자 소개



**李圭夏**

1997년 2월 연세대학교 전자공학과(공학사), 1999년 2월 연세대학교 전기전자공학과(공학석사), 1999년 3월~현재 연세대학교 전기전자공학과 박사과정, 1997년 3월~2001년 1월: 연세대학교 신호처리연구센터 연구원, 2001년 1월~현재: 삼성탈레스 기술개발팀 선임연구원, <주관심 분야: 디지털 신호처리, SDR, 통신신호처리, 실시간시스템>



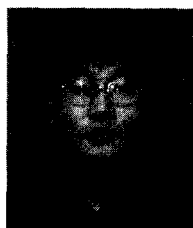
**太賢植**

1983년 2월 한양대학교 전자공학과 학사, 1984년 12월~1990년 5월: 동양정밀(주), 1990년 5월~2000년 1월: 삼성전자(주), 2000년 2월~2001년 2월: 삼성토크슨 CSF(주), 2001년 3월~현재: 삼성탈레스 기술개발팀 수석 연구원, <주관심 분야: 무선통신, RF>



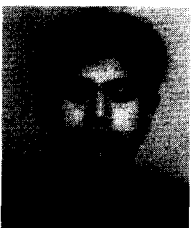
**曺恩伊**

1998년 2월 경북대학교 전자공학과 학사, 1998년 1월~2000년 1월: 삼성전자 전략시스템 사업팀 연구원, 2000년 2월~현재: 삼성탈레스 기술개발팀 선임 연구원, <주관심 분야: SDR 소프트웨어 아키텍처>



**權寧起**

1985년 2월 경북대학교 공과대학 전자공학과 졸업, 1984년 12월~1990년 12월: 삼성항공 정밀기기연구소, 1991년 1월~현재: 삼성탈레스 기술개발팀 수석연구원, <주관심 분야: 마이크로 프로세서 내장형 시스템 개발, 군용 컴퓨터 분야, 사격통제장치 시스템 및 요소, 전자광학(레이저 및 열영상) 시스템>



**金鎬**

1991년 2월 연세대학교 전자공학과 학사, 1993년 7월 연세대학교 전자공학과 석사, 1993년 7월~2000년 1월: 삼성전자 특수연구소, 2000년 2월~2001년 3월: 삼성토크슨 CSF 기술개발팀, 2001년 4월~현재: 삼성탈레스 기술개발팀 책임 연구원, <주관심 분야: SDR, 모뎀, 무선 MAC>