

## Chip 소자를 이용한 SSPA 설계 및 제작에 관한 연구

The Design and Implementation of SSPA(Solid State Power Amplifier) using chip device

김 용 환\*                      민 준 기\*\*                      김 현 진\*\*\*  
(Yong-Hwan, Kim)            (Jun-ki, Min)                      (Hyun-jin, Kim)

유 형 수\*\*\*\*                      이 형 규\*\*\*\*\*                      홍 의 석\*\*\*\*\*  
(Hyeong-soo, Yoo)            (Hyeong-kyu, Lee)                      (Ui-seok, Hong)

### 요 약

본 연구를 통하여 MMC(Microwave Micro Cell)를 위한 무선 증계 시스템과 ITS용 무선폰비등에 사용 될 수있는 6단의 하이브리드 전력증폭기를 설계 및 제작하였다. 전력 증폭기 각단의 능동소자는 bare chip 형태의 Hetero-junction Power FET를 이용하였으며,  $\epsilon_r=9.9$ , 15-mil 두께의 알루미늄기판을 사용하여 제작하였다. 측정 결과 시스템의 순방향 주파수인 17.6 GHz - 17.9 GHz에서 33.2~36.5 dB의 소신호 이득과 33.0~34.0 dBm까지의 출력전력을 얻었고, 역방향 주파수인 19.0 GHz -19.2 GHz에서 36.0~37.0 dB의 소신호 이득을 출력전력은 33.0~34.5 dBm을 얻었다.

### Abstract

In this work, a 6-stage hybrid power amplifier which can be used for the wireless communication systems for MMC(Microwave Micro Cell) and ITS wireless communication system is designed and fabricated. The power amplifier's each stages was fabricated Hetero-junction Power FET of bare chip type and an alumina substrate with  $\epsilon_r=9.9$  and 15-mil thickness. The measured results of power amplifier module showed 33.2~36.5 dB small signal gain, 33.0~34.0 dBm output power at forward frequency (17.6 GHz - 17.9 GHz) and 36.0~37.0 dB small signal gain, 33.0~34.5 dBm output power at reverse frequency (19.0 GHz -19.2 GHz).

**Key Word** : SSPA, 전력증폭기, ITS무선폰비시스템, 초고주파통신, MMC(Microwave Micro Cell)

\* 회원 : 광운대학교 전파공학과 박사과정

\*\* 회원 : 광운대학교 전파공학과 박사과정

\*\*\* 회원 : 광운대학교 전파공학과 박사과정

\*\*\*\* 회원 : 광운대학교 전파공학과 박사과정

\*\*\*\*\* 회원 : 광운대학교 전파공학과 박사과정

\*\*\*\*\* 회원 : 광운대학교 전파공학과 교수

† 논문투고일 : 2003년 8월 23일

† 본 연구는 한국과학재단 목적기초연구(1999-1-30200-007-3)지원으로 수행되었음

## I. 서 론

### 1. 연구 배경

최근 국내 및 전세계적으로 교통량의 증가에 의하여 정보통신, 전자제어 등 첨단기술을 활용한 새로운 교통시스템 개발로서 명명된 지능형 교통시스템(ITS : Intelligent Transport System)의 발전이 가속화되고 있는 상황이다. 기존 교통체계의 문제점으로 지적되던 교통체계 구성 요소간 정보흐름의 단절성을 발달된 정보통신기술 활용을 위한 대표적인 무선 통신 수단으로 단거리전용통신(DSRC)이 제시되고 있다. 이러한 기술적 측면에는 화상/신호처리, (유)무선통신, 및 통신시스템의 기반이 되는 RF 및 Microwave 분야가 요구되어 진다. 그 중 ITS의 가장 기반이 되는 기술이 RF 및 Microwave 대역의 무선 통신분야라 할 수 있다. 초고주파 통신의 핵심 부품인 저잡음 증폭기(Low Noise Amplifier), 발진기(Oscillator), 혼합기(Mixer), 중간 증폭기(IF Amplifier) 등의 설계 기술이 발전하고 있다[1]. 하지만 국내의 기술수준은 초고주파대의 무선기술 부족과 RF관련 핵심 부품기술의 낙후 등의 문제로 국내 자체 개발에 어려움이 있다. 이를 극복하기 위해서는 초고주파 핵심 부품 기술(ASIC, MMIC) 등의 빠른 확보가 필요하다. 특히 전력증폭기의 경우 초고주파 통신 부품 중 가장 고가이며 수익성이 가장 우수한 부품에 속한다. 또한 전력증폭기는 고효율, 선형성, 고출력 등의 요구사항이 필수적으로 요구되며 이들 조건을 모두 만족하는 제품을 개발하는 것이 기술적으로 어려운 분야이다. 따라서 개발하는데 상당한 시간과 자본이 필요한 부품이다. 본 논문에서 설계 제작된 SSPA는 현재 이동통신 중계 시스템의 한 방식인 MMC(Microwave Micro Cell)장비에 사용될 수 있는 전력증폭기이다. MMC는 기지국과 전파음영 지역의 중계기 사이를 17 GHz~19 GHz 대역의 마이크로웨이브 주파수를 이용하여 연결하는 시스템을 말한다. 이 방식은 광섬유를 이용한 중계시스템에 비해 설치가 용이하며 통화품질은 광케이블을 이용한 경우와 대등한 수준이다. 또한 산간오지

나 고속도로변 같은 지역에서의 설치가 가능하다는 장점이 있다.

본 연구를 통해 forward 주파수 17.6 GHz~18.0 GHz와 reverse 주파수 19.0 GHz~19.4 GHz 대역의 전력증폭기가 설계·제작되었다. Excelics사의 Hetero-junction Power FET를 칩형태로 사용하였다. 설계는 소자회사에서 제공한 S-parameter를 이용하였으며 Excelics사에서 제공한 대신호 모델 파라메타의 부정확성 때문에 Cripps method를 이용하여 계산된 출력임피던스에 정합시키는 방법을 사용하였다. 측정 결과 forward 주파수(17.6 GHz - 17.9 GHz)에서 33.2~36.5 dB의 소신호 이득과 2W 이상의 출력전력을 얻었고 reverse 주파수에서 19.0 GHz~19.2 GHz대역에서 36~37 dB의 소신호 이득을 얻었으며 출력전력은 33.0~34.5 dBm을 얻었다.

## II. 마이크로파 전력소자

전력증폭기를 설계 및 제작하는데 무엇보다 중요한 사항은 능동소자의 선택이다. 일반적으로 18 GHz 이상의 주파수에서의 전력증폭기에 사용되는 능동소자는 대부분 bare chip 형태로 되어있거나 MMIC화 되어있다. 이는 소자를 이용하는데 많은 제약들과 세심한 주의가 필요하다. 본 연구에서는 Excelics사의 Hetero-junction Power FET인 EPA060BV, EPA240BV, EPA480BV를 이용하여 전체 증폭기를 구성하였다. 각 능동소자의 제원을 표1에 정리하였다. 전력증폭기 설계시 능동소자에 대해 고려해야 할 것은 무엇보다도 충분한 P1dB 값을 가져야 한다는 것이다. 그러나 18GHz 이상의 경우 자신의 응용분야에서 충분한 P1dB을 갖는 능동소자를 찾기가 쉽지 않다.

본 연구에서 사용된 능동소자들은 via-hole을 통하여 source접지를 이루는 소자이다. via-hole 구조를 가진 FET는 몇가지 장점이 있다. 보통 GaAs 물질은 실리콘에 비해 열 전도도가 1/3 수준이어서 높은 전력에서 구동시 발생하는 열을 효율적으로 방출시켜 주어야한다. 이때 via-hole이 열방출의 유용한 통로로 작용하며, 또한 소스 인덕턴스값을 줄여줌으로

써 약 2 dB정도의 선형 이득 개선 효과를 갖게된다 [2]. 설계에 사용된 능동소자의 S-parameter는 소자 회사에서 0.7 mils 직경의 Au bonding wire를 각자 소자의 gate와 drain의 pad 수만큼 본딩하여 얻어진 S-parameter이다. 따라서 설계시 bonding wire에 의한 인덕턴스 성분을 고려하지 않았다.

흔히 전력증폭기의 설계시 가장 중요한 고려사항은 무엇보다도 출력전력을 설계하는 것이다. 이를 위해서는 대신호 모델을 사용하여 출력전력 및 비선형 특성들을 예측할 수 있는데, 이때 정확한 대신호 모델의 파라미터들이 필요하게 된다[3]. 그러나, 본 연구에서 사용된 Excelics사의 Hetero-junction Power FET들은 소자회사에서 제공된 대신호 모델을 이용하여 설계 CAD상에서 추출한 S-parameter와 실제 소자회사에서 제공한 S-parameter와 비교하였을 때 상당한 오차가 있었다. 따라서 제공된 대신호 모델을 이용하여 증폭기를 설계 할 수 없었다. 이런 경우 흔히 사용되는 방법이 제작에 사용될 소자에서 직접 I-V curve를 측정하여 이를 이용 최적의 출력 임피던스를 찾아내는 Cripps method가 사용된다[4]. 이를 위해 각각의 능동소자들에 대한 I-Vcurve를 측정하여 이를 설계에 사용하였다.

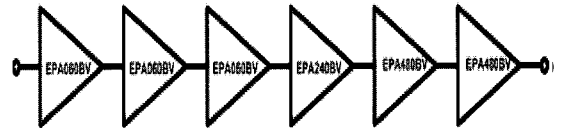
〈표 1〉 능동소자의 제원

EPA060BV	Gate width	0.3×600 μm
	Idss	180 mA
	P1dB	26.5 dBm(@18 GHz)
	G1dB	11.5 dB(@18 GHz)
EPA240BV	Gate width	0.3×2400 μm
	Idss	720 mA
	P1dB	32.5 dBm(@18 GHz)
	G1dB	9.5 dB(@18 GHz)
EPA480BV	Gate width	0.4×4800 μm
	Idss	1440 mA
	P1dB	35.5 dBm(@18 GHz)
	G1dB	9.5 dB(@18 GHz)

### III. SSPA 설계 및 제작

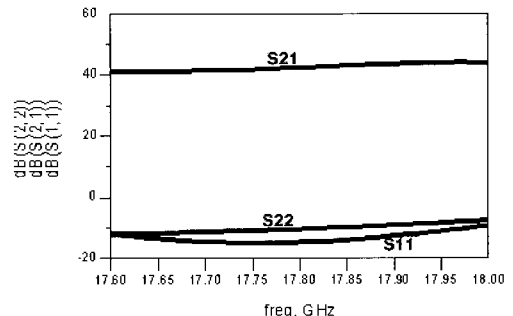
본 연구에서는 MMC(Microwave Micro Cell) 시스

템에 reverse 주파수에 사용될 증폭기와 forward 주파수에서 사용될 증폭기에 대하여 각각설계 및 제작하였다. 기판은 15mil의 두께의  $\epsilon_r=9.9, t=0.003\text{mm}$ 인 알루미늄기판을 사용하였으며, 설계는 agilent사의 CAD tool인 ADSver2001을 사용하였다. 순방향과 역방향 통신을 위한 각각의 전력증폭기는 총 6단으로 구성되며 Excelics사의 GaAs FET인 EPA060BV를 3단 cascade형태로 연결하여 증폭기의 구동부로 사용하였으며 EPA240BV를 이용하여 30 dBm까지의 증폭을 이루고 EPA480BV를 2단 cascade연결 35 dBm 이상의 출력전력을 얻을 수 있도록 구성하였다. 그림 1는 전체 증폭기의 구성도를 보여주고 있다.

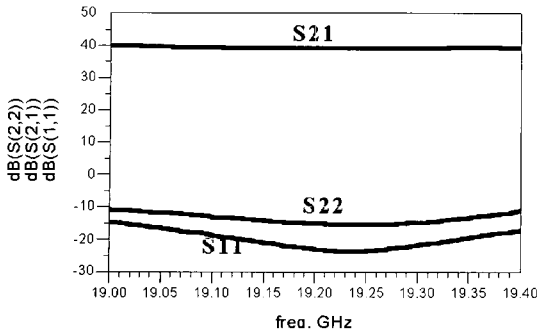


〈그림 1〉 전체 증폭기 구성도

각단 증폭기의 입출력 정합은 입력측의 경우 최대의 전력이 전달되도록 이득 정합을 해주고 출력측에 경우 최대의 전력을 얻을 수 있는 전력정합을 하였다. 이때 흔히 cripps 방법에 의해 구해진 최적의 출력임피던스에 정합함으로써 최고의 전력이 나올 수 있도록 하였다[5]. 각단별 증폭기는 A급으로 동작 하도록 하였다 (EPA060BV: Vds=8V, Ids=90mA / EPA240BV: Vds=8V, Ids=360mA/EPA480BV: Vds=8V, Ids=720mA). 각단별 정합 후 이를 원하는 이득과 출력을 얻기 위해 전체 6단의 증폭기로 연결하였다.



〈그림 2〉 순방향 주파수에서의 소신호 설계 결과



〈그림 3〉 역방향 주파수에서의 소신호 설계 결과

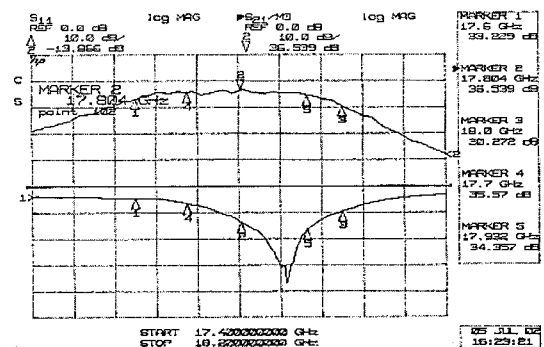
그림 2는 17.6 GHz-18.0 GHz의 순방향 주파수에서의 소신호 설계 결과이다. 설계 결과 소신호 이득은 40 dB 이상을 얻었고, S11과 S22는 -10 dB 이하를 얻었다. 중간 증폭단으로 사용된 EPA240BV와 최종 증폭단을 사용된 EPA480BV의 경우 실제 소자회사에서 제시한 소신호 이득이 입력력 VSWR을 고려하여 정합하면 떨어지게 된다. 또한 실제 증폭기 전력면에 있어서 각단을 접속해 갈 때 앞단에서 미리 포화된 상태로 다음단에 전력이 전달되면 이는 왜곡과 출력전력이 떨어지는 결과를 가져올 수 있으므로 단별간에 충분히 1dB점 아래에서 구동되도록 하여야 한다. 따라서 비록 단수가 늘어나는 단점이 있더라도 이를 고려하여 설계하였다. 그림 3은 역방향 주파수에 사용될 증폭기의 설계 결과이다. 소신호 이득은 대역내에서 40dB 이상 얻었고 S11과 S22는 -10dB 이하를 얻었다.

설계된 전력증폭기의 제작은 설계 못지 않게 증폭기의 특성에 많은 영향을 미친다. 증폭기의 제작을 위해 캐리어라고 불리는 금속위에 칩과 알루미늄이나 기판을 부착하여야 한다. 이때 주의할 것은 일반적으로 칩의 부착시 가해주는 열에 의해 칩과 캐리어 금속과의 열 팽창률 차이로 인해 칩이 파손되지 않도록 금속을 선택해야 한다. 또한 이때 증폭기가 높은 전력에서 동작할 때 발생하는 열을 적절히 배출할 수 있도록 열 전도율이 좋은 물질을 선택해야 한다[6]. 본 연구에서는 silver라는 열 팽창률이 GaAs와 비슷하고 열 전도율이 높은 물질을 선택하여 제작하였다. 일반적으로 칩 소자를 부착하는데는 eutectic 방법이 이용된다. 이는 Au/Sn이 80/20으로 배합된 물질을 이용하여 250 ~300 의 열을 가해 부착하

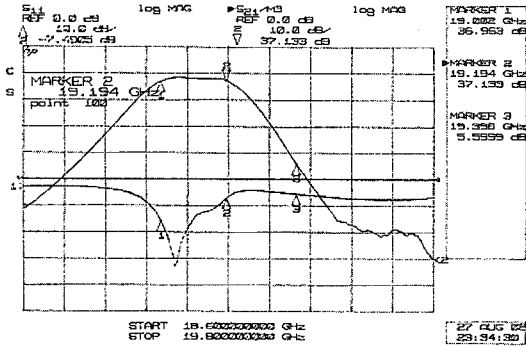
는 방법이다[5]. 이때 부착하는 물질의 열 저항값이 중요하다. 열 저항값이 높은 물질을 사용하여 제작된 증폭기는 동작시 발생하는 열의 원할한 방출이 어려워지며 이는 소자의 수명과 증폭기의 특성에 영향을 미치게 된다. 이렇게 제작된 캐리어를 알루미늄 기구물에 장착하였으며 입출력단은 SMA 타입의 컨넥터를 silver epoxy를 이용하여 알루미늄 기판과 부착하였다. 또한 설계와 측정시 오차를 고려하여 튜닝 패드를 정합회로 주위에 배치하였다. 측정시 인듐을 이용하여 세밀한 튜닝 과정을 거쳤다.

#### IV. 측정 및 고찰

본 연구의 측정은 HP 8510C network analyzer를 이용하여 소신호 이득을 측정하였고, 출력전력은 Agilent사의 8563E 스펙트럼 analyzer를 이용하여 측정하였다. 측정시 설계단계에서 고려하지 않았던 isolator를 구동단과 전력증폭단 사이에 삽입하였다. 그림 4는 전체 연결된 각각의 단이 A급 바이어스 조건에서(EPA060BV: Vds=8V, Ids=90mA/EPA240BV: Vds=8V, Ids=360mA/EPA480BV: Vds=8V, Ids=720mA) 동작하도록 하여 측정된 순방향 주파수전력증폭기의 소신호 특성을 나타내고 있다. 17.6 GHz~17.9 GHz 대역에서는 33.2~36.5dB 이상의 소신호 이득을 얻었고, -5~-10 dB 이하의 S11값을 얻었다. S22의 데이터는 측정장비의 보호를 위해 출력측에 사용된 attenuator를 사용하였기 때문에 표시하지 않았다.



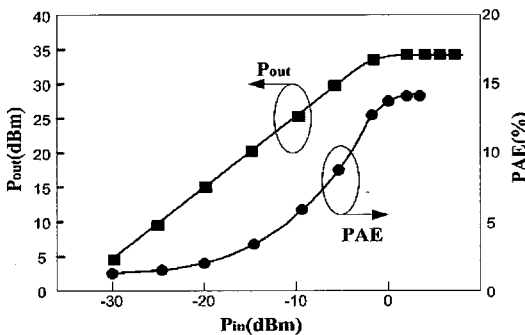
〈그림 4〉 순방향(17.6GHz~18GHz)주파수 전력증폭기의 소신호 특성



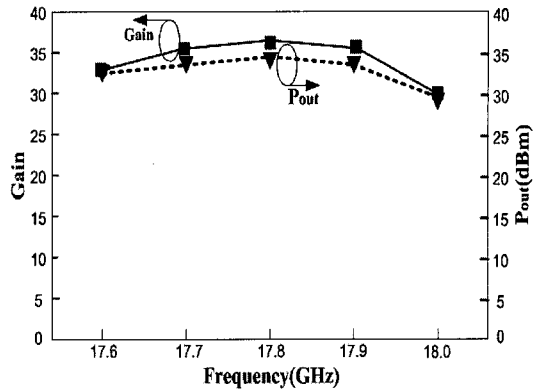
〈그림 5〉 역방향(19.0 GHz~19.4 GHz) 주파수 전력 증폭기의 소신호 특성

그림 5는 역방향 주파수(19.0 GHz~19.4 GHz)의 전력증폭기의 소신호 특성을 나타내고 있다. 측정결과 19.0 GHz~19.2 GHz의 약 200 MHz의 대역에서 37 dB 이상의 소신호 이득을 얻었다. S11은 약 -8 dB~-10 dB이하를 얻었다.

그림 6은 17.8 GHz에서의 입력전력 대 출력전력의 비를 나타내고 있다. 입력을 0 dBm을 했을 때 약 34 dBm의 출력전력을 얻었다. 일반적으로 입력전력이 늘어날 때 마지막단의 전류는 커지게 된다. 이런 현상은 증폭기가 P1dB점 근처에서 동작 할 때 일어난다. 이때 PAE는 약 14% 정도를 얻었다. 그림 7은 순방향(17.6 GHz~18.0 GHz) 주파수에서의 소신호 이득과 출력전력을 비교하여 나타내었다. 설계시의 400 MHz 대역전체에서는 원하는 이득과 출력을 얻지는 못했지만 약 300 MHz에서는 원하는 설계사양을 거의 만족하고 있다.



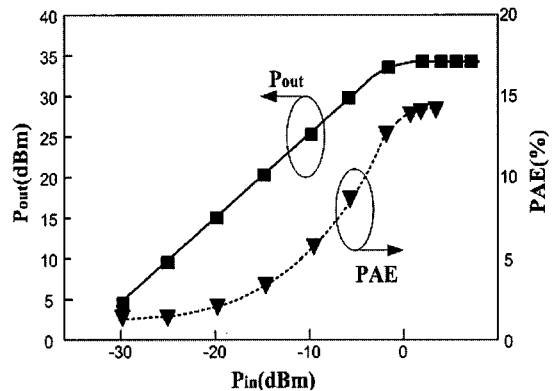
〈그림 6〉 순방향(17.6 GHz~18.0 GHz) 주파수 전력 증폭기의 입력전력 vs. 출력전력 @ 17.8 GHz



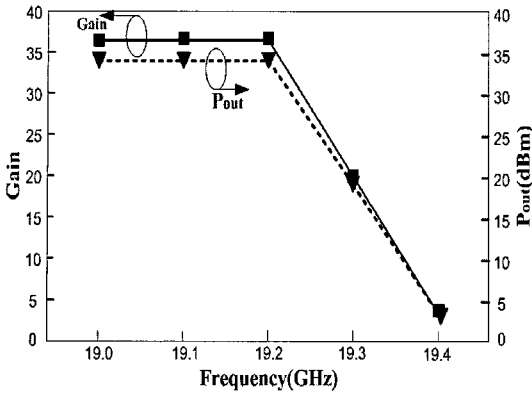
〈그림 7〉 순방향(17.6 GHz~18.0 GHz) 주파수 전력 증폭기의 소신호 이득과 출력전력

그림 8은 역방향 주파수 전력증폭기의 19.2 GHz에서의 입력전력대 출력전력을 보여주고 있다. 입력전력 0 dBm에서 34.5 dBm의 출력전력을 얻었다. PAE는 약 14.5% 정도를 얻었다. 그림 9는 역방향 주파수 전력증폭기의 출력전력과 전력이득의 추정치를 보여주고 있다. 그림 10은 실제 제작된 전력증폭기 모듈이다.

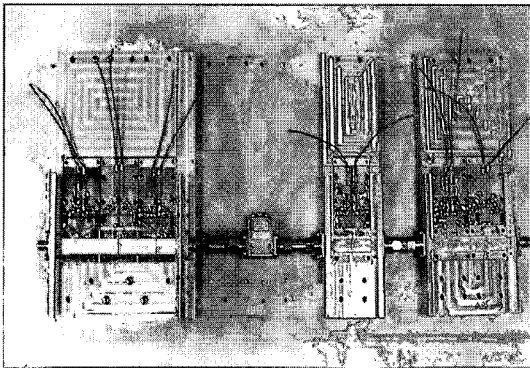
측정결과와 설계치를 비교하였을 때 순방향 역방향 주파수 증폭기 모두에서 설계치에 비해 어느 정도의 오차가 존재하였다. 첫째 이득에서 약 5-6dB 정도의 차이를 보였는데 이는 설계시 고려하지 않았던 단간 연결시의 손실과 구동단과 전력증폭단 사이에서 사용된 isolator의 손실에서 기인하는 것으로 분석된다.



〈그림 8〉 역방향(19.0 GHz~19.4 GHz) 주파수 전력 증폭기의 입력전력 vs. 출력전력 @ 19.2 GHz



〈그림 9〉 역방향주파수 전력증폭기의 소신호이득 vs. 출력전력(입력전력 0 dBm)



〈그림 10〉 제작된 전력증폭기 모듈 사진

〈표 2〉 측정결과 비교

주파수 [GHz]	출력전력 [Watt]	이득 [dB]	형태	년도	참고 문헌
20	3.2	10	MMIC	1993	[8]
6-18	10	15	MMIC	1999	[9]
20	1	15	MMIC	1999	[10]
19	2.4	37	HMIC	2003	(본연구)

또한 설계 대역에 비해 다소 줄어든 대역은 출력 임피던스와 정합이 정확히 이루어지지 못했기 때문으로 생각된다. 이런 비정합을 줄이기 위해서는 좀더 정확한 출력임피던스 산출이 필요할 것이다.

본 연구는 저가의 bare chip을 사용하여 특별한 소자 모델링 작업 없이 cripps method를 적용하여 간단히 출력임피던스를 도출하여 설계과정에 간단을

기하였으며, 이를 통하여 고가의 MMIC를 사용하지 않고 2Watt 이상의 출력전력과 35 dB이상의 이득을 얻음으로써 17-19GHz 대역의 고출력 증폭기의 다양한 응용분야에 바로 적용이 가능할 것으로 생각된다. 표2는 본 연구와 비슷한 주파수의 연구성과들과의 비교표이다.

## V. 결 론

본 연구를 통하여 저가의 bare chip type의 Hetero-junction Power FET를 이용하여 MMC(Microwave Micro Cell) system등에 사용되는 17.6 ~18 GHz의 400 MHz대역에서 35dBm 출력전력과 19.0~19.4 GHz 대역에서 35dBm 이상의 출력전력을 얻는 전력증폭기를 설계 및 제작하였다. 출력전력의 설계에 Cripps method를 이용하여 계산된 출력임피던스에 정합시키는 방법으로 부정확한 대신호모델 대신에 사용하여 설계하였다. 측정결과 17.6 GHz~18.0 GHz 대역에서 30.2~36.5dB이상의 소신호 이득과 34 dBm의 출력전력, Power-added efficiency 14%를 얻었다. 19.0 GHz~19.2 GHz의 대역에서 37 dB의 소신호 이득, 34.5 dBm의 출력전력Power-added efficiency 14.5%를 얻었다.

본 연구를 통하여 국내에서 개발이 미진한 Ku-band 나 K-band에서 사용할 수 있는 2 Watt 이상의 출력전력을 갖는 전력증폭기를 제작 하였으며, 이를 이용하여 이동통신용으로 사용되는 Microwave 중계시스템이나 위성통신, ITS용 통신시스템등의 다양한 응용의 전력증폭기로 사용될 수 있을것이다[7].

## 참 고 문 헌

- [1] 한국전산원(2001), “차세대 노변-차량통신 기술표준화연구”, pp.4-6
- [2] L. B. Walker, High-Power GaAs FET Amplifier, Artech House, 1993.
- [3] G.D. Vendelin, A.M. Pavo and V.L Rohde, Microwave Circuit Design using Linear and Nonlinear Technique, John Willey & Son, New York, 1990.

- [4] S. C. Cripps "A Theory for prediction of GaAs FET load-pull power contours", IEEE MTT-S Dig., pp. 221-223, 1983.
- [5] G. Gonzalez, Microwave Transistor Amplifier Analysis and Design, Prentice Hall, 1997.
- [6] Allen. A. Sweet, Mic & MMIC amplifier and oscillator circuit design, Artech House, 1990.
- [7] Jeff Shu, Tony Hwan, Duc Nguyen, Robert Pumares, Patrick Chye, Paul Khanna, "Ka-band 2 Watt Power SSPA for LMDS Application", IEEE MTT-S Dig., pp.573-576, 1998
- [8] J. A. Pusel et al., High-Efficiency GaAs-Based pHEMT Power Amplifier Technology for 1-18 GHz, IEEE MTT-S Digest, 1996, pp 696-696.
- [9] T. Kunii et al., High Gain and High Efficiency K-Band Power HEMT with WSi/Au T-Shaped Gate, IEEE MIT-S Digest, 1997, pp 1187-1190.
- [10] M. Matloubian et al., K-Band GaInAs/Inp channel power HEMTs, Electron Lett., vol.31, no9, 1995, pp 761-762.

〈 저자 소개 〉



김 용 환 (Yong-Hwan, Kim)

2000년 2월 : 광운대학교 전자공학부(공학사)  
2002년 2월 : 광운대학교 전파공학과(공학석사)  
2002년 3월~현재 : 광운대학교 전파공학과 박사과정



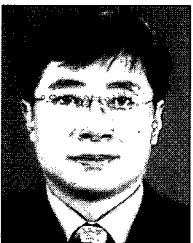
민 준 기 (Jun-ki, Min)

2000년 2월 : 광운대학교 전자공학부(공학사)  
2002년 2월 : 광운대학교 전파공학과(공학석사)  
2002년 3월~현재 : 광운대학교 전파공학과 박사과정



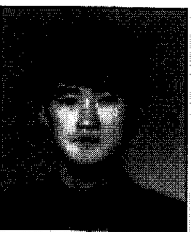
김 현 진 (Hyun-jin, Kim)

2000년 2월 : 광운대학교 전자공학부(공학사)  
2002년 2월 : 광운대학교 전파공학과(공학석사)  
2002년 3월~현재 : 광운대학교 전파공학과 박사과정



유 형 수 (Hyeong-soo, Yoo)

1994년 2월 : 명지대학교 전자공학과(공학사)  
2002년 2월 : 한양대학교 전자통신공학과(공학석사)  
2002년 8월~현재 : 광운대학교 전파공학과 박사과정



이 형 규 (Hyeong-kyu, Lee)

2000년 2월 : 호원대학교 정보통신과(공학사)  
2002년 8월 : 광운대학교 전파공학과(공학석사)  
2002년 9월~현재 : 광운대학교 전파공학과 박사과정



홍 의 석 (Ui-seok, Hong)

1968년 2월 : 광운대학교 전자통신공학과(공학사)  
1973년 9월 : 연세대학교 전자공학과(공학석사)  
1982년 11월 : 독일 Aachen 공대 전자공학과(공학박사)  
1986~1987 : 미국 Univ. of Texas 객원교수  
2001년 1월~2001년 12월 : 한국통신학회 회장  
2002년 5월~2003년 12월 : 한국ITS학회 초대회장  
2004년 1월~ 현재 : 광운대학교 전자공학부 교수