

논문 2003-12-4-01

고감도 능동픽셀센서를 위한 PMOSFET 광검출기의 특성

서상호*, 박재현*, 이준규**, 왕인수*, 신장규*, 조영창***, 김 훈**

**Characteristics of a PMOSFET Photodetector
for Highly-Sensitive Active Pixel Sensor**

Sang-Ho Seo*, Jae-Hyoun Park*, June-Kyoo Lee**, In-Soo Wang*,

Jang-Kyoo Shin*, Young-Chang Jo*** and Hoon Kim**

요 약

고감도 능동픽셀센서(active pixel sensor, APS)를 위한 PMOSFET 광검출기를 설계 및 제작하였다. 이 센서는 5V의 전원 전압을 사용하며, 1-poly 2-metal 1.5 μm CMOS공정으로 제작하였다. 사용된 광검출기는 빛에 대한 감도를 높이기 위해서 n-well과 게이트를 연결한 PMOSFET을 사용하였다. 제작된 광검출기는 일반 MOSFET의 $I_{\text{DS}}-V_{\text{DS}}$ 곡선과 유사한 특성을 가진다. PMOSFET 광검출기를 기본으로 하여 설계된 1차원 이미지 센서는 16개의 픽셀로 구성되어 있으며, 단위 픽셀은 하나의 PMOSFET 광검출기와 4개의 NMOSFET으로 구성되어있다. 단위 픽셀의 크기는 86 $\mu\text{m} \times 90.5\mu\text{m}$ 이며, 개구율은 약 12%이다.

Abstract

A PMOSFET photodetector for highly-sensitive active pixel sensor(APS) is presented. This sensor uses 5V power supply and has been designed and fabricated using 1-poly and 2-metal 1.5 μm CMOS technology. The feature of a PMOSFET photodetector is that the polysilicon gate of the PMOSFET was connected to n-well, in order to increase the photo sensitivity. The designed MOS photodetector has similar $I_{\text{DS}}-V_{\text{DS}}$ characteristics with a standard MOSFET. One dimensional image sensor with 16 pixels based on the PMOSFET photodetector has also been designed and fabricated. Unit pixel of the designed sensor consists of a PMOSFET photodetector and 4 NMOSFETs. Unit pixel area is 86 $\mu\text{m} \times 90.5\mu\text{m}$ and its fill factor is about 12%.

Key Words : Photodetector, Highly-sensitive active pixel sensor(APS)**1. 서 론**

최근, 디지털 카메라의 시장 증가에 따라 영상 검출 소자에 대한 관심이 높아지고 있다^[1, 2]. 대표적인 영상 검출 소자로서 CCD(charge-coupled devices)와 CIS(CMOS image sensors)를 들 수 있다. CCD는 큰 이득을 가지고 CIS에 비해 좋은 잡음 특성을 가지고 있다. 그러나, 높은 전원 전압을 요구하고, CCD를 만들기 위한 특별한 공정이 필요하다. 반면, CIS는 낮은 전원 전압을 사용하고, 일반 CMOS 공정을 사용한다. 그러나 CIS에 쓰이는 포토다이오드는 좋은 감도를 얻기 위해서는 큰 소자 면적을 차지하여야 하므로 CIS는 낮은 집적도를 가지게

* 경북대학교 전자공학과 (Department of Electronics, Kyungpook National University)

** 경북대학교 센서공학과 (Department of Sensor Engineering, Kyungpook National University)

*** 한국전자부품연구원 (Korea Electronics Technology Institute)

<접수일자 : 2003년 3월 6일>

된다. 이러한 이유로, 현재 소자의 면적과 감도를 동시에 고려한 많은 연구가 진행 중이다^[3, 4]. 또한, 최근 신기술로 각광받고 있는 나노기술을 이용하여 기존의 벌크형 광 검출 소자의 한계를 극복하고자 하는 연구도 많이 진행되고 있다^[5].

본 연구에서는 소자의 면적과 감도를 동시에 고려한 PMOSFET 광검출기를 설계하였고, 이것의 광특성을 조사하였다. 아울러 PMOSFET 광검출기를 기본 구조로 1.5 μm CMOS 공정을 이용하여 고감도 CMOS 능동픽셀센서를 설계 및 제작하였다.

2. PMOSFET 광검출기 (PMOSFET Photodetector)

PMOSFET을 이용한 광검출기의 동작 원리는 다음과 같다^[6]. 먼저 MOSFET의 게이트 물질로 사용되는 다결정 실리콘은 도핑 농도가 매우 높아서 축퇴되어 있으며, 페르미 준위는 전도대 위에 존재하게 된다. 반면, 실리콘 산화막을 사이에 두고 있는 실리콘 기판(여기서는 n-well)의 페르미 준위는 금지대에 존재하게 된다. 따라서, 경계면에서 에너지 밴드가 휘게 되고, 이것은 전자와 정공이 서로 다른 전위 장벽을 느끼게 한다. 입사된 광에 의해 전자-정공 쌍이 생성되고 바이어스 전압에 의해 정공은 소스에서 드레인으로 신속히 이동하지만 전자는 n-well의 중성 영역에 모이게 된다.

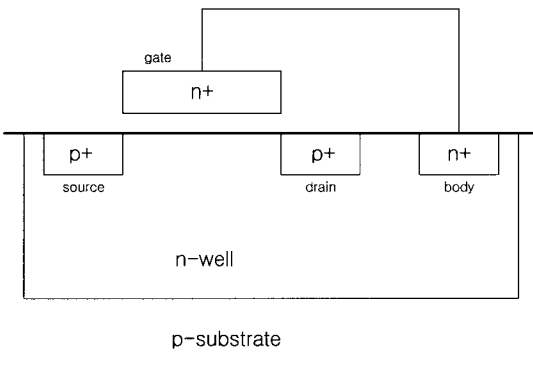


그림 1. PMOSFET 광검출기의 단면도.
Fig. 1. Cross-section of a PMOSFET photodetector.

이것은 실제로 게이트에 음의 전압을 인가한

것과 동일한 효과를 가진다. 따라서 동일한 입사 광에서 PMOSFET 광검출기는 일반 광소자에 비해 더 큰 출력 전류를 얻을 수 있다. 그림 1은 본 연구에서 사용한 PMOSFET 광검출기의 단면도이다. 일반 PMOSFET과 다른 점은 부유(floating) 되어있는 다결정 실리콘 게이트와 n-well이 연결되어 있는 점이다. 그림 2는 PMOSFET 광검출기의 에너지 밴드 다이어그램이다. 광검출기의 회로도 및 레이아웃은 그림 3과 같다. PMOSFET의 게이트와 n-well을 묶어서 부유시켜 놓은 형태임을 알 수 있는데, 이는 n-well의 중성 영역에 축적된 전자들을 게이트로 이동시켜서 광전류를 극대화함으로써 광감도를 증가시키게 한다.

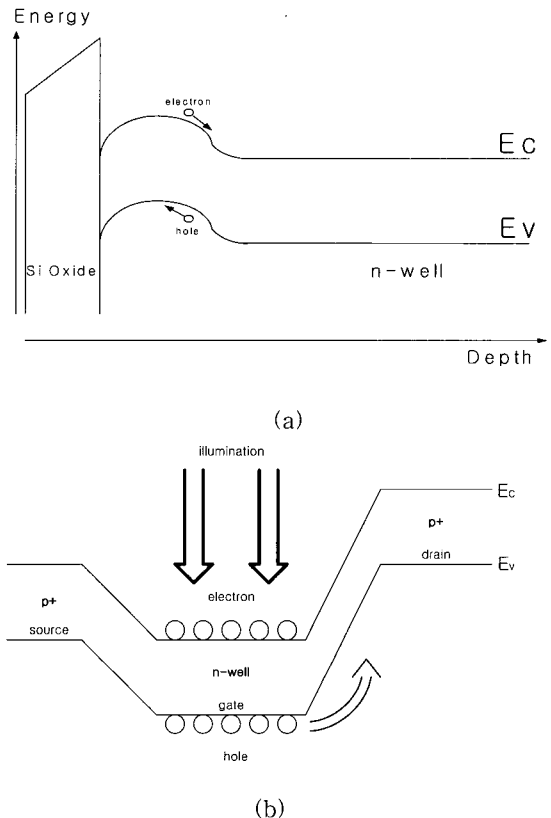


그림 2. PMOSFET 광검출기의 에너지 밴드 다이어그램.

- (a) 실리콘 표면에 수직 방향.
- (b) 실리콘 표면에 수평 방향.

Fig. 2. Energy band diagram of a PMOSFET photodetector.

- (a) Perpendicular direction to Si surface.
- (b) Horizontal direction to Si surface.

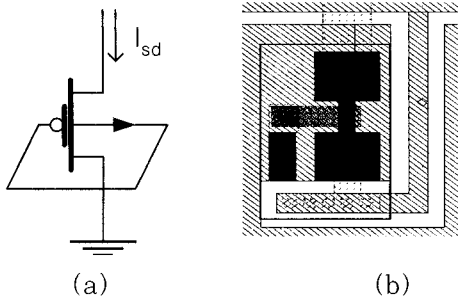


그림 3. PMOSFET 광검출기 (a)회로도. (b)레이아웃.
 Fig. 3. PMOSFET photodetector. (a)schematic and (b) layout.

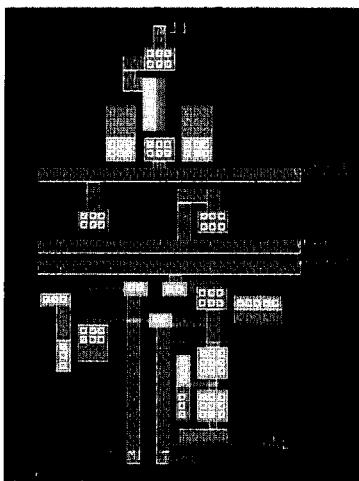
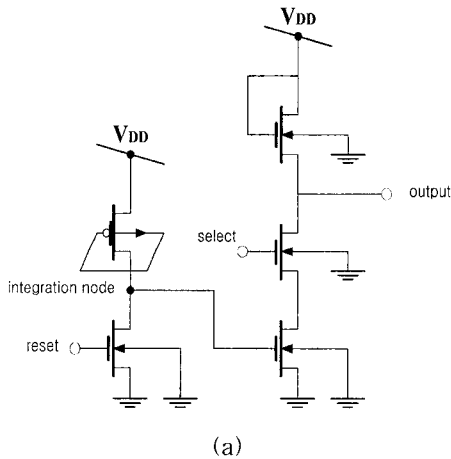


그림 4. 단위 픽셀 (a) 회로도 (b) 레이아웃.
 Fig. 4. Unit pixel (a) schematic and (b) layout.

3. 능동픽셀센서

능동픽셀센서는 각 픽셀이 능동 소자로 구성되어 신호를 증폭하여 출력하는 형태의 CMOS 이미지 센서를 말한다. 그림 4는 본 연구에서 설계된 능동픽셀센서의 단위 픽셀의 회로도 와 레이아웃을 나타낸 것이다. 회로의 동작은 다음과 같다. 리셋(reset) 단자에 5V를 인가하면 그 MOSFET은 도통되어 전하 집적(integration) 단자는 접지 전위가 된다. 광검출기에서 빛을 받아들이면 전하 집적 노드에서 전하가 축적되고 셀렉트(select) 단자에 5V를 인가하면 그 MOSFET이 도통이 되어, 전하 집적 노드에서 축적된 전하가 소스 공통 회로에서 반전과 증폭이 되어져서 출력으로 나오게 된다. 일반적인 능동픽셀센서 회로는 드레인 공통 회로를 출력 단으로 사용하는데 반해, 본 연구에서는 소스 공통 회로를 출력 단으로 사용하여 광신호를 증폭하고자 하였다. 또, 소스 공통회로의 부하는 능동 부하를 사용하였으며 이것은 각 열에 공통으로 사용하도록 설계하여 픽셀의 면적을 줄였다. 그림 4(b)에서 상단 부분에 위치한 능동 부하의 면적이 상당히 큰 것을 알 수 있으며, PMOSFET 광검출기는 우측 하단에 위치하고 있다. 단위 픽셀의 면적은 $86\mu\text{m} \times 90.5\mu\text{m}$ 이고 개구율은 약 12%이다. 이것은 본 연구와 유사한 구조를 사용한 다른 연구들의 개구율이 20~30%^(3, 4)인 것과 비교할 때, 동일한 성능에 대해 광검출기의 면적을 상당히 줄일 수 있으며 이로 인해 칩의 집적도를 향상시킬 수 있다는 것을 의미한다.

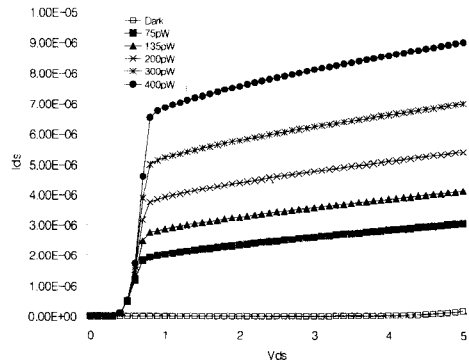


그림 5. PMOSFET 광검출기의 광특성.(Vds-Ids 곡선)
 Fig. 5. Optical characteristic of PMOSFET photodetector.(Vds-Ids curve)

4. 측정

도를 향상시킬 수 있다는 내용과 잘 일치한다.

4.1 PMOSFET 광검출기

그림 5는 본 연구에서 설계, 제작한 PMOS-FET 광검출기의 I_{ds} - V_{ds} 곡선이다. 측정에 사용한 광원은 할로겐 램프이며, 600nm의 파장에서 광강도를 측정하였다. 그림 6은 동일한 측정 조건에서 PMOSFET 광검출기의 채널 길이의 변화에 대한 광전류를 나타낸 것이다. 그림 6에서 알 수 있듯이 PMOSFET 광검출기의 채널 길이와 광전류는 반비례 관계를 가진다. 그림 7은 PMOSFET 광검출기에 측정시 빛의 세기와 PMOSFET의 유효 게이트 전압과의 관계를 나타낸 것이다. 이것은 일반적인 MOSFET의 전류 특성식인 (1)과 잘 일치한다.

$$I_{ds} = \frac{W}{L} k_n' (V_{GS_{eff}} - V_{TH})^2 \cdot \cdot (1)$$

여기서 L 은 MOSFET의 채널 길이, W 은 MOSFET의 채널 폭, k_n' 은 비례 상수로 MOSFET의 산화막 정전용량과 전자의 이동도를 곱한 것이며 $V_{GS_{eff}}$ 는 PMOSFET 광검출기에 빛을 비추었을 때 흐르는 전류에 대응되는 일반 PMOSFET의 게이트-소스 전압을 나타낸 것이다. 그리고 V_{TH} 는 MOSFET의 문턱전압을 나타낸 것이다. 다른 광검출기와 성능을 비교하기 위해, 동일한 공정을 사용하여 제작된 포토다이오드, 포토트랜지스터(photoBJT)의 광특성을 조사하여 표 1에 나타내었다.

표 1. 포토다이오드, 포토트랜지스터, PMOSFET 광검출기의 단위 면적당 광전류 비교

Table 1. Comparison of photocurrent per device area for a photodiode, a photoBJT, and a PMOSFET photodetector.

	photodiode	photoBJT	PMOSFET photodetector.
A/m ²	0.47×10^3	1.26×10^3	9.48×10^3

표 1에서 알 수 있듯이 다른 광검출기보다 PMOSFET 광검출기의 면적 대비 광전류 특성이 상당히 우수한 것을 알 수 있다. 이는 앞에서 언급한 광검출기의 면적 감소로 인해 칩의 집적

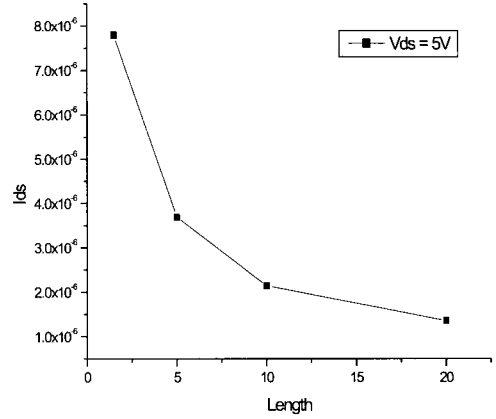


그림 6. 동일한 측정 조건에서 PMOSFET 광검출기의 채널 길이에 대한 광전류 특성.

Fig. 6. Photocurrent characteristics of PMOSFET photodetector with channel length in the same measurement condition.

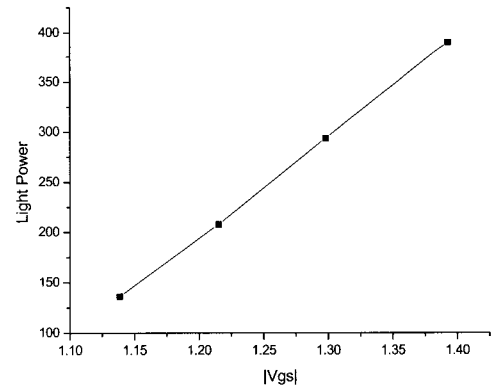


그림 7. PMOSFET의 유효 게이트 전압과 빛의 세기와의 관계.

Fig. 7. Relationship of effective gate voltage of PMOSFET and light power.

4.2 능동픽셀센서

그림 8은 본 연구에서 설계한 능동픽셀센서의 픽셀 출력 시뮬레이션 결과이다. 시뮬레이션은 Avanti사의 star-HSPICE를 이용하였다. 시

물레이션 방법으로는 다양한 빛의 세기에 대한 픽셀의 출력을 나타내는 것이다. 피크가 가장 큰 것이 빛의 세기가 가장 셀 때의 출력이고, 피크가 가장 약한 것이 빛의 세기가 가장 약할 때의 출력이다. 빛의 세기는 PMOSFET의 게이트에 전압을 인가하여 모델링하였다. 그림 8을 통하여 빛의 세기에 따라 출력이 잘 분리됨을 알 수 있다.

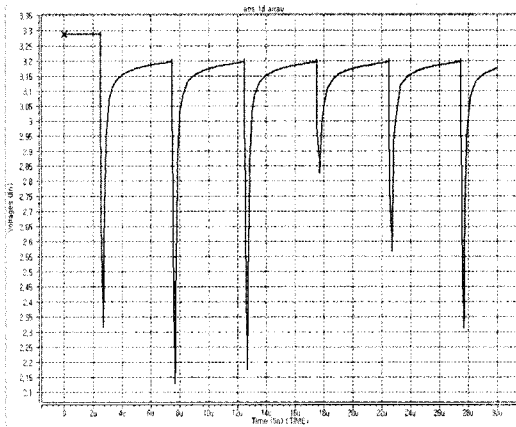


그림 8. 설계한 능동픽셀센서의 시뮬레이션 출력 특성.

Fig. 8. Simulated output characteristics of the designed APS.

그림 9는 제작한 단위 픽셀 신호 중 광강도에 비례하는 출력을 읽어서 저장하기 위한 제어신호이다. 리셋 신호가 인가된 후 임의의 접근을 위한 픽셀의 셀렉트 신호가 인가됨을 알 수 있다.

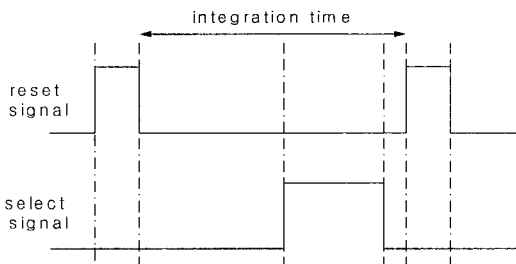


그림 9. 이미지 센서의 제어신호.

Fig. 9. Control signals of the designed APS.

그림 10은 제작된 칩에 빛의 변화를 가하였을 때, 제작된 이미지 센서의 픽셀의 주요 단자 전압을 측정할 것이다. 전하 집적 단자에서 빛이

강해지면 전하의 충전 속도가 빨라지는 것을 확인할 수 있다. 따라서, 일정한 지연 시간을 가지고 전압을 샘플링하면 빛의 세기에 비례하는 출력을 얻을 수 있다.

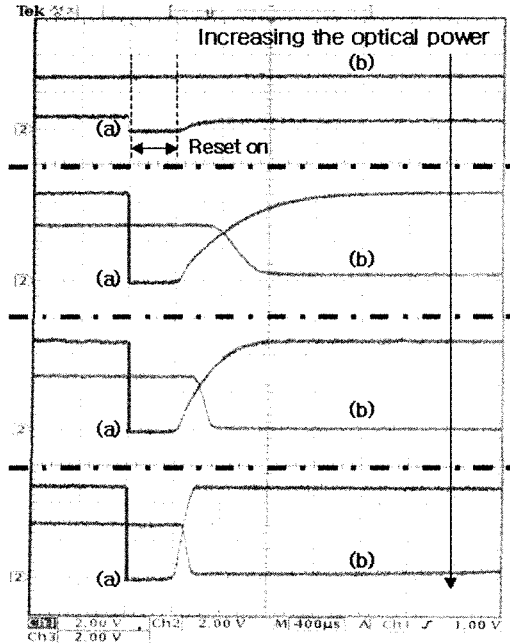


그림 10. 픽셀의 주요 단자 전압의 파형 측정.

(a) 전하 집적 단자. (b) 출력 단자.

Fig. 10. Measured waveforms at the major nodes of the pixel.

(a)integration node. (b)output node.

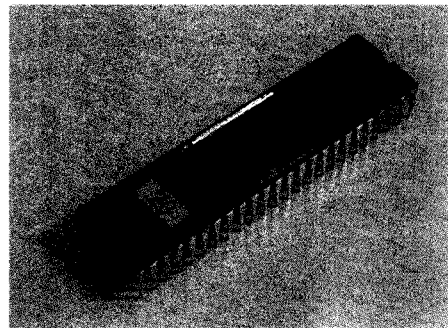


그림 11. 제작된 칩의 사진.

Fig. 11. Photograph of the fabricated chip.

그림 11은 본 연구에서 설계하여 제작한 칩의 사진이다.

5. 결 론

본 연구에서는 고감도 능동픽셀센서(APS)를 위한 PMOSFET 광검출기의 특성을 조사하였다. 이 광검출기는 게이트와 n-well이 연결되어 있으며, 동일한 면적의 포토다이오드나 포트트랜지스터에 비해 우수한 감도 특성을 보였다. 또한, PMOSFET 광검출기의 특성 곡선은 MOSFET의 전류식과 잘 일치하였다. 하나의 PMOSFET 광검출기 및 4개의 NMOSFET로 단위 픽셀을 구성하여 16픽셀 능동픽셀센서를 설계 및 제작하였다. 픽셀의 면적은 $86\mu\text{m} \times 90.5\mu\text{m}$ 이고 개구율은 약 12%이며, 집적도 면에서 일반적인 능동픽셀센서보다 우수한 특성을 나타내었다. 빛의 밝기에 따라 픽셀의 출력은 빛의 크기에 따라 구분이 잘 되고 고감도 특성을 가지고 있다. 따라서, 본 연구에서 설계, 제작한 센서는 고감도 이미지 검출 시스템에 적용 가능할 것으로 기대된다.

감사의 글

본 연구는 한국전자부품연구원(KETI)의 지원으로 수행되었습니다.

참고문헌

[1] Eric R. Fossum, "CMOS Image Sensors : Electronic Camera On A

- Chip", IEEE Transactions on Electron Devices, vol. 44, no. 10, 1997.
- [2] Eric R. Fossum, "Active pixel sensors : Are CCD dinosaurs?", Proc. SPIE, vol. 1900, p. 2, 1993.
- [3] Kazuya Yonemoto and Hirofumi Sumi, "A CMOS Image Sensor with a Simple Fixed Pattern Noise Reduction Technology and a Hole Accumulation Diode", IEEE Journal of Solid-State Circuits, vol. 35, no. 12, pp2038-2043, 2000.
- [4] Shyh-Yih Ma and Liang-Gee Chen, "A Single Chip CMOS APS Camera with Direct Frame Difference Output", IEEE Journal of Solid-State Circuits, vol. 34, no. 10, 1999.
- [5] Minkyu Je, Hyungcheol Shin, "A silicon quantum wire transistor with one-dimensional subband effects", Solid-State Electronics vol. 44, pp2207-2212, 2000.
- [6] Weiquan Zhang, Mansun Chan, "A High Gain N-Well/Gate Tied PMOS FET Image Sensor Fabricated from a Standard CMOS Process", IEEE Transactions on Electron Devices, vol. 48, no. 6, pp1097-1102, 2001.

著 者 紹 介



서 상 호
1979년 5월 4일생
2002년 경북대학교 전자 전기공학부 졸업(공학사)
현 경북대학교 대학원 전자공학과 석사과정
주관심 분야 : CMOS Image Sensor, analog circuit

박 재 현
1971년 9월 6일생
1994년 경북대학교 전자공학과 졸업(공학사)
1996년 경북대학교 전자공학과 졸업(공학석사)
현 경북대학교 대학원 전자공학과 박사과정
주관심 분야 : CMOS Image Sensor, analog circuit design

design

이 준 규

1978년 8월 5일생
 2001년 경북대학교 금속공학과 졸업(공학사)
 2003년 경북대학교 센서공학과 졸업(공학석사)

왕 인 수

1976년 9월 7일생
 2002년 서울 시립 대학교 졸업(공학사)
 현 경북대학교 대학원 전자공학과 석사과정
 주관심 분야 : Silicon Process

신 장 규

1978년 서울대학교 전자공학과 졸업(공학사)
 1980년 한국과학기술원 전기 및 전자공학과 졸업(공학석사)
 1991년 미국 콜로라도 주립대학교 전기공학과 졸업(공학박사)
 1995년~1997년 일본 토요하시 기술과학대학교 교환교수
 1980년~현재 경북대학교 전자 전기 공학부 교수
 주관심 분야 : 반도체 센서, 시각칩

조 영 창

1971년생
 1993년 경북대학교 전자공학과 졸업(공학사)
 1995년 경북대학교 전자공학과 졸업(공학석사)
 현 전자 부품 연구원 전임연구원

김 훈

1965년생
 1993년 경북대학교 전기공학과 졸업(공학사)
 1996년 일본 토요하시 과학 기술대학교 졸업(공학석사)
 1999년 일본 동경대학교 졸업(공학박사)
 현 전자 부품 연구원 책임연구원