기 술 특 집

AC PDP의 고화질화 기술 동향

류 재 화, 김 중 균 (LG전자 PDP사업부 개발실장, 선임연구원)

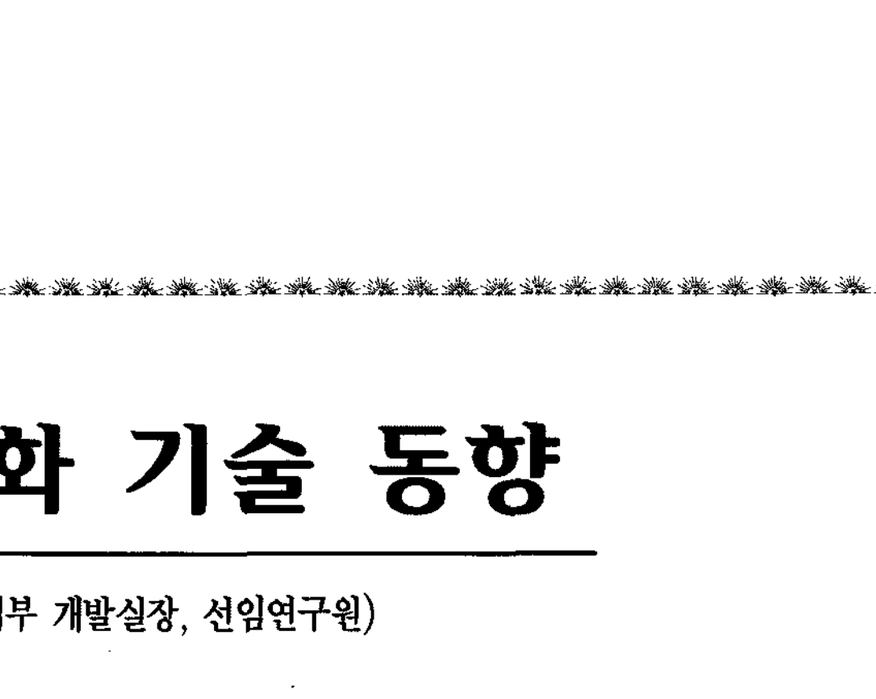
I. 서 론

최근 정보 산업의 발전과 함께 정보 디스플레이 소자에 대한 소비자의 요구가 다양화되고 고품질화에 대한 요구가 증가하고 있다. 소형 디스플레이 분야에서는 LCD 기술의 고도화 및 EL(Electro Luminescence) 소자의 기술적인 발전이 가속화되고 있으며, 대형 디스플레이 분야에 있어서는 플라즈마 디스플레이(PDP)를 비롯하여 대형 LCD projection, DLP(Digital Light Processing) projection 등 다양한 디스플레이 소자들의 발전을 보이고 있다[1][2].

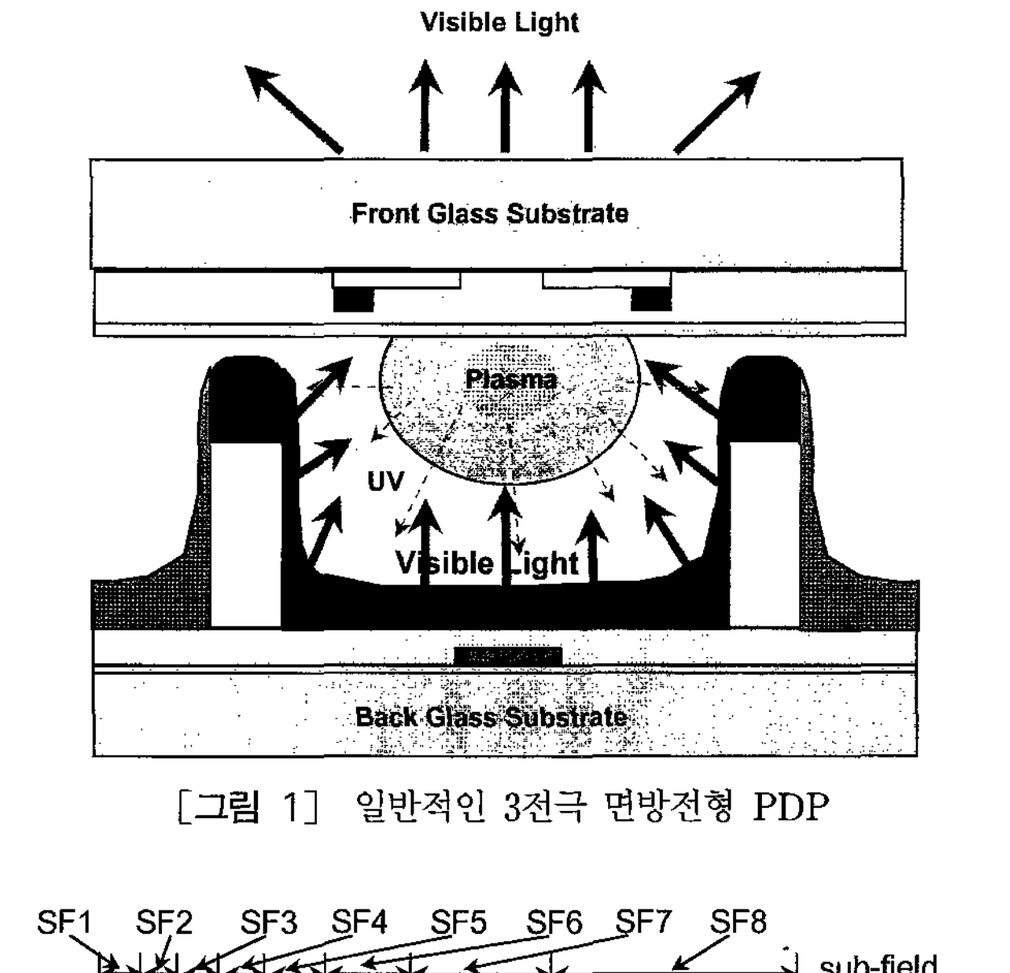
종래에는 대각 30~60″ inch 크기의 디스플레이 시장에서 경쟁력을 가진 소자로 Projection과 PDP를 주요하게 고려되었으나, 현재는 DLP 기술을 이용한 projection 소자와 대형 LCD의 급성장과 함께 이들의 발전이 주목되고 있다. 특히 LCD 산업은 수년간에 걸쳐 성숙된 기술력을 바탕으로 한 대형화 경향으로 대형 디스플레이 시장의 경쟁은 더욱 치열해질 것으로 예측된다. 이러한 시장 상황의 변화와 함께 PDP 생산 업체들은 디스플레이 소자의 고정세화 및 고화질화를 통하여 대형 디스플레이 시장에서의 경쟁력을 갖추기 위한 노력을 경주하고 있는데, 기존 50″ WXGA는 물론 최근에는 42″ XGA급의 PDP가 출시되고 있다. 본 글에서는 PDP의 화질을 대표할 수 있는 해상도, 명암비 및 정지, 동영상에서의 화질 향상에 관한 기술 동향을 소개하고 향후 전망에 관하여 서술하고자 한다.

II. AC PDP의 고화질화 기술

PDP의 구조 및 구동 기술은 70년대부터 오랜 기간에 걸쳐 발전되어 왔는데, 현재 널리 사용되는 패널의 구조는 [그림 1]과 같다. 현재 일반적으로 사용되고 있는 PDP 패널의 구조는 3전극 면방전형 구조이며, 동일 면상에 위치한 두 개의 전극을 포함한 1개 기판과 이로부터 일정 거리를 두고 이격되어 수직 방향으로 신장한 어드레스 전극을 포함한 또 다른 기판으로 이루어지며 그 사이에 방전 가스가 봉입된 구조이다. 일반적으로 방전의 유무는 각 라인에 연결되어 독립적으로 제어되는 주사 전극과 대향하고 있는 어드레스 전극의 방전에 의해 결정되고, 휘도를 표시하는 서스테인 방전은 동일 면상에 위치한 두 전극군에 의해 이루어 진다. 1초에 60장의 화상을 표시하여 동영상을 표시하는 경우 1 정지영상에 할당되는 시간은 16.67 ms이며 이 시간은 다시 [그림 2]와 같은 기간으로 구성되며 이와 같은 구성으로 이루어진 구동법을 ADS 구동이라 한다[3]. 이 때 초기화 기간은 방전 셀의 상태를 동일화하는 기간을 말하는데 이는 AC형



[그림 1] 일반적인 3전극 면방전형 PDP



[그림 2] PDP 구동에 사용되는 subfield 조합 방식

PDP와 같이 벽전하를 이용하는 구조에서 매우 중요하다. 어드레스 기간은 방전의 유무를 기록하는 기간으로 AC PDP에서는 벽전하 형태로 기록되며, 이 때 기록된 벽전하의 형태에 따라 유지 방전의 유무가 결정된다. 이러한 일련의 동작은 소정의 subfield마다 반복되며 각 subfield가 서로 다른 유지 방전을 행하여 발생하는 휘도가 다르게 배치된 경우에는 이들의 조합에 따라 2^n의 휘도를 표시할 수 있다. 본 글에서는 이러한 구조, 구동법을 기본으로 하여 PDP의 고화질화 기술을 설명하고자 한다.

1. 고정세화 기술

현재 산업 분야에서 뿐만 아니라 일상 생활에서 사용되는 정보기기들은 보다 다양한 정보들을 처리할 수 있도록 요구되고 있으며, 이와 더불어 디스플레이 소자들 또한 보다 많은 양의 화상 정보를 표현하여야 한다. 최근 시장에 선보이고 있는 PDP들은 42″급에서 XGA(1024×768)의 해상도를 보이고 있는데 궁극적으로는 Full HD(High Definition)의 화상을 표현할 수 있어야 할 것이다. PDP의 고해상도화를 구현함에 있어 가장 큰 문제점은 해상도의 증가에 따른 휘도의 감소이다. 주지하는 바와 같이 PDP는 방전 현상을 이용하는 디스플레이 소자이며 해상도의 증가는 디스플레이 면적 대비 방전 공간의 축소와 개구율의 감소를 초래한다. 이러한 이유로 고해상도의 PDP를 구현하기 위해서는 고해상도의 패널 기술과 고휘도화 기술이 요구된다.

1) 고해상도 패널 기술

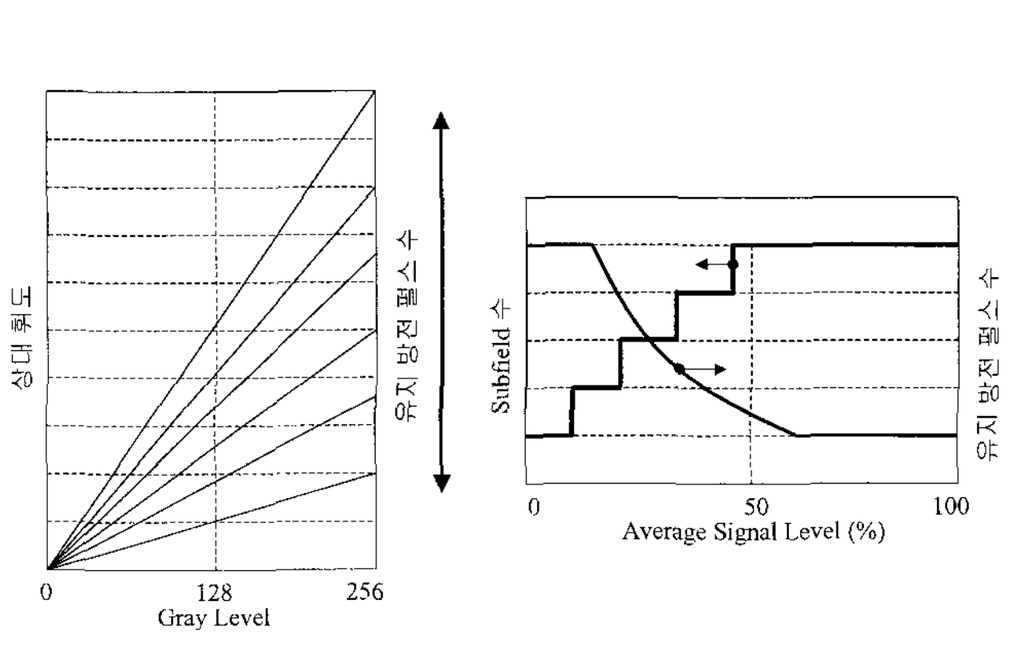
현재 가장 일반적인 패널은 3전극 면방전을 이용하고 Stripe형 격벽을 가지는 구조이다. 전면판에는 방전의 유지를 위한 방전 유지 전극 쌍이 위치하고 있는데, 고해상도의 PDP에서 전극의 개수를 증가시키기 위해서는 인접한 전극들의 간격이 좁아지게 되며 벽전하의 상호 교란(cross-talk) 등의 문제점들이 발생한다. 개구율을 최대화하며 해상도를 높이기 위한 방법으로 후지쯔사에서 ALiS(Alternate Lighting Surfaces Method) 구조를 제안하였다[4]. 그러나 이 구조는 전극의 배치 상 interlace 방식의 구동을 채택하고 있으며 실질적인 의미의 고해상도를 구현하기에는 부족한 면이 있다. 고해상도를 구현하기 위해 제안되고 있는 또 다른 구조로는 기존의 Stripe형의 격벽 구조에서 벗어나 사각 구조의 격벽을 채택하는 구조와 기존 수직 일렬형으로 배열된 방전셀의 배열을 삼각 배열로 바꾼 구조이다[5][6]. 전자의 경우는 고해상도화에 따라 전극들 사이의 간격이나 방전셀이 가까워지며 발생하는 방전셀간의 상호 교란을 억제할 수 있으며, 후자의 경우는 횡축으로 신장하는 격벽과 불투명 전극을 겹쳐 배열함으로써 개구율을 최대화시키며 방전의 발생을 용이하게 할 수 있다. 각각의 경우에 기존의 구조에 비하여 배기 및 형광체의 형성 등에 문제점이 발생하거나 화상의 표현시 화상의 왜곡이 발생할 수 있다. 이러한 문제점을 해결하기 위해서는 패널 제작 상의 공정적인 연구나 재료적인 면에서 더 많은 연구가 진행되어야 한다.

2) 고휘도화 기술

휘도는 모든 디스플레이 소자에 있어 성능을 결정하는 가장 중요한 요소 중의 하나이며 특히 휘도의 저하는 고해상도화에 동반하여 나타나는 주요 문제점이다. PDP에서는 입력된 화상의 밝기를 1회 주사를 통하여 표시하는 CRT와는 달리 상이한 밝기를 가지며 시간적으로 나열된 Subfield의 조합을 통하여 전체 화상의 밝기를 표현하는 디스플레이 소자이므로 PDP 모듈이 표시할 수 있는 최대의 밝기는 주어진 시간에 주어진 방전 횟수에 대해 패널이 생성할 수 있는 최대 밝기에 의해 제한되므로 기본적으로는 1회 방전에 의해 패널이 발생시킬 수 있는 최대 밝기를 증가시키는 패널 기술과 휘도를 강조할 수 있는 구동 기술이 요구된다.

패널의 측면에서는 ; ① 방전에 의해 발생하는 자외선의 발생량을 증가시키기 위한 방법으로 전극 구조 및 배치의 최적화 및 자외선 발생 source인 Xe 분압의 증가[7][8], ② 발생된 자외선에 의해 발생하는 가시광 변환을 최대화하는 방법으로 형광체의 양자 효율 향상[8], 그리고 ③ 발생된 가시광의 표시면으로의 방출을 최대화하는 방법으로 격벽 재료 최적화, 하판의 반사율 증가, 가시광 투과도를 증가시키는 방법들이 있다.

PDP 방전셀의 방전에 의해 표시 가능한 휘도가 결정되면 subfield 조합에 의해 표현할 수 있는 휘도의 영역이 결정된다. PDP 구동 시에는 CRT에서와 마찬가지로 전체 표시되는 화상의 평균적인 밝기에 따라 밝기의 절대치를 변화 시키고 있으며 표시 화상의 평균적인 밝기에 관계 없이 소비 전력을 일정 수준에서 제어할 수 있다. 그러나 이러한 구동법을 사용하면 부수적으로는 화상을 더욱 역동적으로(Dynamic) 표시할 수 있게 되는데, 대표적인 예가 일본 Panasonic사의 Plasma AI 기법이다[9]. Plasma AI에서는 PDP 모듈이 표시하는 최대의 밝기를 각 화상의 성격(전화면의 평균적인 휘도)에 따라 여러 수준으로 분리하고 각각의 경우 표시되는 출력 휘도값을 달리하며 subfield의 개수의 변경을 병행하여 사용하는 방식을 취하고 있다. 이 방식에서 Subfield의 개수와 방전 유지 펄스의 수는 의사윤곽을 고려하여 변화시켰는데, 동화 의사 윤곽이 비교적 심각하지 않은 low average signal level에서는 subfield의 수를 감소시킴과 동시에 최대 유지 방전의 회수를 증가시킴으로써 부분적으로 밝은 부분을 강조시키고, high average signal

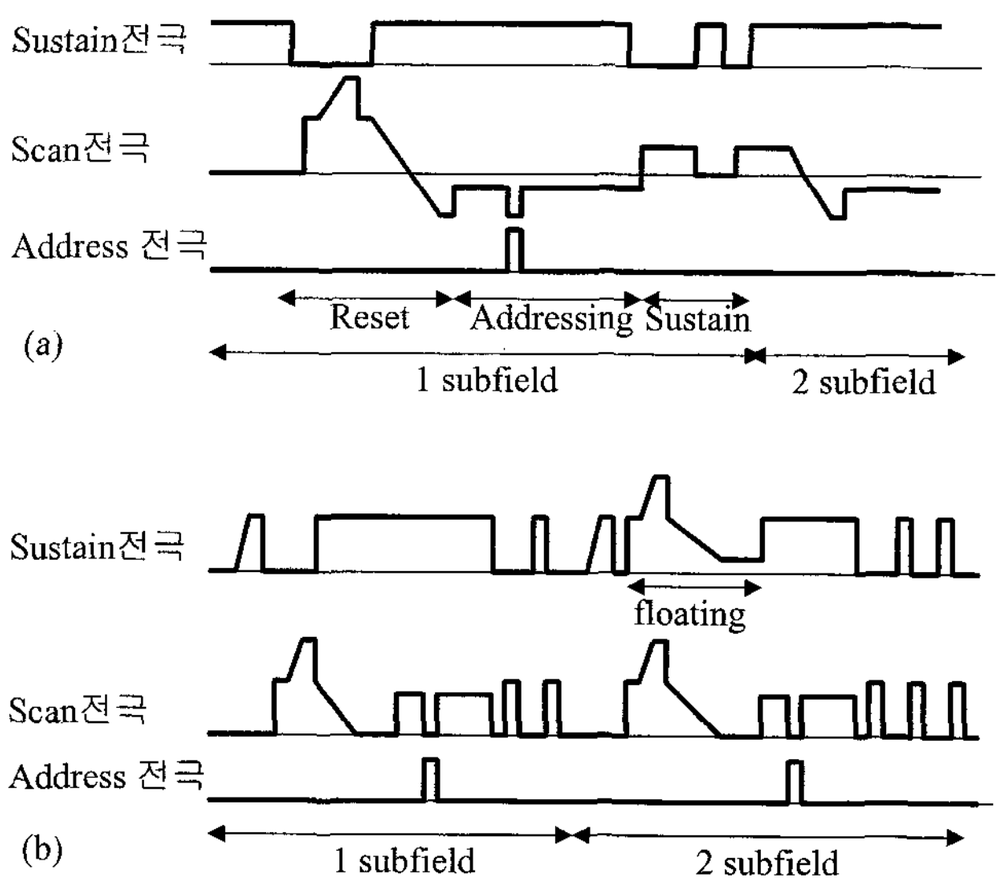


[그림 3] Panasonic사의 Plasma AI 방식의 개념 ;
(a) 휘도 제어, (b) subfield수와 유비 방전 펄스 수

level에서는 subfield의 수를 증가시키고 최대 유지 방전 회수를 감소함으로써 동화 의사 윤곽을 개선하고 소비전력을 제어하고 있다. [그림 3] 이러한 방식에서는 AI을 활용한 PDP 화면은 보다 생동감 있는 화상을 표현할 수 있다.

2. 명암비(Contrast Ratio)의 향상

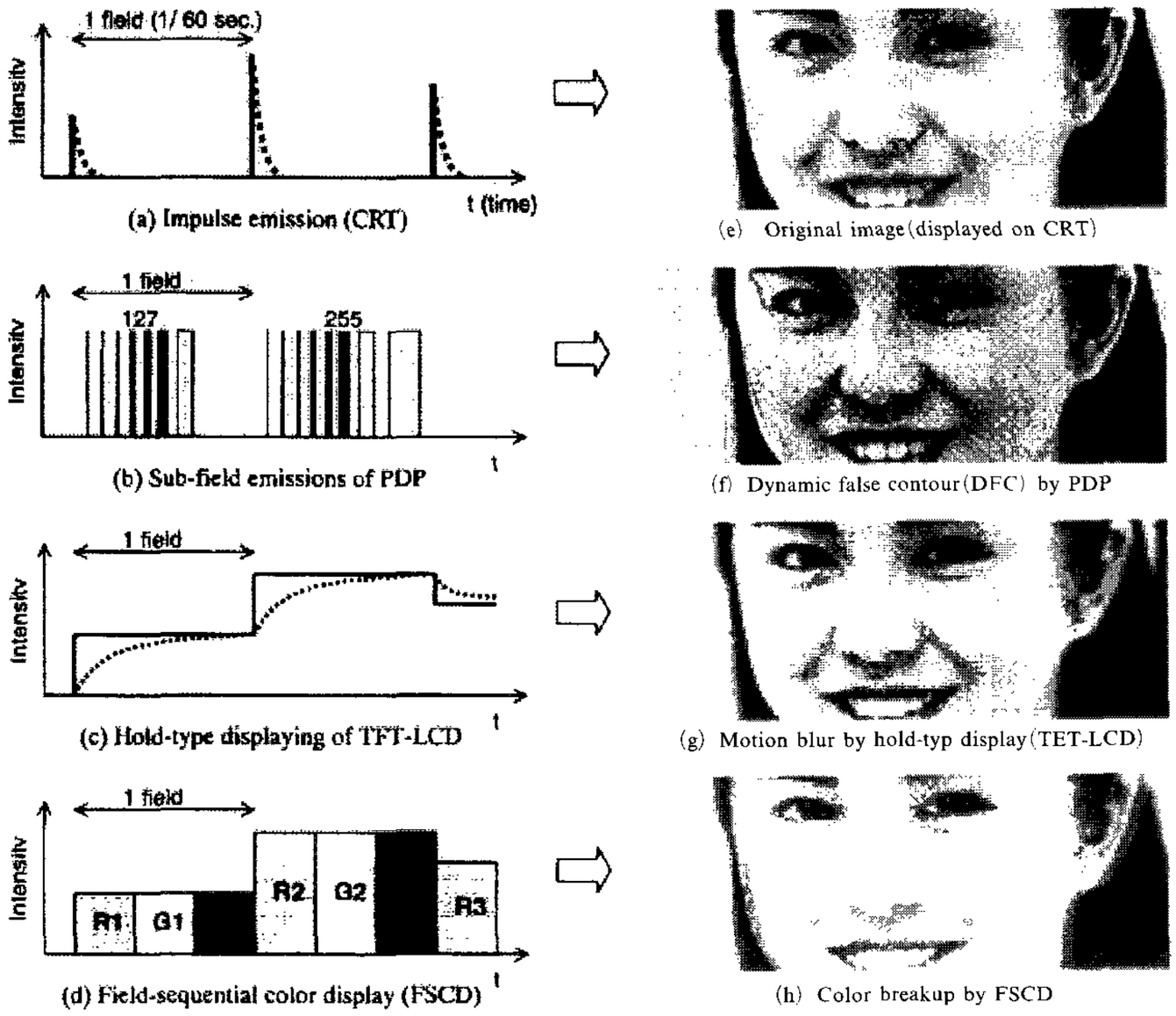
명암비는 디스플레이 소자가 표현할 수 있는 최대 밝기와 최소 밝기의 비를 말한다. PDP의 최소 밝기는 구동 방법에 따라 차이가 있지만 어드레스 기간에 벽전하를 기입하는 방식의 구동에서는 초기화 과정에서 주로 발생한다. AC형의 PDP 구동을 위한 기간에서 초기화 기간은 방전셀의 초기화 및 어드레스 동작을 원활히 수행하기 위한 예비 동작으로 전 방전셀에 걸쳐 동일한 벽전하를 형성한다. 초기의 구동 방법에서 벽전하의 조절을 위한 방전을 사용하였으나 최근에는 초기화 과정에서 Townsend 방전을 이용함으로써 최소 밝기를 줄이는 방법이 일반적이다. L. F. Weber에 의해 제안된 초기화 방식은 매 subfield의 선단부에 약방전을 유도할 수 있는 경사형의 펄스를 인가하여 각 방전셀이 각각의 방전 전압에 적합한 벽전하 분포를 가지도록 함으로써 명암비를 개선하였고[10], 이러한 개념을 바탕으로 더욱 초기화 과정에서 발생하는 휘도를 감소시킬 수 있는 연구가 진행되었다[11]. [그림 4]는 Panasonic사와 부산대에 의해 제안된 명암비 향상을 위한 구동 파형을 나타낸 것이다. [그림 4](a)의 파형은 최초 제 1 subfield에서는 전체 방전셀에 있어 벽전하를 재분포시켜 방전을 행한 후 제 2 subfield 이외에서는 유지방전을 행한 방전셀의 벽전하만을 재분포시킴으로써 초기화 과정의 발광을 억제하는 방식이며, [그림 4](b)의 파형은 초기화 과정에서 발생하는 방전 성분이 주사 전극과 방전 유지 전극 사이의 방전과 주사 전극과 어드레스 전극 사이의 방전으로 이루어지는 점에 착안하여 어드레스 기간에 중요하게 작용하는 주사 전극과 어드레스 전극 사이의 방전은 활성화시키고 주사 전극과 방전 유지 전극 사이의 방전은 억제함으로써 초기화 과정에서 발생하는 발광을 억제하여 명암비를 향상시키는 방식이다.



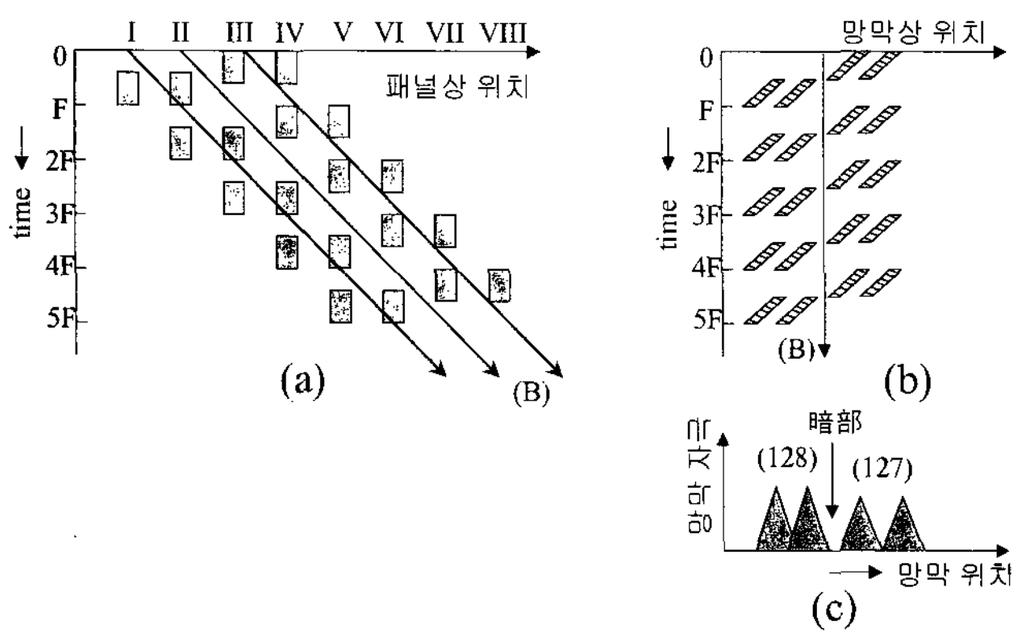
[그림 4] 명암비 향상을 위해 제안된 파형 ;
(a) Panasonic사, (b) 부산대 제안

3. 동화 의사 윤곽의 개선

동화상의 표현에 있어서 디스플레이 소자들은 화상 표현상의 단점이 나타나게 되는데, 이는 PDP에서 뿐만이 아니라 CRT, TFT-LCD 및 LCD, FLC-LCOS, DMD 등 각각의 소자 특성에 따라 서로 다른 양상을 보이게 된다. [그림 5]는 각 소자들의 발광 특성과 이들의 동화상에서의 단점들을 모사한 그림이다[12]. CRT는 impulse 형태의 발광을 보이는데(a) 이러한 경우에는 Flicker형태의 단점이 보일 수 있으나 동화상에서 특별한 화질 감소는 보이지 않는다. 그러나 (b) PDP에서 사용하는 subfield 조합에 의한 휘도 표시 방법은 정지화상의 경우에는 매우 우수한 특성을 보이지만 (f) 관측자의 시점이 이동하는 경우에는 표시장치가 나타내고자 하는 화상이 왜곡되어 보이는 현상이 발생한다. (c) TFT-LCD와 같이 1 화상 필드 동안 발광되는 형태의 소자에서는 (g) motion blur라고 하는 형태의 단점이 관찰되며, (d) LCD, FLC-LCOS, DMD 등과 같이 field-sequential color display 표현 방식을 사용하는 소자들은 color breakup의 단점이 관찰될 수 있다. 이중 PDP의 동영상 표현에서 관찰되는 단점을 동화 의사 윤곽(Dynamic False Contour)이라 하며 이는 화소의 발광시간과 시점의 이동 속도의 곱과 발광의 시간적 비동시성에 의존하게 되며 결과적으로 계조의 왜곡이나 색의 왜곡으로 나타나게 된다. PDP에서 의사 윤곽이 가장 두드러지는 조건인 계조 level 127과 128이 인접한 경우에 대하여 생각하면 CRT에서는 단지 발광 pulse의 크기의 비가 127 : 128이 된다. 그러나 PDP의 경우에는 계조 level 127을 표시할 때는 시간적으로 1 field의 전반에 위치한 bit 1으로부터 bit 7까지 발광이 있고 계조 level 128의 경우에는 후반부의 bit 8 동안에만 발광하여 두 경우 1 field 내에서 발광의 시간적 위치가 크게 차이가 난다. [그림 6](a)는 좌측 2개 화소가 계조 level 128을 우측 2개 화소가 계조 level 127을 지속적으로 발광하며 1 field당 1 화소 pitch씩 움직이는 경우를 나타낸 것이다. 이 때 시점도 경로 (B)를 따라 움직인다고 하면 망막상의 화소의 궤적 및 자극분포는 [그림 6](b)와 (c)로 나타나게 된다. [그림 6](c)에서 알 수 있듯이 계조 level 128과 127 사이에는 암부(暗部)가 나타나게 된다. 또 이와 반대의 경우, 즉 좌측 2개 화소의 계조 level이 127이고 우측 2개의 화소는 128인 경우나 pattern이 왼쪽 방향으로 이동하는 경우에서는 경계부분에 밝은 흐트러짐이 발생하게 된다. 동화 의사윤곽은 발광 시간이 극히 짧은 CRT의 경우에는 발생하지 않으며, 계조의 표현을 위해 시간분할을 이용하는 PDP의 고유의 성질에 기인한 것이다. 단색 계조에 대하여서는 전술한 바와 같이 휘도의 혼동만 발생하나 동일한 원인에 의하여 색의 혼동 형태로 관찰될 수도 있으므로, PDP의 동화 화질의 향상을 위하여 개선해야 할 가장 중요



[그림 5] 디스플레이 소자들에서 관찰될 수 있는 단점들[12]



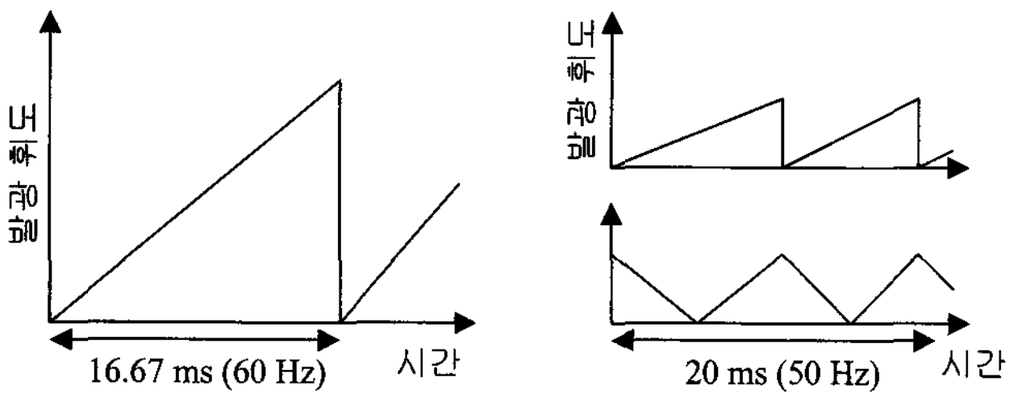
[그림 6] 화소의 발광과 시점이 좌에서 우로 움직이는 경우의 망막 자극

한 문제 중의 하나이다. PDP 동화 의사 윤곽 개선을 위한 대책으로는 ; (1) 휘도 가중치가 큰 subfield의 분할하여 시간적으로 인접한 휘도 가중치 합의 최대값이 작아지게 하는 방법(subfield dividing), (2) 1 필드 내 발광을 균일하게 분포시키는 방법(Qusi-linear PWM), (3) 1 필드 최소 시간 내에 휘도를 분포하는 방법(Time-compressed drving of subfields), (4) 움직임을 미리 연산하여 나타날 수 있는 DFC를 예측 보상하는 방법(Motion compensation) 등이 있다.

그러나 각각의 방법들은 계조의 저하, motion blur의 발생, flicker의 증가, 부가적인 화상 오차 유발 등의 단점이 동반될 수 있으므로 몇 가지 방법을 적절히 혼합 병행하여 사용할 필요가 있다.

4. Flicker 개선 기술

각 국가에 있어서 TV 방송 규격은 동일하지 않고 몇 개의 표준으로 나누어 진다. PDP의 주요 생산국인 일본, 한국과 북미 지역은 60 Hz의 refresh rate을 가지는 NTSC를 표준으로 하고 있으며, 유럽 지역은 50 Hz의 refresh rate을 가지는 PAL 또는 SECOM 방식을 채택하고 있다. 초기 NTSC를 목표로 만들어진 PDP는 PAL 또는 SECOM의 50 Hz 화상 표현 시 60 Hz 구동시 보이지 않는 화질상의 저하가 나타나게 된다. 일반적으로 PDP가 subfield 조합에 의한 휘도 표현 방법을 사용하기 때문인데 발광 중심의 변화가 관찰자의 시각에 깜빡임의 형태로 느껴지는 것이다. 이는 1 subfield 내에 발광 강도의 분포가 단조 증가 또는 단조 감소 형태로 배치된 때에 심하게 나타난다. 예를 들어 일반적인 subfield의 휘도 가중치가 1-2-4-8-16-32-64-128일 경우 128의 휘도만이 시간적으로 반복하여 표시되는 경우에는 CRT에서의 flicker 발생 조건과 유사한 조건이 형성되며, 128의 가중치를 인접한 두 개의 64 발광 강도로 분할하는 경우에도 개선을 기대하기는 어렵다. 그러나 각 휘도 가중치를 가지는 subfield를 적절히 배열한 경우 flicker를 개선할 수 있다. 예를 들어 Philips는 각 계조를 조합할 수 있는 몇 가지의 조합 방법을 구비하여 subfield의 선택을 변화시키는 방법에 대하여 보고하였으며[13], FHP는 가중치가 다른 subfield의 배열을 변화시키는 방법 중 일부 subfield의 묶음을 1 subfield 내의 전후에 배치함으로써 flicker 저감할 수 있음을 보고한 바 있다[14]. 일반적인 50 Hz flicker 저감 방법은 각 subfield의 발광 분포의 단조성을 제거하는 것인데 [그림 7] (a)는 일반적인 60 Hz 구동에서의 발광



[그림 7] (a) 60 Hz 구동시,
(b) 50 Hz Flicker 저감을 위한 ; 발광 휘도 분포 예

휘도의 분포를, (b)는 50 Hz 구동시 Flicker 저감을 위한 개선 발광 분포를 나타낸 것이다. 1 subfield 내의 발광중심이 1개 이상으로 배치, 구성된 경우에는 해서 실제 표현되고 있는 50 Hz의 화상의 신호가 그 이상의 주파수를 가지는 발광 휘도의 표현으로 보이게 함으로써 flicker를 저감시킬 수 있다.

Ⅲ. 맺음말

이상과 같이 PDP의 고화질과 관련된 주요 연구 분야는 휘도의 향상, 명암비 향상, 동화 화질의 개선 등이 있다. 현재 PDP는 거듭된 기술 발전을 통하여 현재 성능면에서 CRT에 상당하는 수준에 이르러 대형 평판 디스플레이의 중요한 축으로 자리매김하고 있다. 종래 PDP의 주요 특허 출원 기술이 제조, 공정, 구조 등의 내용이었던 반면 근래 들어서는 고화질화와 관련된 분야에 집중되고 있는 사실에서 알 수 있듯이, PDP 기술은 본격적인 성숙 단계에 들어서고 있다.[15] 제조 공정 기술의 향상 및 고효율화를 통한 소비전력의 저감, 저가격화 뿐만 아니라 화질의 향상에 대한 지속적인 연구 개발을 통하여 대형 디스플레이 시장에서의 PDP 경쟁력은 더욱 배가되리라 생각된다.

참 고 문 헌

[1] Masao Sugimoto, "Multi Media and Display in the 21th Century," in *Proc. IDW '01*, pp. 3-6, 2001

[2] Bruce Berkoff, "The Display Centric Home and Office of Tomorrow," in *Proc. Eurodisplay '02*, pp. 11-14, 2002

[3] K. Yoshikawa, *et al.*, "A Full Color AC Plasma Display with 256 Gray Scale," in *Proc. Japan Display'92*, pp. 605-608, 1992

[4] Y. Kanazawa, et al., "High Resolution Interlaced Addressing for Plasma Display," in *SID '01 Digest*, pp. 1236-1239, 2001

[5] T. W. Choi, S. H. Kang, "Plasma Display Panel and a driving Method Thereof," U. S. patent No. 6,281,281, LGE, 2001

[6] K. Takayama, *et al.*, "Development of a Picture-Adaptive Control Technique for High Definition PDP with the Delta Tri-color Arrangement Cell Structure," in *Proc. IDW '01*, pp. 789-792, 2001

[7] Toshihiro Yoshioka, et al., "A high luminance and high luminous ef iciency AC-PDP using high Xe-content gas mixture," in *Proc. IDW '00*, pp. 611-614, 2000

[8] C. Koshio, *et al.*, "New high luminance 50" ac-PDPs with an Improved Panel Structure using T-shaped Electrodes & Waffle structure Ribs," in *Proc. IDW '01*, pp. 781-784, 2001

[9] M. Kasahara, *et al.*, "New Drive System for PDPs with Improved Image Quality : Plasma AI," in *SID '99 Digest*, pp. 158-161, 1999

[10] L. F. Weber, "Plasma display device challenges," in *Proc. Asia Display '98*, pp. 15-23, 1998

[11] C. H. Park, et al., "A New Driving Method to Improve Dark Room Contrast Ratio in AC Plasma Display Panel," in *Proc. Eurodisplay '02*, pp. 707-710, 2002

[12] Taiichiro Kurita, "Temporal Image Artifacts on PDPs and Their Improvement Methods," in *Proc. IDW '01*, pp. 857-860, 2001

[13] B. Salters, R. van Dijk, "Reduction od Large Area Flicker in Plasma Display Panels," in *SID '01 Digest*, pp. 1098-1101, 2001

[14] H. Kuriyama, et al., "50-Hz Flicher Reduction for PDP and Evaluation System Development," in *SID '01 Digest*, pp. 1102-1105, 2001

[15] 太田 恒明, "PDP特許出願技術動向," 제30회 플라즈마 디스플레이 기술토론회, pp. 1-10, 2001