

A Study on the Contrast Ratio Improvement of Surface Discharge AC PDP

安 楊 基* · 尹 東 漢**
(Yang-Ki An · Dong-Han Yoon)

Abstract - This paper proposes a method to drive an AC plasma display panel(PDP) with a significantly improved contrast ratio. In the proposed method, during the first sub-field of one frame, all PDP cells are reset by the ramp waveform, and during the other sub-fields, only the cells turned on in the previous sub-field are reset. No light is emitted during the reset period of every sub-field except the first sub-field. For a 10-bit picture, the luminance of the dark level for the proposed method is 10 times lower than that for the conventional method, in which the ramp waveform for the reset is used in every sub-field. Accordingly, the contrast ratio for the proposed method is 10 times higher than that for the conventional method. For the 10-bit picture, the measured contrast ratio was about 3080:1 for the proposed method and about 285:1 with the conventional method, a result the contrast ratio has been increased in 10.8 times. This result shows that the proposed method can realize an image with high contrast ratio.

Key Words : PDP, Contrast, Sub-field, Frame, Cell

1. 서 론

차세대 대화면 평판 디스플레이장치인 PDP(Plasma display panel)는 화면의 크기에 관계없이 구동회로를 포함한 제품의 두께가 거의 10cm 미만이고, 40인치의 경우 중량이 18kg 정도 밖에 되지 않아 벽에 걸 수 있을 만큼 가볍다. 이러한 PDP는 대화면 및 초박형을 요구하는 현대의 디지털 멀티미디어의 요구에 부합하는 것으로서, 대화면의 TV, 모니터, HDTV(High definition TV)영역으로 급속히 발전하고 있다[1].

PDP는 전계 인가 구동방법에 따라 직류형(DC)^[2]과 교류형(AC)^[3]으로 나뉘게 된다. DC 구동 방식의 경우는 방전전극이 방전공간에 직접 노출되어 전도 전류가 전극을 통해 직접 흐른다. 반면에 AC 구동 방식의 경우는 방전전극이 유전체로 덮혀 있어 방전에 의해 형성된 하전입자가 벽전하로서 유전체층에 쌓이게 된다^[3]. 이러한 벽전하에 의해 벽전압이 형성되고 외부 전위의 극성을 교번으로 인가하면 이 전압과 벽전압이 합해져서 공간전압이 되어 방전을 유지할 수 있게 된다. 이러한 현상을 기억기능(Memory function)이라 한다^[4]. 현재 대부분의 PDP는 AC 구동 방식을 사용하고 있다. AC PDP는 유전체를 매개로 한 글로우방전에 의해 발생한 진공 자외선이 적색(Red), 녹색(Green), 청색(Blue) 형광체를 여기 시켜 나타나는 가시광을 제어하여 화상을 표시한다. 그리고 화상 표시에 필요한 계조 표시는 방전 펄스수의

제어에 의해 가능하다^[5].

AC PDP의 구동방식에는 어드레스 구간(Addressing period)과 유지 구간(Sustain period)을 분리하여 구동하는 ADS(Address display separated)방식^[6-8], 어드레스 방전이 유지방전 펄스의 틈 사이에서 일어나는 AWD(Address while display)방식^[9] 등이 있다. 일본과 국내의 각 대학 연구소와 회사에서 이러한 구동방식을 이용하여 고효율, 고해상도, 고화질, 고콘트라스트 및 저가격화의 PDP를 만들기 위해 많은 연구를 진행하고 있다.

본 논문에서는 AC PDP를 구동하기 위해 가장 보편화되어 있는 ADS 구동방식을 근거로 하여 연구하였다. 이것은 한 프레임(Frame)을 여러 개의 서브필드(Sub-field)로 나누고, 각 서브필드는 리셋구간(Reset period), 어드레스구간, 유지구간으로 나눈다. 그리고 리셋펄스는 Fujitsu에서 사용하고 있는 구형파, 지수파가 있는데 구형파로 강방전을 일으켜 벽전하를 분포시키고 다시 지수파로 약방전을 일으켜 벽전하를 소거한다. 그리고 Matsushita에서 사용하고 있는 램프파가 있는데 이는 인가전압을 서서히 상승시켜 약방전을 일으키게 하여 벽전하를 분포시켰다가 다시 전압을 서서히 하강시켜 벽전하를 소거하며, 현재 대부분의 회사가 이 방법을 채택하고 있다. 본 논문에서는 리셋구간에 램프파를 이용하였으며, 한 프레임 내에 여러 개의 서브필드중 첫 번째 서브필드의 리셋기간에만 램프파를 인가하고, 나머지 서브필드는 Selective erase 방식으로 유지방전이 끝난 뒤 세폭 소거 기간을 두어 유지방전을 실행한 셀(Cell)들만 초기화하여 고콘트라스트 실현을 위한 구동 파형에 대해 연구하였다. 이로 인해 어두운 화면에서의 계조 표시를 종래에 사용한 구동 파형에 비해 확실하게 표현 할 수가 있었다. 종래에는 모든 서브필드마다 리셋구간에 램프파를 인가하였는데, 이것은 모

* 正 會 員 : 金 烏 工 大 電 子 工 學 科 博 士 課 程

** 正 會 員 : 金 烏 工 大 電 子 工 學 科 正 教 授 · 工 博

接 受 日 字 : 2002年 6月 5日

最 終 完 了 : 2002年 9月 3日

든 서브필드마다 초기화 방전이 일어나기 때문에 어두운 화면에서는 Background 휘도가 높게 나타나 콘트라스트 비율을 저하시키는 단점을 가지고 있다.

2. 구동 파형 및 회로

2.1 종래의 구동 파형

그림 1은 종래에 사용된 구동 파형이며 Matsushita에서 원천 특허를 갖고 있는 구동 파형이다. 이 구동 파형의 가장 큰 장점은 리셋구간에 램프파를 사용한 것이다. 램프파는 인가 전압을 서서히 상승시켜 약방전을 일으키게 하여 벽전하를 형성시켰다가 다시 전압을 서서히 하강시켜 벽전하를 소거한다. 이는 R/G/B 셀간의 전압 차이가 거의 없고, 처음에 켜지는 셀과 나중에 켜지는 셀간의 전압차이가 크지 않다는 장점을 가지고 있어, 현재 대부분의 회사가 이 방법을 채택하고 있다. 구동 파형을 살펴보면, 리셋구간에서는 필드 또는 프레임이 끝난 후 연속되는 다음 필드 또는 프레임에 주는 영향을 최대한 억제하기 위하여 전화면 기입 방전과 전화면 소거 방전을 통하여 전 셀을 균일한 상태로 만들어준다. 이렇게 함으로써, 어드레스구간에 기입 에러를 방지하여 안정된 어드레스 방전을 실현할 수 있게 된다.

어드레스구간에서는 표시하고자 하는 셀을 모든 주사라인(Scan line)에 대하여 순차적으로 선택하는 단계로서 선택적 기입(Selective writing)방식으로 셀을 선택하게 된다. 유지구간에서는 어드레스구간에서 선택된 셀(벽전하가 축적되어 있음)에 외부의 유지 펄스를 인가하여(벽전압+외부인가 전압) 유지방전을 지속시키는 단계로서 화면의 밝기와 관련된 구간이다. 이러한 종래의 구동 파형은 모든 서브필드마다 리셋기간에 높은 전압(약 420V)의 램프파를 인가하기 때문에 모든 서브필드에서 초기화 방전이 일어난다. 따라서 어두운 화면에서는 Background 휘도가 상당히 높게 나타나고, 콘트라스트 비율을 저하시키는 단점을 가지고 있다. 따라서 본 논문에서는 이러한 단점을 보완하기 위해 그림 2와 같은 구동 파형을 이용하여 콘트라스트를 개선하였다.

그림 1 종래의 구동 파형

Fig. 1 The driving waveform of the conventional

2.2 고콘트라스트 실현을 위한 구동 파형

그림 2는 고콘트라스트 실현을 위해 본 논문에서 사용한 구동 파형의 모형을 나타내었다. 첫 번째, 리셋구간에서 Y전극에는 Rising slope을 통하여 방전경로에 따라 약방전이 일어나서 부(-)의 벽전하를 유전체 표면에 형성시키며, 이때 X전극과 Data 전극에는 정(+)의 벽전하가 쌓이게 된다. 그리고 Rising slope 종료 후 전극 전체 영역에서의 벽전하 형성이 종료된다. Falling slope 시 X전극의 V_x 전압으로 인해 Y전극과 X전극이 중화 방전을 실시하게 되는데, 이때 약방전이 일어나며 Rising slope때 형성되었던 벽전하는 Falling slope을 Ground 전위 이하까지 Down시킨다. 어드레스구간에서 안정적으로 셀을 선택하기 위해 불필요한 벽전하를 최대한 감소시켜 아주 적은 양의 벽전하를 유전체 표면에 형성시키며, X전극에는 부의 벽전하가 쌓이고 Data 전극에는 앞에서 일어났던 방전에 상관없이 정의 벽전하가 그대로 쌓이게 된다. 두 번째, 어드레스구간에서는 Ground 전위 이하까지 Falling slope을 수행하고 난 뒤 Ground 전위 이하에서 스캔을 시작한다(셀 선택). 약 70V의 스캔 전압(V_y)과 약 57V의 데이터 전압(V_a)으로 선택적 기입 방식에 의해 셀을 선택하게 된다. 그리고 Y전극에는 정의 벽전하가 쌓이고 X전극과 Data 전극에는 부의 벽전하가 쌓이게 된다. 이때 Ground 전위 이하에서 스캔을 하는 이유는 두 번째 서브필드에서부터 마지막 서브필드까지는 리셋구간에 선택적 소거(Selective erasing)를 수행하기 때문에 어드레스구간에서 안정적으로 셀을 선택하기 위한 목적이다. 세 번째, 유지구간에서는 어드레스구간에서 선택된 셀에 대해 유지방전을 실행해야 하는데 제일 처음 Y전극에 약 5.6 μ s의 긴 펄스(약 180V)를 인가하여 안정적으로 유지방전을 수행한 뒤 그 다음부터는 X전극과 Y전극에 교번으로 약 2 μ s의 펄스 전압을 인가하여 유지방전을 수행한다. 그리고 Y전극의 마지막 유지방전에서는 짧은 펄스(약 1 μ s)를 인가하여 세폭 소거를 실행한다. 이것은 펄스폭이 짧기 때문에 방전이 일어난 뒤 벽전하가 다시 형성될 시간이 부족하여 유전체층에 쌓이는 벽전하를 최대한 억제한다. 이렇게 해서 첫 번째 서브필드에서 유지방전을 실행한 셀에 대해서만 두 번째 서브필드에서부터 마지막 서브필드까지 리셋구간에서 안정적으로 리셋을 실행할 수 있다.

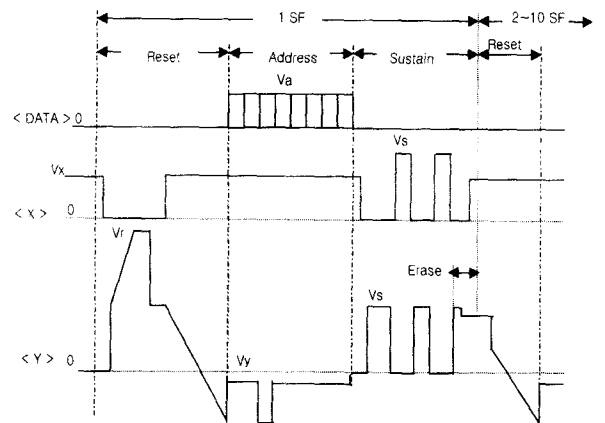


그림 2 고콘트라스트를 위한 구동 파형의 모형도

Fig. 2 The schematic diagram of driving waveform with high contrast ratio

3. 실험 및 결과

3.1 리셋구간에서의 광 출력 측정

그림 3은 본 논문에서 고콘트라스트를 실현시킨 구동 파형에 대한 광 출력을 측정한 그래프이다. 첫 번째 서브필드의 리셋구간에서 측정된 광 출력으로써, 램프 상승구간의 처음에 광이 크게 출력되는 것을 볼 수 있으며 Rising slope이 종료하는 시점까지 광이 계속 출력되면서 점차 줄어드는 것을 알 수 있다. 이것은 램프 파가 계속 상승하면서 패널의 무수히 많은 셀들이 상승구간에 계속 약방전을 하고 있다는 것을 보여 주고 있다. 그림 4는 두 번째 서브필드의 리셋구간에서의 광 출력을 측정한 그래프로써, 그림 3과 비교했을 시, 광이 출력되지 않는 일직선을 보여주고 있다. 이것은 바로 첫 번째 서브필드에서의 리셋구간에서만 광이 출력되고, 나머지 서브필드에서는 광이 출력되지 않음을 말해준다. 종래의 구동 파형에서는 모든 서브필드에서 광이 출력되므로 인해 Background 휘도가 높아 콘트라스트 비율을 저하시켰다. 하지만 본 논문에서 사용한 구동 파형은 한 프레임 내 10개의 서브필드를 사용할 때, 첫 번째 서브필드에서만 광이 출력되므로 인해 종래의 구동 파형에 비해 약 10배 정도의 Background 휘도가 낮아졌다.

3.2 콘트라스트 비율 측정

표 1은 종래의 구동 파형에 대해 휘도를 측정된 표이다. 측정 조건을 보면 pattern은 White로써, 1%의 Window size, 휘도 측정 장비는 미놀타 CS-1000으로 입력 신호를 0~100% IRE(Institute of Radio Engineers)의 level로 인가하면서 각각의 휘도를 측정하였다. Set 1은 입력신호가 0% IRE(Black 화면)일 때 휘도는 1.14이고, 입력신호가 100% IRE(White 화면)일 때 휘도는 325.3이다. 이 경우 콘트라스트 비율은 약 285:1이다. Set 2는 0% IRE일 때 휘도는 1.18이고, 100% IRE일 때는 315.5이며 콘트라스트 비율은 약 267:1이다. Set 3은 0% IRE일 때 휘도는 1.22이고, 100% IRE일 때는 320.4이며 콘트라스트 비율은 약 262:1이다.

표 2는 본 논문에서 고콘트라스트를 실현시킨 구동 파형에 대한 휘도를 측정된 표이며, 측정조건은 표 1에서 측정된 조건과 동일하다. Set 1은 0% IRE일 때 휘도는 0.12이고, 100% IRE일 때는 369.8이며 콘트라스트 비율은 약 3080:1이다. Set 2는 0% IRE일 때 휘도는 0.14이고, 100% IRE일 때는 360.7이며 콘트라스트 비율은 약 2580:1이다. Set 3은 0% IRE일 때 휘도는 0.14이고, 100% IRE일 때는 364.7이며 콘트라스트 비율은 약 2600:1이다. 종래의 구동 파형에서 콘트라스트 비율이 가장 높은 Set 1의 285:1과 본 논문에서 사용한 구동 파형에서 콘트라스트 비율이 가장 높은 Set 1의 3080:1을 비교해 보면, 본 논문에서 사용한 구동 파형의 콘트라스트 비율이 종래의 구동 파형 보다 약 10.8배정도 높다. 이로 인해 고콘트라스트를 실현시켰다. 그림 5는 종래의 구동 파형을 적용하여 실현시킨 42인치 PDP이며, 그림 6은 본 논문에서 사용한 구동 파형을 적용하여 고콘트라스트를 실현시킨 42인치 PDP이다. 256 그레이 패턴을 입력했을 시, 그림 5와 그림 6을 비교하면 그림 5의 어두운 부분이 그림 6 보다 훨씬 넓은 것을 알 수가 있다. 이는 그림 6이 black 계조의 표현이 그림 5보다 표현이 훨씬 잘 된다는 것을 의미하며, 또한 콘트라스트가 높다는 것을 의미한다.

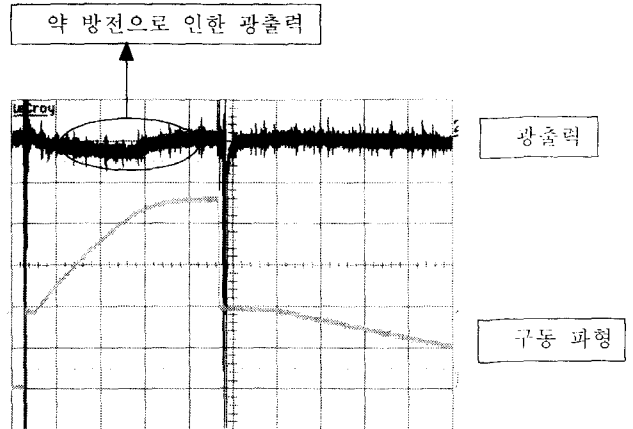


그림 3 램프리셋 파형 대비 광 출력
Fig. 3 Ramp reset waveform vs light emission

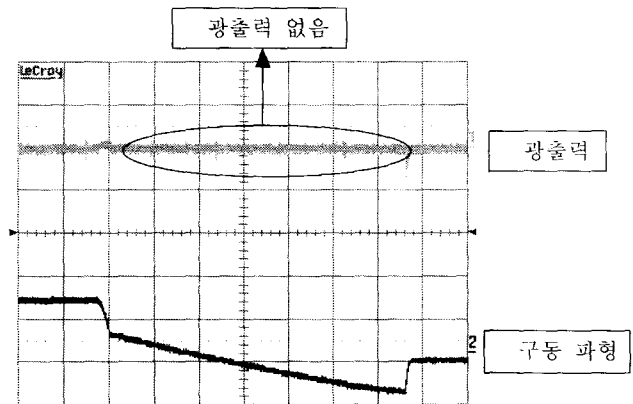


그림 4 Selective reset 파형 대비 광 출력
Fig. 4 Selective reset waveform vs light emission

표 1 종래의 구동 파형에 대한 휘도 측정
Table 1 Luminance measurement on the driving waveform of the conventional

IRE \ SET	0	20	40	60	80	100
1	1.14	30.3	87.3	143.4	215	325.3
2	1.18	28.4	83.5	140.5	202.4	315.5
3	1.22	31.2	90.6	141.3	210.3	320.4

표 2 고콘트라스트를 실현시킨 구동 파형에 대한 휘도 측정

Table 2 Luminance measurement on the driving waveform with high contrast ratio

IRE SET	0	20	40	60	80	100
1	0.12	11.46	53.05	121.9	234.5	369.8
2	0.15	12	54.2	120	220.5	360.7
3	0.14	11.8	54	121	224.3	364.7

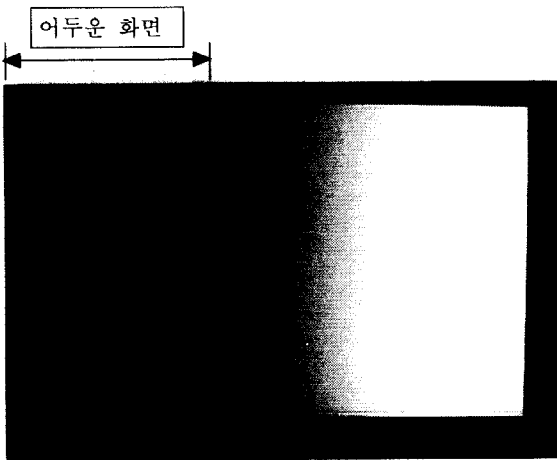


그림 5 종래의 42인치 PDP
Fig. 5 42-inch PDP of the conventional

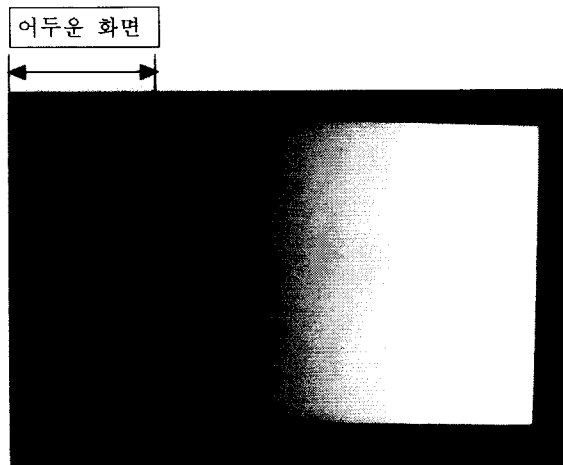


그림 6 고콘트라스트를 실현시킨 42인치 PDP
Fig. 6 42-inch PDP with high contrast ratio

4. 결 론

본 논문에서는 AC PDP를 구동하는데, 가장 보편화되어 있는 ADS 구동방식을 이용하였다. 리셋구간에 램프파를 이용하였으며, 한 프레임 내에 여러 개의 서브필드중 맨 처음 서브필드의 리셋기간에만 램프파를 인가하고, 나머지 서브필드는 Selective reset 구간을 두어 유지방전을 행한 셀 들만

초기화하여 고콘트라스트 실현을 위한 구동 파형에 대하여 연구하였다. 그리고 종래에 사용되어진 구동 파형과 본 논문에서 사용한 구동 파형에 대하여 비교 검토 하였다.

첫 번째 서브필드에서의 리셋구간에서만 램프파에 의해 광이 출력되고, 나머지 서브필드의 리셋구간에서는 광이 출력되지 않음을 확인하였으며, 이로 인하여 고콘트라스트를 실현하였다. 이는 기존의 구동 파형에 비해 어두운 화면에서의 Background 휘도가 약 10배정도 낮음을 보여준다. 그리고 종래의 구동 파형에서 측정된 285:1의 콘트라스트 비율과 본 논문에서 사용한 구동 파형에서 측정된 3080:1의 콘트라스트 비율을 비교해보면 약 10.8배정도 높아졌다.

본 연구 결과로 인해 국내에서도 고콘트라스트 실현이 가능한 PDP를 개발할 수 있는 기술수준에 도달하였으며, 향후 상품화를 위한 추진을 진행하고 있다.

감사의 글

본 연구는 2002년도 (주)UPD의 지원에 의하여 이루어진 연구로서, 관계 부서에 감사 드립니다.

참 고 문 헌

- [1] 황기웅의 7명, "디스플레이공학II", 청범출판사, pp.7-15, 2000. 9.
- [2] Y. Takano, et al., "Late-News paper: A 40-in. DC-PDP with New Pulse-Memory Drive Scheme", SID'94 Digest, pp.731-734, 1994.
- [3] T. Shinoda, et al., "Surface-Discharge PDP with 3 electrodes", SID'84 Digest, 1984.
- [4] Lawrence E. Tannas, Jr. "Flat-Panel Displays and CRTs", New York: Van Nostrand Reinhold Company, 1985.
- [5] 나가오가게이신, "플라즈마 표시 장치의 그레이 스케일 제어 방법 및 제어장치", 공개특허 공보 95-15187, 1995. 6. 16.
- [6] T. Shinoda, A. Ohtsuka, T. Hirose, A. Niinuma, "Green Surface-Discharge Plasma Decode Displays", 86 International Display Research Conference, pp.51-54, 1985.
- [7] S. Yoshikawa et al, "Full-color AC Plasma Display with 256 gray scale", Japan Display, pp.605-608. 1992.
- [8] Tsutae. Shinoda, "Method and a circuit for gradationally driving a flat display device", United States Patent 5541618, 1996. 6. 30.
- [9] H. Homma, K. Totoki, K. Igarashi, S. Mikoshiba, H. Asai, and N. Kikuchi, "Luminance improvement of PDPs by an extension of light-emission duty to 90% with an HDTV capability", IDRC'97, pp.285-288, 1997.
- [10] Larry F. Weber, "Power efficient sustain drivers and address drivers for plasma panel", United States Patent 5081400, 1992. 7. 14.

저 자 소 개



안 양 기 (安 楊 基)

1971년 4월 16일생. 1997년 금오공대 전자공학과 졸업. 2000년 동 대학원 전자공학과 졸업(공학석사). 2000년~현재 동 대학원 전자공학과 박사과정, (주)UPD 연구원

Tel : 031-631-9918, Fax : 031-631-9916

E-mail : anyangki@updkorea.com



윤 동 한 (尹 東 漢)

1945년 1월 6일생, 1968년 광운대학교 전자공학과 졸업. 1980년 명지대학교 전자공학과 졸업(공학석사), 1987년 명지대학교 전자공학과 졸업(공학박사). 1979년~현재 금오공과대학교 전자공학과 교수.

Tel : 054-467-4323, Fax : 054-467-4321

E-mail : ydh@knut.kumoh.ac.kr