

# (Sr<sub>0.9</sub>Ca<sub>0.1</sub>)TiO<sub>3</sub> 세라믹 박막의 열처리온도에 따른 특성

論文

51C-11-3

## Properties with Annealing Temperature of (Sr<sub>0.9</sub>Ca<sub>0.1</sub>)TiO<sub>3</sub> Ceramic Thin Film

蘇秉文\* · 曹春男\*\* · 中喆基\*\*\* · 金鎮士\*\*\* · 金忠赫<sup>§</sup>

(Byung-Moon So · Choon-Nam Cho · Cheol-Gi Shin · Jin-Sa Kim · Chung-Hyeok Kim)

**Abstract** - The (Sr<sub>0.9</sub>Ca<sub>0.1</sub>)TiO<sub>3</sub>(SCT) thin films were deposited on Pt-coated electrode (Pt/TiN/SiO<sub>2</sub>/Si) using RF sputtering method. The composition of SCT thin film deposited on Si substrate at room temperature is close to stoichiometry(1.081 in A/B ratio). The maximum dielectric constant of SCT thin film was obtained by annealing at 600°C. The temperature dependence of dielectric loss showed a value within 0.02 in temperature ranges of -80~+90°C. The capacitance characteristics showed a stable value within ±4%. The drastic decrease of dielectric constant and increase of dielectric loss in SCT thin films was observed at the frequency above 200kHz.

**Key Words** : Thin Film, Substrate, Annealing, Dielectric Constant, Dielectric loss

### 1. 서 론

최근에 전기·전자회로 소자의 소형화가 빠르게 진행되고 있으며, 이러한 과정에서 세라믹 박막은 경박 단소화의 요구에 부응할 뿐만 아니라 세라믹 벌크(bulk)에서는 가질 수 없는 독특한 열적, 전기적, 자기적 및 광학적인 우수한 특성을 나타낸다.[1] 근래에는 반도체 기술의 향상으로 소자의 고집적화가 이루어지고 있으며 반도체 기술을 대표하는 DRAM 소자에 있어서도 미세화에 의한 고집적화가 촉진되고 있다. 또한 DRAM 동작전압이 점차 낮아짐에 따라 필요한 충전용량을 증가시키기 위해서는 유전박막의 두께 감소, 캐패시터 면적의 증가 그리고 고유전율 재료의 도입이 이루어져야 한다. 캐패시터 면적을 증가시키는 방법으로 트랜지스터와 캐패시터를 3차원적으로 공간상에 배치하면 평면 배치에 비해 각소자의 면적을 넓게 확보할 수 있다. 4Mbit 이상의 DRAM에서는 캐패시터 구조가 트랜치(trench) 또는 스택(stack)형 등의 셀 구조로 형성되며, 64Mbit과 256Mbit 이상에서는 종래의 이들 구조보다 더 복잡한 구조가 요구되고 있다.[2,3] 그러나 새로운 구조를 갖는 셀은 실제 양산에 있어서는 재현성, 신뢰성 및 제조단계 등의 문제가 심각해진다. 또한 충전 용량을 늘리는 또 다른 방법은 고유전율의 유전체 박막을 사용하는 것이며, 이를 사용함으로써 셀(cell)구조 및 공정을 간소화할 수 있어서 최근에 이 분야에 대한 연구가 많이 이루어지고 있다. 이런 고유전율 절연막으로 사용될 수 있는 고유전체 재료로는 Ta<sub>2</sub>O<sub>5</sub>, BaTiO<sub>3</sub>, SrTiO<sub>3</sub>, (Ba<sub>1-x</sub>Sr<sub>x</sub>)TiO<sub>3</sub>(BST),

PbTiO<sub>3</sub> 등이 있다.[4,5] 이중에서도 SrTiO<sub>3</sub>는 상온에서 입방 정페로브스카이트 구조로 매우 높은 유전율( $\epsilon_r=320$ )을 가지며, 낮은 유전체 전이온도( $T_c=108[K]$ )를 갖기 때문에 정전용량의 온도에 따른 변화가 적다. 또한 안정된 조성의 박막을 제조하기가 비교적 용이하므로 차세대 유전 박막 재료로 많은 관심이 모아지고 있다.[6]

따라서 본 연구에서는 SrTiO<sub>3</sub>계 세라믹의 Sr의 일부를 정전용량의 온도 특성면에서 우수한 Ca로 치환시켜 RF 스퍼터링법을 이용하여 (Sr<sub>0.9</sub>Ca<sub>0.1</sub>)TiO<sub>3</sub>(SCT) 세라믹 박막을 실온에서 증착한 후, 열처리 온도에 따른 특성을 고찰하고자 한다.

### 2. 실험

#### 2.1 SCT 박막 제조

본 실험에서는 구조적 및 전기적 특성이 안정하고 우수한 것으로 알려진 SrTiO<sub>3</sub>계 세라믹 SCT의 타켓을 만들어 RF 스퍼터링법을 이용하여 실온에서 박막을 제조하였다. 제조된 박막은 전기로에서 300~800[°C]로 30분 동안 열처리하였다. 실험에 사용된 기판은 비저항값이 1.5~3[Ωcm]인 P-type 실리콘 웨이퍼에 Pt/TiN/SiO<sub>2</sub>를 증착한 기판을 사용하였으며, 사양은 SiO<sub>2</sub>-4000[Å], TiN-2000[Å], Pt-2000[Å] 등이다. 실리콘 웨이퍼는 10×10[mm]으로 절단하여 초음파 세척함으로써 표면에 잔류하는 불순물을 완전히 제거하였으며, 표 1에 증착시 SCT 박막에 대한 스퍼터링 조건을 나타내었다. 상부 전극(top electrode)은 스퍼터링법을 이용하여 직경 1[mm]로 백금(Pt)을 2000[Å]의 두께로 증착하여 사용하였다.

#### 2.2 측정

열처리하여 얻은 SCT 박막에 대한 결정립의 크기 및 표면상태 등을 관찰하기 위하여 주사 전자 현미경(Scanning

\* 正會員: 益山大 電氣科 教授 · 工博

\*\* 正會員: 光云大 電氣工學科 博士課程

\*\*\* 正會員: 光云大 電氣工學科 · 工博

§ 正會員: 光云大 電氣工學科 教授 · 工博

接受日字: 2002年 5月 27日

最終完了: 2002年 10月 14日

Electron Microscopy, SEM)을 이용하여 관찰하였다. 또한 증착된 박막의 정량분석을 하기 위하여 EPMA(Electron Probe Micro Analysis)을 이용하였고, 열처리온도에 따른 결정구조의 변화를 관찰하기 위하여 X-선 회절분석법(X-ray Diffraction, XRD)를 이용하였다. 시편의 두께는 ellipsometer (GAERTNER, L116C)를 사용하여 측정하였으며, 대략 1500 Å 이었다.

표 1 SCT 박막의 스퍼터링 조건

Table 1 Sputtering conditions of SCT thin film

Target(2inch)	SCT
Substrate	P-type Pt/TiN/SiO <sub>2</sub> /Si(100)
Base pressure	5 × 10 <sup>-6</sup> [Torr]
Working pressure	2 × 10 <sup>-2</sup> [Torr]
RF power	140 [W]
Sputtering gas	Ar(80%) : O <sub>2</sub> (20%)
Target-Substrate distance	45 [mm]
Deposition time	80 [min]

또한 열처리된 시편의 유전상수(Dielectric Constant)는 Video Bridge 2150를 이용하여 온도범위 -150~200[°C]에서 정전용량을 측정한 후 식 (1)에 의하여 계산하였다. 유전상수의 측정장치에 대한 개략도를 그림 1에 나타내었다. 정전용량의 주파수 특성은 LF Impedance Analyzer(HP 4192A)를 이용하여 1[Vrms], 0.1~1000[kHz]의 주파수 범위에서 정전용량 및 손실계수를 측정하였다.

$$\epsilon_r = \frac{Cd}{\epsilon_0 S} \quad (1)$$

여기서,  $\epsilon_r$  : 비유전율,  $\epsilon_0$  : 진공중의 유전율[F/m]

C : 정전용량[F], S : 전극의 면적[m<sup>2</sup>]

d : 박막의 두께[m]

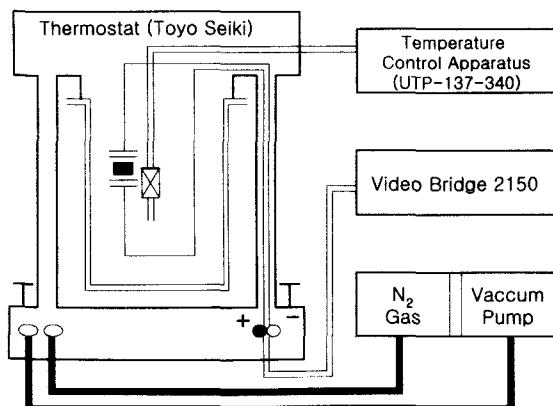


그림 1 유전상수의 측정장치

Fig. 1 Measurement apparatus of dielectric constant

### 3. 결과 및 고찰

#### 3.1 구조적인 특성

그림 2는 SCT 박막을 실온에서 증착한 후, 열처리온도(300~800[°C])에서 각각 30분 동안 열처리하여 관찰한 미세구조를 나타낸 것이며, 열처리온도가 증가함에 따라 입자의 크기가 점차 성장됨을 알 수 있었다. 특히 열처리온도 700[°C] 이상에서는 입자의 크기가 조대하게 성장되었으며 박막의 여러 곳을 관찰한 결과 미세 크랙(micro crack)이 발견되었다. 이러한 미세 크랙은 SrTiO<sub>3</sub>와 Si의 열팽창 계수가 각각  $9.4 \times 10^{-6}$  [°C<sup>-1</sup>]와  $2.6 \times 10^{-6}$  [°C<sup>-1</sup>]으로 차이가 크기 때문에 열처리된 박막이 고온에서 상온으로 냉각될 때 열팽창 계수 차이에 의한 스트레스(stress)가 야기되어 박막내에 미세 크랙을 야기시키는 것으로 사료된다.[7] 따라서 박막의 최적 열처리 조건은 600[°C]임을 알 수 있었다.

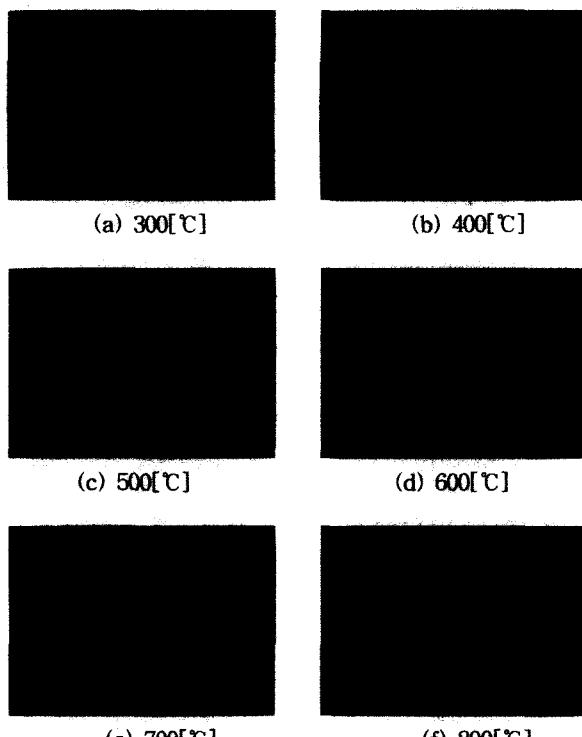


그림 2 열처리 온도에 따른 SCT 박막의 전자 현미경 사진

Fig. 2 SEM images of SCT thin films as a function of annealing temperature

그림 3는 SCT 박막을 열처리온도에 따라 관찰한 XRD 피크이다. 열처리온도 600[°C] 까지는 커다란 변화 없이 열처리온도가 증가할수록 박막의 결정성이 약간 향상됨을 확인할 수 있었지만, 700[°C]이상에서는 (110) (200) (211) 피크가 아주 약해지거나 없어지고 새로운 (210) 피크가 성장됨을 알 수 있었다. 이것은 SCT 박막과 Si의 열팽창계수의 차이로 인해 고온에서 열처리시 새로운 결정상이 형성된 것으로 생각된다.[8] 따라서 열처리온도를 600[°C]로 하였을 때 가장 안정하게 성장됨을 확인할 수 있었다.

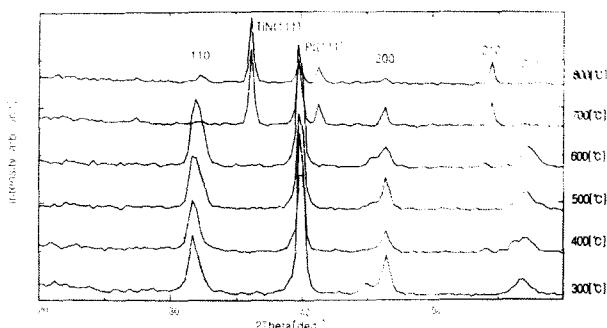


그림 3 열처리온도에 따른 SCT 박막의 XRD  
Fig. 3 X-ray diffraction of SCT thin film as a function of annealing temperature

RF sputtering법으로 제조한 SCT 박막의 정확한 정량분석을 위하여 EPMA 분석을 행하였으며, 분석 결과는 표 2에 나타내었다. 표에서 알 수 있듯이 시편에서 B-site의 결핍된 조성비에 의해서 화학량론비로부터 약간 벗어남을 보이고 있다. 이러한 Ti의 결핍조성은 스팍터링에 의해 증착이 진행되는 동안에 Ti의 낮은 접착계수(sticking coefficient)와 선택적인 재스퍼팅(resputtering) 효과에 의해서 발생된 것으로 사료된다.[9] 그러나 A/B의 비가 1.081로 거의 화학량론적임을 나타내었다.

표 2 SCT 박막의 구성비

Table 2 The composition of SCT thin film

Atomic %

A-site		B-site (Ti)	A/B ratio (Sr+Ca)/Ti
Sr	Ca		
12.179(88.8[%])	1.536(11.2[%])	12.688	1.081

### 3.2 유전 특성

그림 4는 SCT 박막을 실온에서 증착한 후, 300~800[°C]에서 각각 열처리하여 실온에서 측정한 유전상수의 값을 나타낸 것이다. 열처리 온도가 증가함에 따라 유전상수는 600[°C]에서 최대값(약 146)을 가지며 700[°C], 800[°C]에서 급격하게 떨어지는 것을 알 수 있었다. 열처리 온도가 600[°C]까지는 박막내에 존재하던 비정질구조가 열처리에 의해서 결정화되어 유전상수가 증가를 나타내지만, 700[°C] 이상에서는 결정립의 크기가 조대하게 성장하여 박막의 여러곳에서 미세크랙이 관찰되고 기존의 XRD 피크가 약해지거나 없어지고 새로운 피크가 성장됨으로서 유전율이 낮아지는 것으로 생각된다.

그림 5는 600[°C]에서 열처리한 SCT 박막의 유전상수 및 유전손실의 온도특성을 측정하여 나타내었다. 시편의 유전손실에 대한 온도특성으로부터 -80[°C]이하 그리고 +90[°C] 이상에서 유전손실이 약간 증가하고 있음을 알 수 있다. 유전손실을 나타내는 원인은 여러 가지가 있으나 다결정 구조를

갖는 세라믹 박막에 있어서는 내부변형력과 같은 결정의 불안정성, 불순물, 격자결합 및 석출물 등을 들 수 있다. 따라서 본 연구에 사용된 시편에 있어서도 저온부의 유전손실이 증가하는 원인으로는 상전이에 따르는 결정구조의 불안정성이나 조성의 불균일성에 기인한 불순물 등에 의한 것으로 생각된다. 또한 +90[°C] 이상의 온도에서는 측정온도가 높아짐에 따라 유전상수와 유전손실값이 커짐을 알 수 있는데 이는 열처리시 형성되는 산화층이 온도가 높아짐에 따라 저항이 감소하게 되어 손실계수가 증가하므로 실효 유전층의 두께를 감소시키는 결과를 초래하여 유전상수가 증가하게 된다고 생각된다.[11,12] 온도 변화에 따른 정전용량의 안정성을 나타내는 정전용량의 온도계수(Temperature Coefficient of Capacitance, TCC)는 측정된 정전용량을 이용하여 식 (2)로부터 계산하였다.

$$TCC = \frac{C_t - C_{20}}{C_{20}} \times 100[\%] \quad (2)$$

여기서, TCC: 정전용량의 온도계수[%]

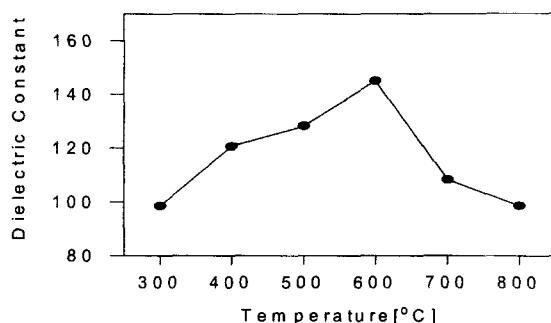
 $C_{20}$ : 20[°C]에서의 정전용량[F] $C_t$ : t[°C]에서의 정전용량[F]

그림 4 열처리온도에 따른 유전상수

Fig. 4 Dielectric constant with annealing temperature

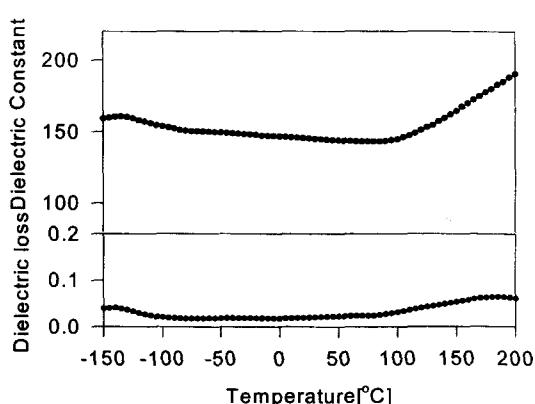


그림 5 SCT 박막의 유전상수와 유전손실의 온도의존성

Fig. 5 Temperature dependence of dielectric constant and dielectric loss of SCT thin film

그림 6은 600[°C]에서 열처리한 SCT 박막의 온도에 따른 정전용량의 변화를 나타내었다. 그림에서 알 수 있듯이 본 연구에 사용된 시편의 정전용량의 온도계수는 -80~+90[°C]의 온도 범위에서 ±4[%]이하의 대단히 양호한 값을 나타내고 있는데 이것은 약 -160[°C] 이상에서 상유전상(paraelectric phase)을 갖는 순수한 SrTiO<sub>3</sub>는 그 이상 온도에서의 유전상수는 Curie-Weiss법칙에 의하여 온도가 증가함에 따라 직선적으로 감소하는 음의 온도계수(negative temperature coefficient)를 가지며, 입계는 온도에 따라 유전상수가 증가하는 양의 온도계수(positive temperature coefficient)를 갖기 때문에 이 두 성질의 보상효과에 의해서 온도특성이 안정해지는 것으로 생각된다.[11,12] 따라서 본 연구에서 Sr의 일부를 Ca로 치환시키므로써 안정된 온도특성을 얻을 수 있는 것은 치환시킨 CaCO<sub>3</sub>가 큐리온도 부근의 피크를 낮추는데 기인한 것으로 생각된다.[13] 이와 같이 유전율의 파크점이 상당히 완만하게 변화하고 있음을 볼 수 있는데 Gubkin 등은 Curie 영역의 광범위한 분포는 조성의 불규칙, 부격자내의 양이온의 무질서한 분포 등에 의한다고 보고하였다.[14]

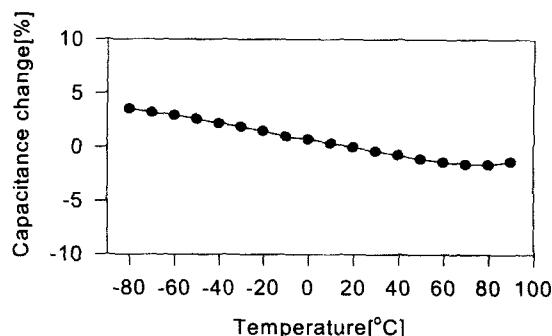


그림 6 온도에 따른 정전용량의 변화

Fig. 6 Capacitance variation with temperature

그림 7는 600[°C]에서 열처리한 SCT 박막의 주파수 변화에 따른 유전상수과 유전손실의 변화를 측정하여 나타낸 것이다. 주파수가 0.1[kHz]로부터 증가됨에 따라 유전상수는 서서히 감소하다가 200[kHz] 이상일 때 급격히 감소한다. 또한 0.1~200[kHz] 범위의 주파수에서는 유전손실값이 0.02이하로 아주 양호한 값을 얻을 수 있었으나 200[kHz] 이상에서는 주파수가 증가함에 따라 유전손실이 매우 커지는 경향을 나타내었다. 유전체 세라믹 박막에서 주파수 특성의 주원인은 서로 다른 유전층에서의 유전완화(dielectric relaxation)에 의한 것으로 설명할 수 있으며, 반도체와 산화층으로 구성된 세라믹 박막에서 완화주파수는 식 (3)과 같이 반도체부의 비저항( $\rho$ )과 저주파(kHz)에서의 유전상수( $\epsilon$ ) 함수로 나타낼 수 있다. 즉 반도체부의 비저항이 증가하면 완화주파수는 감소하게 된다.[15]

$$f_m = 1.8 \times \frac{10^{12}}{\epsilon \rho} \text{ [Hz]} \quad (3)$$

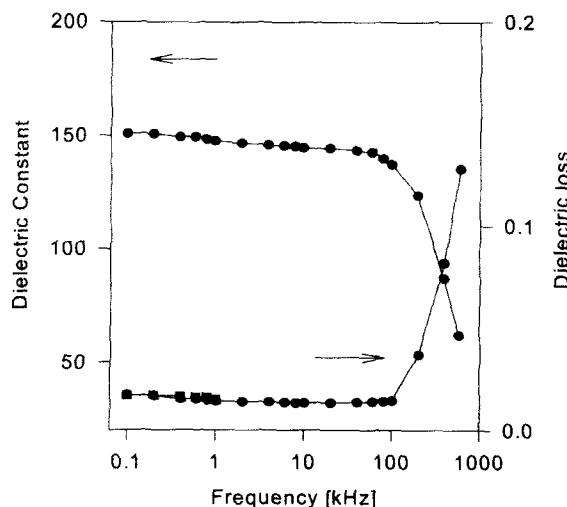


그림 7 주파수에 따른 SCT 박막의 유전상수 및 유전손실

Fig. 7 Dielectric constant and dielectric loss of SCT thin films with frequency

#### 4. 결 론

RF 스퍼터링법으로 SCT 박막을 실온에서 증착한 후, 열처리온도에 따라 특성을 측정한 결과는 다음과 같다.

열처리온도가 증가함에 따라 SCT 박막의 입자성장은 증가하였으며, XRD 분석으로부터 열처리온도 600[°C]에서 가장 안정한 구조로 성장됨을 알 수 있었다. 증착된 박막의 정량분석결과 A/B의 구성비가 1.081로 거의 화학량론비적임을 확인할 수 있었고, 유전상수는 열처리온도 600[°C]에서 가장 크게 (약 146) 나타내었다. 유전상수 및 유전손실의 온도특성은 -80~+90[°C]의 온도 범위에서 ±4[%]이하, 유전손실 0.02 이하의 값을 얻을 수 있었다. 주파수에 따른 유전상수의 변화는 주파수 200[kHz] 이상에서 급격히 떨어짐을 알 수 있었다.

#### 감사의 글

본 논문은 2002년도 익산대학 산업기술연구소의 지원에 의하여 연구되었음.

#### 참 고 문 헌

- [1] SUSUMU NISHIGAKI, KANJI MURANO, and AKIO OHKOSHI, "Dielectric Properties of Ceramics in the system (Sr<sub>0.5</sub>Pb<sub>0.25</sub>Ca<sub>0.25</sub>)TiO<sub>3</sub>-Bi<sub>2</sub>O<sub>3</sub>-3TiO<sub>2</sub> and Their Applications in a High-Voltage Capacitor", J. Am. Ceram. Soc., Vol. 65(11), pp. 554~560, 1982.
- [2] D. W. Hoffman, and J. A. Thorton, "Internal Stresses in Cr, Mo, Ta, and Pt Films Deposited by Sputtering from a Planar Magnetron Sources", J. Vac. Sci. &

- Technol., Vol.20(3), pp.355~358, 1982.
- [3] S. Matsubara, S. Miura, Y. Miyasaka, and N. Shohata, "Preparation of epitaxial  $\text{ABO}_3$  Perovskite -type Oxide Thin Films on a(100)  $\text{MgAl}_2\text{O}_4/\text{Si}$  Substrate", J. Appl. Phys., Vol.66(12), pp.5826~5832, 1989.
- [4] L. A. KNAUSS, J. S. HORWITZ, J. M. POND et al, "DIELECTRIC PROPERTIES OF  $\text{SrTiO}_3$  THIN FILMS WITH Ca and Zr PARTIAL SUBSTITUTIONS FOR ACTIVE MICROWAVE APPLICATIONS", Integrated Ferroelectrics., Vol.15, pp.173~180, 1997.
- [5] Po-ching CHEN, Hiroshi MIKI, Yasuhiro SHIMAMOTO et al., "Effects of Post-Annealing Temperatures and Ambient Atmospheres on the Electrical Properties of Ultrathin  $(\text{Ba},\text{Sr})\text{TiO}_3$  Capacitor", Jpn. J. Appl. Phys. Vol.37, pp.5112~5117, 1998
- [6] J. S. Kim, I. H. Jung, C. H. Kim et al., "ELECTRICAL PROPERTIES OF SCT THIN FILMS PREPARED BY RF MAGNETRON SPUTTERING", Proceeding of 1998 ISEIM, pp.143~146, 1998.
- [7] S. B. Desu, "Stresses in Ferroelectric Thin Films", MRS Symposium Proceeding, Vol.200, pp.199. 1990.
- [8] K. Fujimoto, Y. Kobaashi, and K. Kubata, "Growth of  $\text{BaTiO}_3\text{-SrTiO}_3$  Thin films by RF Magnetron Sputtering", Thin Solid Films, Vol.169, pp.249~256, 1989.
- [9] E. N. Bunting, G. R. Shelton and A. S. Creamer, "Properties of Barium-Strontrium Titanate Dielectric," J. Am. Ceram. Soc., Vol.30(4), pp.114~25, 1947
- [10] H. E. Weaver, "Dielectric Properties of Single Crystals of  $\text{SrTiO}_3$  at Low Temperatures", J. Phys. Chem. Solids, Vol.11, p.274, 1959.
- [11] ニューケラスシリーズ 編集委員會 編, "半導體 セラミクスとその應用", ニューケラス ⑦, 學獻社, pp.222~227, 1990.
- [12] J. M. Herbert, "Ceramic Dielectrics and Capacitors", Gordon and Breach Science Publishers, pp.202~209, 1985.
- [13] R. Wernicke, "Two-Layer Model Explaining the Properties of  $\text{SrTiO}_3$  Boundary Layer Capacitior", Advances in Ceramics, Vol.1, pp.272~281, Edited by L. M. Levinson and D. C. Hill, 1981.
- [14] A. N. Gubkin, A. J. Kashtanova, G. I. Skanavi, "Dielectric Properties of Strontium Bismuth Titanates at Low Temperature", Fiz. Tverd. Teia., Vol.34, pp.1110 ~1116, 1961.
- [15] Shigeru waku et al., "Classification and Dielectrics of the Boundary Layer Ceramic Dielectrics", Rev. Elect. Commun. Lab., Vol.19, pp.665~679, 1971.

## 저자 소개

### 소병문(蘇秉文)



1964년 1월 22일 생. 1986년 원광대 공대 전기공학과 졸업. 1990년 동 대학원 전기공학과 졸업(석사). 1998년 광운대 대학원 전기공학과 졸업(공박). 2001년 12월~2002년 1월 일본 오사카대학 재료 공학과 공동연구원. 현재 국립 익산대학 전기과 부교수

Tel : 063-840-6622

E-Mail : Bysom@iksan.ac.kr

### 조춘남(曹春男)



1970년 6월 10일 생. 1998년 동신대 전기전자공학과 졸업(학사). 2000년 광운대 전기공학과 졸업(석사). 현재 동 대학원 전기공학과 박사과정

Tel : 02-940-5144

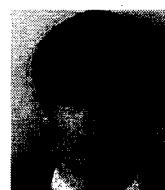
E-mail: choon\_nam@hanmail.net

### 신철기(申喆基)



1966년 5월 15일 생. 1988년 광운대 전기공학과 졸업(학사). 1990년 광운대 대학원 전기공학과 졸업(석사). 1997년 광운대 대학원 전기공학과 졸업(공박)

Tel : 02-940-5144



### 김진사(金鎭士)

1967년 6월 22일 생. 1993년 원광대 전기공학과 졸업. 1995년 광운대 대학원 전기공학과 졸업(석사). 1998년 광운대 대학원 전기공학과 졸업(공박)

Tel : 02-940-5144, Fax : 02-940-5602

E-mail :

jinsa@emlab2.kwangwoon.ac.kr



### 김충혁(金忠赫)

1959년 9월 27일 생. 1988년 8월 광운대 전기공학과 졸업(석사). 1993년 2월 광운대 전기공학과 졸업(공박). 현재 광운대 전기공학과 교수

Tel: 02-940-5291

E-mail: hyeokkim@daisy.kwangwoon.ac.kr