

다층배선을 위한 구리박막 형성기술

조남인

선문대학교 전자정보통신공학부

Deposition Technology of Copper Thin Films for Multi-level Metallizations

Cho, Nam-Ihn

Sun Moon University

초 록: CVD 기술에 의하여 구리박막을 준비하였으며, TEM 관찰과 비저항 측정을 실시하였다. 구리 박막은 증착 시와 후 열처리의 온도에 따라 전기적 성질에 많은 변화를 관찰하였다. 증착된 구리박막을 진공 열처리한 후 비저항 값의 변화를 살펴보면 10%~50% 향상되었으며, 180°C에서 증착된 구리박막의 비저항 값은 $2.5 \text{ m}\Omega \cdot \text{cm}$ 에서 $2.0 \mu\Omega \cdot \text{cm}$ 로 감소함을 알 수 있다. 열처리 전후의 비저항 값 변화를 통해 알 수 있는 것은 낮은 온도에서 증착한 구리박막은 진공 열처리를 통하여 비저항을 감소하는 데에는 한계가 있으며, 진공 열처리 후의 비저항 값 역시 180°C에서 증착된 시편에 대하여 가장 양호한 결과를 보여 준다는 것이다. 구리 박막의 전기적 성질은 나노구조의 크기와 결정성에 의해 달라짐을 관찰하였다. 구리박막의 나노구조는 증착 시 열처리온도에 크게 좌우되는데, 온도 증가에 따라 그레인의 크기도 증가하였으며, 그레인 간의 막치밀성이 관찰되었다. 구리박막의 전자회절 패턴에서 알 수 있는 것은 기판 온도의 증가에 따라 결정성의 증가가 관찰된 반면 이러한 결정성이 박막의 전기 전도도와 비례하여 이해할 수 없었고, 이는 구리박막 그레인 경계면의 불순물의 함유량에 의해서도 영향을 받음을 알 수 있었다. 층간 절연 물질과의 조합 공정을 감안할 때, 구리박막의 저온 형성 기술은 다층배선 공정에 이용될 수 있을 것이다.

Abstract: A low temperature process technology of copper thin films has been developed by a chemical vapor deposition technology for multi-level metallizations in ULSI fabrication. The copper films were deposited on TiN/Si substrates in helium atmosphere with the substrate temperature between 130°C and 250°C. In order to get more reliable metallizations, effects on the post-annealing treatment to the electrical properties of the copper films have been investigated. The Cu films were annealed at the 5×10^{-6} Torr vacuum condition and the electrical resistivity and the nano-structures were measured for the Cu films. The electrical resistivity of Cu films shown to be reduced by the post-annealing. The electrical resistivity of $2.0 \mu\Omega \cdot \text{cm}$ was obtained for the sample deposited at the substrate temperature of 180°C after vacuum annealed at 300°C. The resistivity variations of the films was not exactly matched with the size of the nano-structures of the copper grains, but more depended on the contamination of the copper films.

Key Words: Copper film, Multi-level interconnection, Precursor, Integrated circuit processing, Electrical resistivity

1. 서 론

반도체집적회로 제조기술은 무선통신기와 인터넷의 새로운 제품을 가능하게 하였으며, 앞으로 반도체의 기술발전은 집적도와 정보전달 속도의 증가방향으로 전개될 것으로 예상된다. 이를 실현하기 위하

여 차세대 반도체 집적회로의 배선재료에서 요구되는 금속배선 재료의 사양은 비저항 값이 현재의 Al 재료로는 실현하기 어려울 것으로 여겨지며, 배선 물질은 최소 선폭 $0.25 \mu\text{m}$ 까지는 Al 배선이 사용되어 질 것이나, 최소 선폭이 $0.13 \mu\text{m}$ 로 고집적화 되면 낮은 비저항과 높은 용점을 가진 Cu 박막이 가장 유력

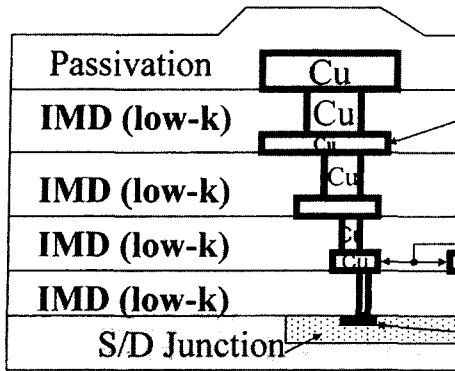


Fig. 1. Schematic diagram of multi-level metallization structure.

한 재료가 될 것으로 예상된다. 이에 따라서 배선공정은 구리 배선재료를 이용한 다층배선의 구조가 될 것이며, 배선구조를 형성하는데 필요한 기술로는 1) 구리박막 형성기술, 2) 층간 절연물질 형성기술, 3) 구리 확산방지막 형성기술, 4) 실리콘 contact silicide 형성기술을 들 수 있다. Fig. 1은 다층배선 구조의 예인데, 구리배선은 저유전율 (low-k) 선간 절연물질과 조합을 이룸으로써 소자의 동작속도와 잡음 마진을 증가시킬 수 있다. 따라서, 구리박막의 비저항과 절연물질의 유전상수를 최소로 함과 동시에 이를 형성하기 위한 온도는 낮출수록 바람직하다. 본 실험에서는 낮은 비저항의 구리박막을 낮은 온도에서 형성하는 기술에 관한 것이다. 구리박막의 형성기술은 화학적 기상증착 방법 (CVD; Chemical Vapor Deposition)¹⁾과 구리도금 방법 (Electroplating Deposition)²⁾이 유망 시 되어 꾸준한 연구가 진행되어 왔다. 그 중 구리도금 방법은 초기 금속 물질 증착이 선행되어야 하는 단점이 있으나 공정의 편리성 때문에 산업체에서 선호하고 있다. 이에 비하여 CVD 공정으로 증착한 Cu 박막의 경우는 공정에 어려움이 있으나 기판의 모양에 관계없이 기판의 모든 부분에서 균일한 두께의 박막을 얻을 수 있어 층도입이 매우 우수하다는 가장 큰 장점이 있다³⁻⁷⁾. 한편, CVD-Cu 박막이 초고집적 소자에 응용되기 위해서는 최적의 공정 조건과 신뢰성이 확립되어야 한다. 따라서 본 실험은 CVD 방식에 의한 구리박막의 형성기술에 대하여 낮은 비저항을 얻기에 필요한 실용적인 공정 기술과 층간 절연물질과의 조합 공정에 맞는 낮은 온도의 공정기술을 살펴보고, 구리박막의 나노구조와 전기적 성질과의 관계를 알아보았다.

2. 실험방법

CVD-Cu 장치를 이용하여 구리박막을 증착하고 후 공정 열처리를 통하여 전기적 특성을 향상시키는데 목표를 두었다. 실험에 사용된 CVD 장치는 낮은 공정온도와 높은 전기전도도를 얻기 위하여 설계되었으며, 증착 시스템은 반응용기, 배기 시스템, 가스주입시스템으로 이루어 졌다. 가스주입시스템은 화학증착에 필요한 반응 기체의 유량을 적절히 조절하여 오염 없이 5N의 고순도 가스를 포함하는 실린더에서 CVD 장치의 반응용기까지 전달하는 부분으로 유량은 Para Plate Co. 사의 모델 401 MFC (Mass Flow Controller)로 조절한다. 반응용기는 반응 기체들이 화학반응을 일으켜 기판 (substrate) 위에 화학 증착물이 증착되는 부분으로 반응기체들이 화학적 반응에 의해 모재 위에 증착되도록 하는 중요한 부분으로 스텐리스 스틸의 외벽으로 되어 있으며, 내부에는 carrier 가스가 분무되는 shower head와 모재와의 거리는 30 mm를 유지하였다. 반응용기에 포함되는 heating system은 전구체(precursor)와 화학반응을 고려하였으며, bubbler에서 reactor에 이르는 관은 heating pad로 일정 온도를 유지하고, 반응용기의 reactor wall은 cold wall system으로 한다. 이것은 전구체가 기판 위에만 증착하기 위해서이다. 배기시스템은 진공 펌프와 배기 라인으로 구성되어 있는데, 반응로 내의 생성 기체를 밖으로 방출시키는 역할과 반응로 내의 압력을 낮게 함으로써 저압 화학증착을 행하게 하는 역할을 한다. 특히 배기 라인에는 cold trap (LN₂, 액화 질소 -196°C) 설치 문제를 고려하여야 하는데, 그 역할은 증착 부산물을 냉각시켜 포획한 뒤 수거한다. 결국 carrier gas만 펌프를 통과해 나가기 때문에 펌프를 보호할 수 있다. 본 장비 즉 LS-MOCVD (Liquid Source Metal Organic Chemical Vapor Deposition) 장비의 설계 및 구성 시 ① 안정한 전구체의 공급 ② 반응용기의 reactor wall, 원료 공급장치, 기판 및 shower head의 정밀한 온도제어 능력 ③ 높은 균일성 및 낮은 particle 발생 등의 문제를 감안하여 설계하였다. 실험에 사용되는 전구체 원료는 염소나 불소가 함유된 물질이며, 구리박막 증착 공정 중에 50°C로 가열되어 증기압을 높여서 반응용기로 전달된다. 가열 시에는 균일한 온도가 유지되도록 실리콘 오일 안에 전구체 용기를 담그고 전기히터로서 오일을 가열한다. 사용되는 가스는 고순도의 헬륨과 질소로서 전구체와 반응하지 않는다. 헬륨은 증기상태의 전구체를 증착 용기로 오염없이 이동시키는 역할을 하는

데 유량은 200 sccm 범위에서 조정할 수 있다. 실험에 사용된 전구체는 Trimethylvinylsilane Haxafluoroacetylacetonate Copper (Synonyms: (hfac)Cu(I)VTMS)를 사용하였는데, 이는 액체상태의 물질로서 끓는점이 50°C로 낮기 때문에 200°C 내외의 저온 증착이 가능하고, 불균등화 화학반응에 의해 50 nm/min 내외의 빠른 증착 속도를 나타내는 것으로 알려져 있다. 반응용기는 반응 기체들이 화학적 반응에 의하여 모재 위에 증착되게 하는 가장 중요한 부분으로 모재가 위치하는 곳을 히터로서 가열할 수 있는데 상온~400°C까지 온도를 조정할 수 있다. 증착을 위한 모재로는 실제의 반도체 공정을 감안하여 TiN 박막을 사용하였다. TiN 박막은 구리박막의 확산 방지 물질로서 알려져 있으며⁸⁾, 구리박막을 안정적으로 증착할 수 있기 때문이다. 구리박막 증착을 위한 TiN 모재의 온도는 130°C와 250°C 사이에서 변화시켰다. 진공 열처리 온도 범위는 300°C로 하였다. 구리박막의 물성분석은 투과형 전자현미경 (TEM; Transmission Electron Microscopy)이 이용되었으며, 고배율 관찰과 더불어 전자회절 패턴도 측정하였다. TEM은 JEOL사의 JEM 2000FX가 사용하였는데 TEM 측정시 가속전압은 160 kV와 200 kV, 배율은 50,000배와 100,000배로 하였다. 고해상도의 TEM을 통하여 증착시의 열처리에 의한 물질 및 상변화, 그레인 크기의 변화를 관찰하였으며, 전기적 특성 측정에는 4-point probe를 사용하였다. 비저항 측정 시에는 기관 물질인 TiN을 고려하였으며, 구리박막 두께 측정을 선행한 뒤, 그 결과치를 감안하여 박막의 비저항 값을 계산하였다.

3. 실험결과 및 논의

CVD 기술에 의하여 준비된 구리박막이 반도체 집적회로의 다층배선 물질로 이용되기 위해서는 집적회로 소자 간의 정보전달과 노이즈 마진을 감안할 때 전기적 전도도가 향상되어야 한다. 기존의 다층 배선에서 국부 소자 간 연결을 이루는 배선물질은 알미늄과 이의 합금이 오랫동안 사용되어 왔으며, 따라서 높은 신뢰도를 가지고 있다. 그러나 전기전도도 면에서 $2.7 \mu\Omega \cdot \text{cm}$ 이상이라는 한계가 있기 때문에 이를 타개하는 배선물질 개발이 우선 시 되어왔다. 본 실험에서도 구리박막의 전기전도도를 분석하였다. 구리박막의 증착 온도와 열처리 온도에 따른 구리박막의 비저항 측정결과는 Fig. 2와 같다. 실리콘 기관 위에 TiN 박막을 증착하고, 증착된 구리박막의 기관온도

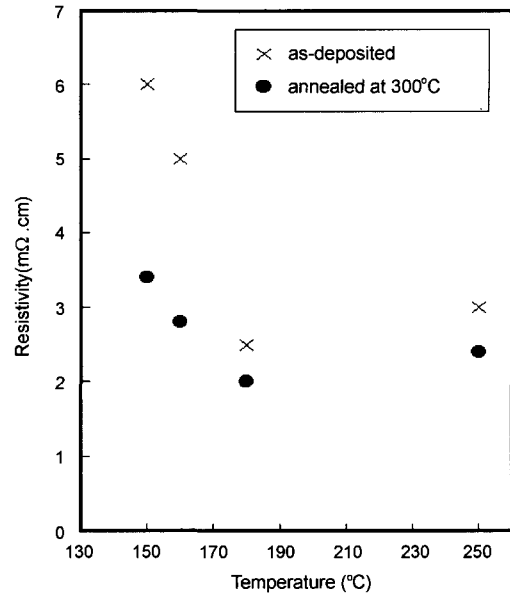
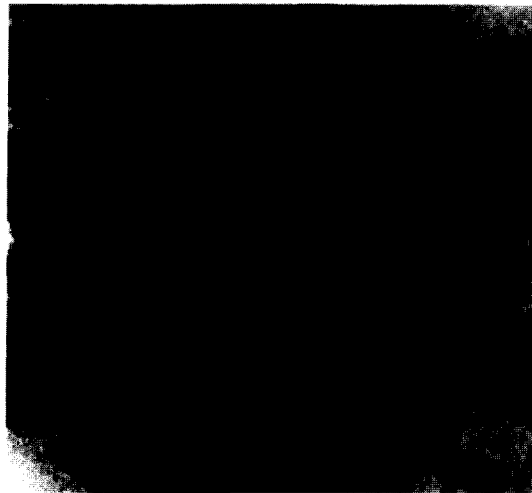


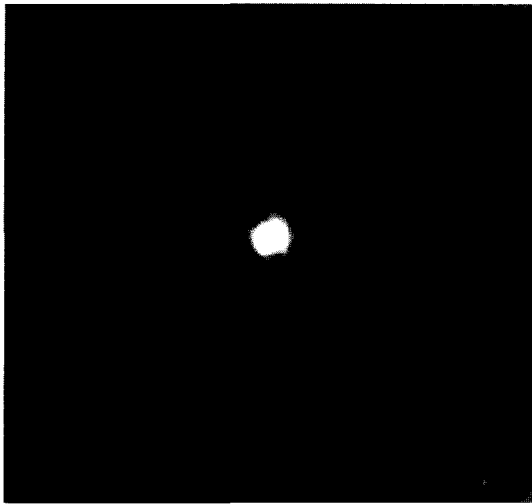
Fig. 2. Film resistivity variations along the substrate temperature.

변화에 따른 전기적 비저항 값 변화와 후속열처리를 수행 후의 구리박막의 비저항 변화를 나타낸 것이다. 그림에서 보는 바와 같이 150°C에서 준비된 박막은 $6.0 \mu\Omega \cdot \text{cm}$, 180°C에서 준비된 박막은 $2.5 \mu\Omega \cdot \text{cm}$ 의 비저항 값을 얻었다. 180°C에서 준비된 시편의 $2.5 \mu\Omega \cdot \text{cm}$ 비저항 값은 Al의 비저항과 대등한 정도의 값이지만 0.13 μm 급의 집적회로에서 요구되는 비저항 특성은 $2.0 \mu\Omega \cdot \text{cm}$ 이하이므로 후속 열처리를 통하여 구리박막의 미세구조를 향상시키고 나아가 전기적 비저항 값의 차이를 측정하였다. 집적회로 공정에서 층간 절연물질이 형성된 이후에는 통상 낮은 온도의 후 공정이 요구되므로 300°C 온도 범위에서 후속 열처리를 실시하였으며, 그림에서는 열처리 후 구리박막의 전기적 비저항 성질을 측정한 결과를 표시하였다. 열처리 시에는 전구체의 공급을 중단하고 용기 안의 진공도를 5×10^{-6} Torr로 유지한 후 모재 온도를 300°C로 증가시켜 30분 간 진공 열처리하였다. 180°C에서 증착한 시료를 이러한 조건으로 열처리했을 때 비저항이 $2.0 \mu\Omega \cdot \text{cm}$ 으로 측정되었다.

다음 TEM으로 구리박막의 막치밀성과 나노구조를 분석하였다. TEM의 배율을 100,000으로 하여 구리박막의 나노구조를 관찰한 결과, 증착 시의 온도가 그레인의 크기에 비례하는 것으로 분석되었다. 전자회절에 의하여 분석한 결과도 결정성에서는 고온 증착한 시편이 월등함을 보여주었다. Fig. 3는 150°C에



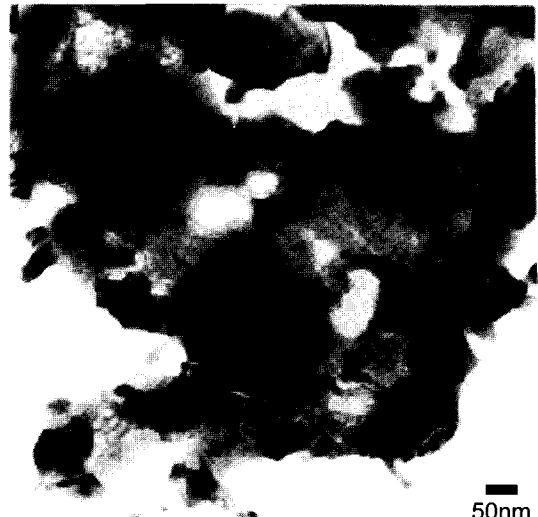
(a)



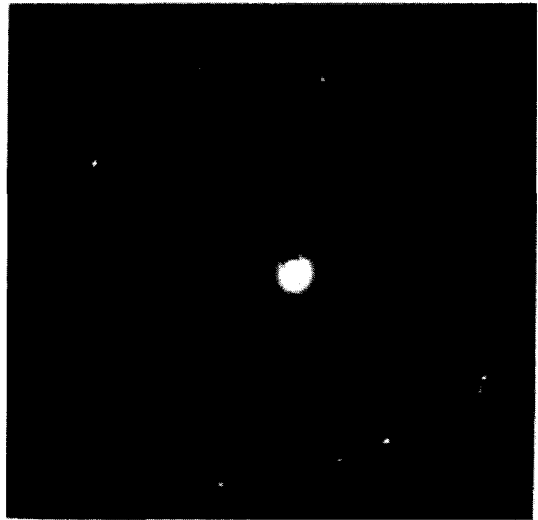
(b)

Fig. 3. (a) TEM nano-structure and (b) electron diffraction of Cu films prepared at 150°C.

서 형성된 구리박막의 TEM 나노구조를 관찰한 결과와 전자회절 패턴을 관찰한 결과이며, Fig. 4는 180°C에서 형성된 구리박막의 TEM 나노구조를 관찰한 결과와 전자회절 패턴을 관찰한 결과이다. Fig. 3에서 보는 바와 같이 낮은 온도에서 형성된 나노구조는 비정질이거나 그레인 크기가 작아 충분한 전기전도도를 얻을 수 없다는 것을 알 수 있으며, 180°C의 기판온도에서 형성된 그레인 크기는 50 nm 이상이 됨을 관찰할 수 있었다. Fig. 5는 250°C에서 형성된 구리박막의 TEM 나노구조를 관찰한 결과와 전자회



(a)



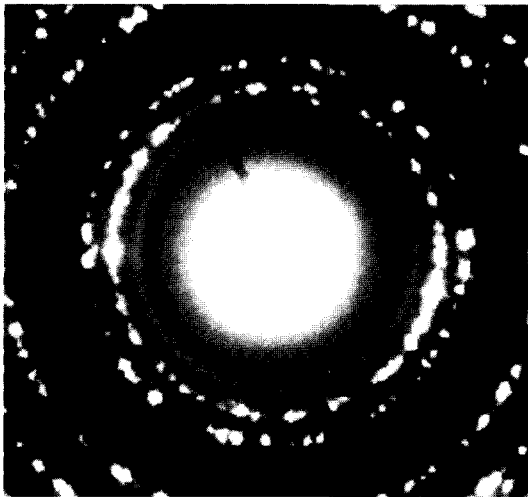
(b)

Fig. 4. (a) TEM nano-structure and (b) electron diffraction of Cu films prepared at 180°C.

절 패턴을 관찰한 결과이다. 두 그림에서 알 수 있는 것은 구리박막을 증착하는 반응 공정에서 기판의 온도는 박막의 그레인 크기와 결정성에 매우 크게 영향을 미친다는 것이다. TEM 관찰의 나노 구조를 살펴보면 180°C에서 형성된 구리박막의 그레인 크기는 50 nm 정도에 불과하나, 250°C에서 형성된 구리박막의 크기는 200 nm를 상회한 것을 알 수 있다. 한편 전자회절인 경우, 180°C에서 형성된 구리박막의 결정



(a)



(b)

Fig. 5. (a) TEM nano-structure and (b) electron diffraction of Cu films prepared at 250°C.

정보다 250°C에서 형성된 구리박막의 결정성이 보다 뚜렷함을 알 수 있다. 이러한 TEM 관찰 결과를 비저항 측정 결과와 비교하면, 최소의 비저항을 갖는 구리박막의 그래인의 크기는 250°C에서 형성된 구리박막의 TEM 나노구조에 비하여 작으며, 동시에 결정성도 낮다는 것을 알 수 있다. 다른 온도에서 준비된 구리박막에 대해서도 동일한 TEM 관찰이 이루어졌으며, 관찰된 TEM 나노 구조에서 그래인 간의 막치 밀성이 높다는 것을 감안하면⁹⁻¹⁰⁾, 구리 박막의 전기

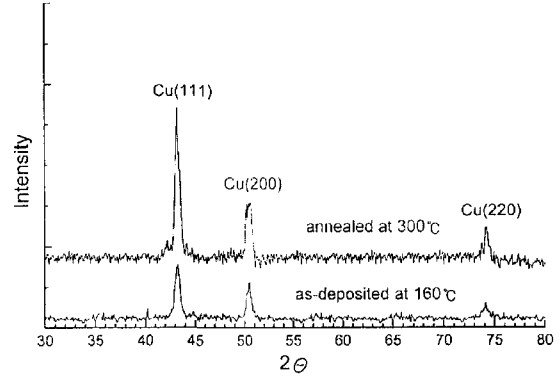


Fig. 6. XRD nature for Cu films prepared at 160°C before and after the annealing

적 성질은 나노구조의 크기 뿐 아니라, 박막의 그래인 경계면 구조나 불순물의 함유량에 의해서도 크게 좌우된다는 것을 의미한다. 즉, 그래인의 크기가 증가함에 따라 전기전도도가 오히려 감소하는 현상은 그래인 간의 전기적 연결불량⁹⁾과 그래인 경계면의 불순물 농도증가를 원인으로 들 수 있는데¹⁰⁾, TEM 관찰 결과 그래인 간의 막치밀성이 매우 높으므로 탄소와 같은 불순물의 함량증가로 설명될 수 있다.

Fig. 6은 기판온도 160°C에서 형성된 구리박막에 대해 열처리 전후의 회절강도를 비교한 것이다. 열처리 전에 Cu(111), Cu(200), Cu(220) 피크를 관찰할 수 있으며, 열처리에 의해 피크 값은 50-120% 정도 증가함을 알 수 있는데, 이는 결정성이 향상됨에 기인한 것이다. 이러한 결정성 증가는 구리박막의 형성 시 기판온도에 의한 영향보다는 크게 미달되나¹¹⁾, 표면 거칠기의 완화 등의 영향에 의해 전기전도도 개선을 위해 효과적임을 알 수 있었다.

감사의 글

이 논문은 2001년도 한국학술진흥재단의 지원에 의하여 연구되었음 (KRF-2001-041-E00168).

참고문헌

1. P.F. Ma, T.W. Schroeder and J.R. Engstrom, Appl. Phys. Lett. 80(14), 2604 (2002).
2. L. Magagnin, R. Maboudian and C. Carrazo, Electrochemical and Solid-state Lett. 4(1), C5 (2001).
3. M. Ono, M. Saito, T. Yoshitomi, C. Fiegna, T. Ohguo.

- and H. Iwai, IEEE Electron Dev. 42, 1822 (1995).
4. J.Y. Lee and J.W. Park, Kor. J. Mater. Research, 6, 626 (1996).
 5. B.L. Cohen, M. Lieher and S. Kasi, Appl. Phys. Lett. 60, 50 (1992).
 6. M. Colgan, C. Morath, G. Tas and M. Grief, Solid State Technol., 67 (Feb. 2001).
 7. N.I. Cho and Y. Sul, Materials Sci. Eng. B72, 184 (2000).
 8. H. Hamamura, H. Komiyama and Y. Shimogaki, Jpn. J. Appl. Phys., 40, 1517 (2001).
 9. T. Kouno, H. Niwa and M. Yamada, J. Electrochem. Soc. 145(6), 2164 (1998).
 10. D.I. Park and N.I. Cho, Thin Solid Films 308, 465 (1997).
 11. N.I. Cho, D.I. Park, C.K. Kim and Y.S. Kim, J. Kor. Crystal Growth 6(3), 318 (1996).