

## 유도결합 N<sub>2</sub>O 플라즈마를 이용한 실리콘 산화막의 저온성장과 다결정 실리콘 박막 트랜지스터에의 영향

원만호 · 김성철 · 안진형 · 김보현 · 안병태<sup>†</sup>

한국과학기술원 재료공학과

### Silicon Oxidation in Inductively-Coupled N<sub>2</sub>O Plasma and its Effect on Polycrystalline-Silicon Thin Film Transistors

Man Ho Won, Sung Chul Kim, Jin Hyung Ahn, Bo Hyun Kim and Byung Tae Ahn<sup>†</sup>  
*Department of Materials Science and Engineering, Korea Advanced Institute of Science and Technology*

(2001년 10월 9일 받음, 2002년 9월 13일 최종수정본 받음)

**Abstract** Inductively-coupled N<sub>2</sub>O plasma was utilized to grow silicon dioxide at low temperature and applied to fabricate polycrystalline-silicon thin film transistors. At 400°C, the thickness of oxide was limited to 5nm and the oxide contained Si≡N and ≡Si-N-Si≡ bonds. The nitrogen incorporation improved breakdown field to 10MV/cm and reduced the interface charge density to  $1.52 \times 10^{11}/\text{cm}^2$  with negative charge. The N<sub>2</sub>O plasma gate oxide enhanced the field effect mobility of polycrystalline thin film transistor, compared to O<sub>2</sub> plasma gate oxide, due to the reduced interface charge at the Si/SiO<sub>2</sub> interface and also due to the reduced trap density at Si grain boundaries by nitrogen passivation.

**Key words:** inductively-coupled N<sub>2</sub>O plasma, low-temperature oxide, interface charge, nitrogen passivation

### 1. 서 론

능동액정표시소자용 다결정 실리콘 박막트랜지스터에서, 다결정 실리콘 박막의 특성이 향상됨에 따라 게이트 절연막 용고품위 산화막을 저온에서 형성하는 것이 중요하게 되었다. 메모리 IC 소자나 시스템 IC 소자에서는 게이트 절연막의 특성을 높이기 위하여 질소를 산화막에 첨가시켜 산화막의 신뢰도를 향상시키는 연구가 많이 보고되고 있다.<sup>1,2)</sup> 질소가 첨가된 산화막을 얻기 위하여 NO와 N<sub>2</sub>O 가스를 주로 급속열처리 또는 일반적인 로에 공급하여 열산화 시킨다. 그러나 이러한 열산화 방법은 900°C 이상에서 장시간의 산화시간을 필요로 하므로 유리기판을 사용하는 박막트랜지스터에 적용하기는 매우 어렵다.

산화막의 형성온도를 낮추기 위하여 플라즈마 산화법이 연구되고 있으나, 높은 에너지를 갖는 이온의 충돌로 인한 산화막 손상과 금속오염이 문제점으로 지적되고 있다. 그러나, 유도결합 플라즈마(inductively coupled plasma)는 고밀도 플라즈마로서, 플라즈마의 싸개 전위가 낮아 산화막의 손상과 금속오염을 감소시킨다. 실험에 사용된 평판형 유도결합 플라즈마 장비는 구조가 간단하고, 종횡비(높이/지름)가 작아 큰 유리기판을 이용하는 저온 다결정 실리콘 박막트랜지스터 공정에 적합할 것으로 기대된다. Choi 등은 유도결합 O<sub>2</sub> 플라즈마를 사용한 산화막의 성장거동에

대한 연구를 수행하였으며, 다결정 실리콘 박막트랜지스터에 게이트 산화막으로 적용하여 전기적 특성이 우수한 소자를 제조하였다.<sup>3,4)</sup>

본 연구에서는 유도결합 N<sub>2</sub>O 플라즈마 산화법을 이용하여 저온에서 게이트 절연막을 형성한 후 절연막 구조와 전기적 특성에 관하여 조사하였다. 그리고 유도결합 N<sub>2</sub>O 플라즈마 산화막을 다결정 실리콘 박막트랜지스터의 게이트 절연막으로 적용하여 질소가 첨가된 산화막이 다결정 실리콘 박막트랜지스터에 미치는 영향을 조사하였다.

### 2. 실험 방법

본 실험에서 사용한 유도결합 플라즈마 장비의 진공챔버는 내경이 23cm, 높이가 21cm, 석영창과 기판사이의 거리는 15cm, 안테나는 내경이 14cm이었다. 진공은 터보분자 펌프(오사카진공사제, TG200)를 이용하여 챔버의 압력을  $1 \times 10^{-6}$  torr 까지 내린 후 산화실험을 수행하였다. 기판은 접지시키지 않았고 별도의 기판 bias도 가하지 않았다. 기판으로는 도핑 농도가  $1.5 \times 10^{16}/\text{cm}^3$ 인 p-type의 (100) 실리콘 단결정을 사용하였다. 시편을 챔버에 장입 전에 TCE, 아세톤, 메탄올 세척을 각각 15분씩 2회 한 후 황산과 과산화수소를 1:1로 섞은 끓는 용액에 20분 동안 유지하고 HF로 산화막을 제거하였다. 유도결합 플라즈마 산화온도는 400°C, 압력은 10mtorr 그리고 파워는 1.5kW로

† E-mail: btahn@kaist.ac.kr

하여 실험을 수행하였다.

산화막의 두께는 엘립소미터와 투과전자현미경을 이용하여 측정하였으며, 산화막 내의 질소결합을 X-ray photo-electron spectroscopy (XPS)를 이용하여 분석하였다. 절연막의 전기적 특성은 HP4145B와 HP4275A LCR meter로 I-V 및 C-V 측정을 하여 분석하였다. 산화막 위에는 Pt(work function : 5.2eV)를 상온에서 스퍼터링 법으로 0.1μm 증착하여 전극으로 사용하였다.

### 3. 결과 및 고찰

Fig. 1은 유도결합 O<sub>2</sub> 플라즈마와 유도결합 N<sub>2</sub>O 플라즈마에 의한 성장시간에 따른 산화막의 두께를 나타낸 것이다. 유도결합 O<sub>2</sub> 산화막의 경우 굴절율 1.46을 계산식에 대입하여 엘립소미터로 두께를 측정하였다. 유도결합 N<sub>2</sub>O 산화막의 경우에는 정확한 실리콘의 두께를 구하기 위해 단면고분해능 투과전자현미경을 이용, 실리콘의 격자 상수를 사용하여 정확한 두께를 구하였다. 측정한 두께를 엘립소미터에 대입하면 유도결합 N<sub>2</sub>O 산화막은 굴절율이 1.5~1.6으로 질화산화막임을 알 수 있었다. O<sub>2</sub> 플라즈마 산화막은 약 5nm의 두께에서 성장을 멈추는 것을 알 수 있다. 고온 열산화막 성장에서도 N<sub>2</sub>O 분위기에서 산화시키면 산화막의

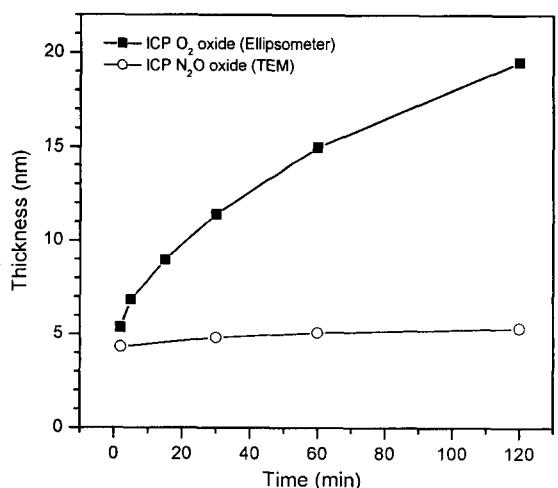


Fig. 1. Gate oxide thickness as a function of growth time in ICP O<sub>2</sub> plasma and in ICP N<sub>2</sub>O plasma.

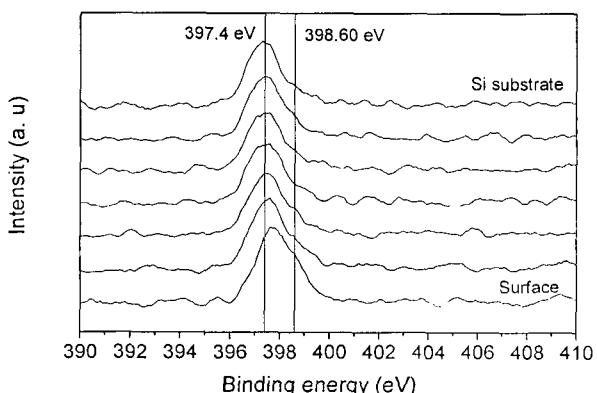
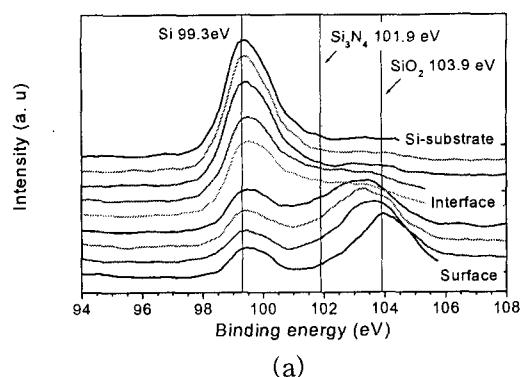
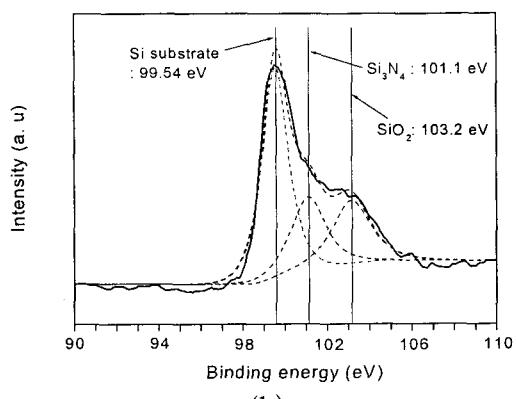


Fig. 2. XPS of N 1s in ICP N<sub>2</sub>O plasma oxide



(a)



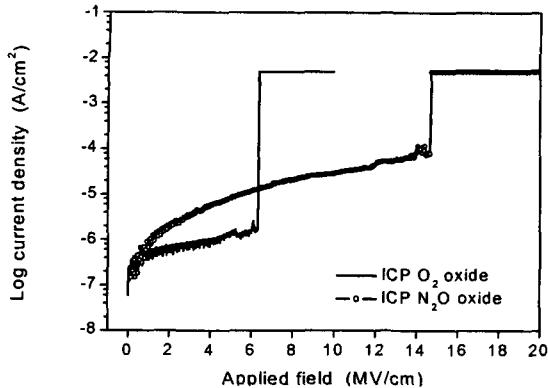
(b)

Fig. 3. (a) XPS of Si 2p of N<sub>2</sub>O plasma oxide (b) XPS of Si 2p near Si/SiO<sub>2</sub> interface.

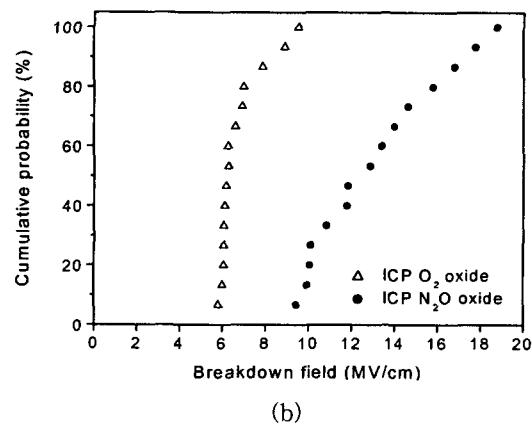
두께가 크게 줄어드는데, 저온 유도결합 산화에서도 같은 현상을 보여주고 있음을 알 수 있다.

Fig. 2는 400°C, 10mtorr, 1.5kW에서 2시간 산화시킨 유도결합 N<sub>2</sub>O 플라즈마 산화막의 스퍼터 시간에 따른 N 1s peak의 결합에너지 분포이다. SiO<sub>2</sub> 표면부터 Si/SiO<sub>2</sub> 계면까지 397.4eV에서 큰 peak이 존재하고, 또한 398.60eV의 위치에서도 peak이 존재함을 알 수 있다. 397.4eV peak은 질소에 세 개의 Si이 결합된 Si≡N 결합으로, 산화막 내에 Si≡N 결합 형태로 질소가 골고루 들어가 있음을 알 수 있다. 그러나, 398.60eV의 peak은 질소에 두 개의 Si이 결합된 ≡Si-N-Si≡ 결합으로, peak의 강도가 표면에서 멀어질수록 감소하고 있으므로 ≡Si-N-Si≡ 결합농도가 줄어듦을 알 수 있다. 고온 N<sub>2</sub>O 열산화의 경우에는 ≡Si-N-Si≡ 결합만 나타나고, Si≡N 결합은 존재하지 않는다.<sup>5)</sup> 반면에 고온 NO 열산화막에서는 Si≡N 결합이 주로 나타나고 Si<sub>2</sub>=N-O의 결합 구조를 갖는 에너지도 400.99eV에 나타난다.<sup>5)</sup> ECR N<sub>2</sub>O 플라즈마 산화막의 경우에는 계면에 존재하는 질소는 Si≡N 결합을 가지는 것으로 보고되고 있다.<sup>6)</sup> 위의 XPS 결과로부터, 산화막 내에서는 Si≡N 결합과 ≡Si-N-Si≡ 결합이 동시에 존재하지만 산화막과 실리콘의 계면으로 접근할수록 ≡Si-N-Si≡ 결합은 감소함을 알 수 있다.

Fig. 3은 유도결합 N<sub>2</sub>O 플라즈마 산화막의 (a) 스퍼터 시간에 따른 Si 2p의 결합에너지와 (b) Si/SiO<sub>2</sub> 계면에서의 Si 2p의 결합에너지를 보여준다. SiO<sub>2</sub>와 실리콘 기판의 peak은 각각 103.9eV와 99.3eV에서 나타나는데, SiO<sub>2</sub>



(a)



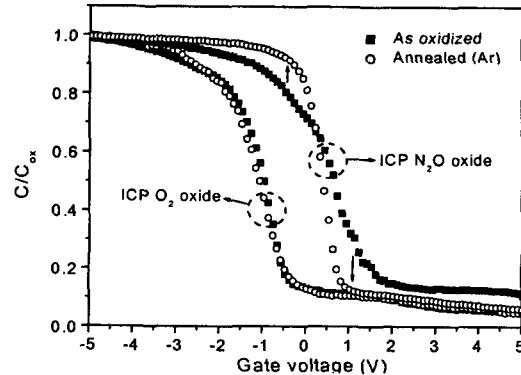
(b)

Fig. 4. (a) Breakdown characteristic and (b) cumulative probability of breakdown of O<sub>2</sub> plasma oxide and N<sub>2</sub>O plasma oxide.

peak의 크기는 표면에서는 크고 계면으로 갈수록 작아진다. 101.9eV에서 나타나는 Si≡N 결합은 SiO<sub>2</sub> peak의 강도 변화를 고려하면 산화막 내와 Si/SiO<sub>2</sub> 계면까지 Si≡N 결합 농도가 균일하게 존재함을 알 수 있다.(Fig. 3a) 계면 부근에서의 Si≡N 결합의 존재는 Fig. 3b에 잘 보여주고 있다.

Fig. 4는 유도결합 O<sub>2</sub> 플라즈마와 유도결합 N<sub>2</sub>O 플라즈마를 이용하여 성장시킨 산화막의 누설전류 특성과 절연파괴 특성 측정 결과이다. O<sub>2</sub> 플라즈마에 의한 산화막의 두께는 72Å, N<sub>2</sub>O 플라즈마에 의한 산화막의 두께는 54Å이다. O<sub>2</sub> 플라즈마 산화막은 누설전류는 낮으나 상대적으로 낮은 전기장에서 절연파괴가 일어나고, N<sub>2</sub>O 플라즈마 산화막은 누설전류가 두께 감소로 약간 크기는 하나 높은 전기장에서 절연파괴가 일어남을 알 수 있다. Fig. 4b는 절연파괴장을 산화막의 절연파괴 특성을 전류밀도가 10<sup>-4</sup>A/cm<sup>2</sup>일 때로 하여 측정한 결과이다. N<sub>2</sub>O 플라즈마 산화막은 약 10MV/cm부터 절연파괴가 시작되어 O<sub>2</sub> 플라즈마 산화막에 비해 신뢰성이 크게 증가했음을 알 수 있다. N<sub>2</sub>O 플라즈마 산화막의 이와 같은 신뢰성 증가는 Si≡N 결합을 하는 질소가 Si/SiO<sub>2</sub> 계면의 스트레인을 감소시키고 계면의 Si dangling bond의 갯수를 감소시키기 때문인 것으로 생각되어진다.

Flatband capacitance, C<sub>fb</sub>,를 식(1)과 식(2)로부터 얻은 후 식(3)으로부터 유효 전하 농도, N<sub>eff</sub>,를 얻을 수 있다.<sup>7)</sup>

Fig. 5. Normalized C-V plots of ICP O<sub>2</sub> and ICP N<sub>2</sub>O plasma oxide.

$$C_{FB} = \frac{C_{ox}\epsilon_s A / (1 \times 10^{-4}) \lambda}{(1 \times 10^{-2}) C_{ox} + \epsilon_s A / (1 \times 10^{-4}) \lambda} \quad (1)$$

$$\lambda = \left( \frac{\epsilon_s k T}{q^2 N_x} \right)^{1/2} \quad (2)$$

$$V_{FB} - W_{mx} = -\frac{Q_{eff}}{C_{ox}} = -\frac{N_{eff}}{C_{ox} q} \quad (3)$$

여기서, C<sub>ox</sub>는 단위면적당 산화막의 커페시턴스, ε<sub>s</sub>는 Si 기판의 유전율(F/cm), λ는 extrinsic Debye length, A는 게이트 전극의 면적, N<sub>x</sub>는 Si 기판의 도핑농도, V<sub>FB</sub>는 flatband voltage(V), W<sub>mx</sub>는 금속-반도체 일함수차, 그리고 Q<sub>eff</sub>는 유효전하이다.

Fig. 5는 O<sub>2</sub> 플라즈마와 N<sub>2</sub>O 플라즈마 산화막의 전하 정보를 알기 위하여 1MHz에서 C-V 측정한 결과이다. 유도결합 O<sub>2</sub> 플라즈마와 N<sub>2</sub>O 플라즈마 산화막의 두께는 각각 72Å과 54Å 이었다. 이들을 600°C, Ar 분위기에서 1시간 동안 어닐링한 후 측정한 결과도 함께 실었다. Q<sub>eff</sub>는 식(3)에서 보면 Si/SiO<sub>2</sub> 계면에 몰려있는 것으로 고려하고 계산한 것으로 일반적인 산화막의 경우에는 잘 맞는다. 유도결합 O<sub>2</sub> 플라즈마 산화막은 유효전하가 5.25×10<sup>12</sup>/cm<sup>2</sup>로 절대값이 매우 크고 양의 전하를 갖고 있으며 Ar 분위기에서 어닐링한 후에도 큰 변화가 없다. 유도결합 N<sub>2</sub>O 플라즈마 산화막은 유효전하가 음의 값이며 9.29×10<sup>11</sup>/cm<sup>2</sup>이다. 그리고 Ar 분위기에서 어닐한 후에는 1.52×10<sup>11</sup>/cm<sup>2</sup>으로 유효전하가 크게 낮추어졌다. Table 1에 각각의 산화막에서의 V<sub>FB</sub>와 유효 전하량, N<sub>eff</sub>,를 정리하였다. N<sub>2</sub>O 플라즈마 산화막 내에 존재하는 질소는 Si≡N 결합 외에 ≡Si-N-Si≡ 결합을 부분적으로 갖게 되

Table 1. V<sub>FB</sub> and N<sub>eff</sub> of ICP O<sub>2</sub> plasma oxide and ICP N<sub>2</sub>O plasma oxide.

Oxidation type	as oxidized	annealed in Ar
ICP O <sub>2</sub> oxide	V <sub>FB</sub>	-1.47 V
	N <sub>eff</sub>	5.25×10 <sup>12</sup> /cm <sup>2</sup>
ICP N <sub>2</sub> O oxide	V <sub>FB</sub>	0.57 V
	N <sub>eff</sub>	-9.29×10 <sup>11</sup> /cm <sup>2</sup>

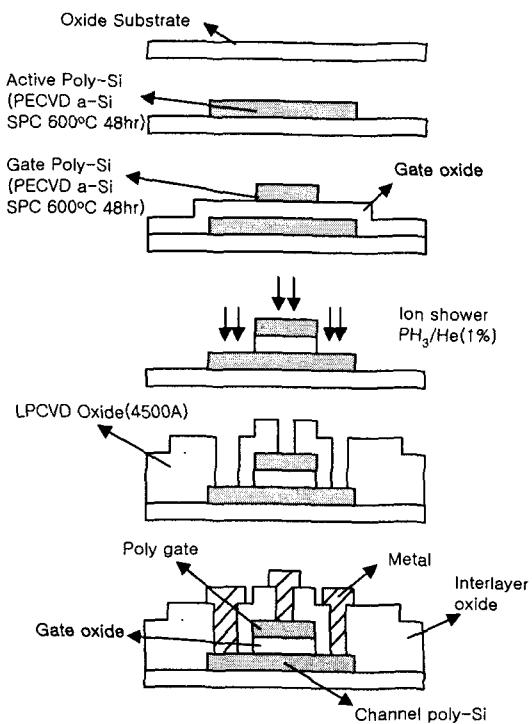


Fig. 6. TFT fabrication sequence

는 데, 이 때 적절히 반응하지 못한 상태로 존재하는 질소의 전자가 음의 전하를 유도하는 것으로 판단된다. N<sub>2</sub>O 플라즈마 산화막의 경우 600°C, Ar 분위기에서 1시간의 열처리 후에는 게이트 전압 0V 부근에서 순수한 산화막 특성을 갖는데, 이는 열처리로 인하여 계면에 존재하는 ≡Si-N-Si≡ 결합 농도가 감소하기 때문인 것으로 판단된다.

유도결합 N<sub>2</sub>O 플라즈마 산화막의 계면 효과를 알아보기 위하여 다결정 실리콘 박막트랜지스터를 제조하였으며, 공정 순서는 Fig. 6에 나타내었다. 우선 단결정 실리콘에 5000 Å의 열산화막을 성장시키고, 그 위에 1000 Å의 PECVD 비정질 실리콘을 증착한 기관을 사용하였다. 비정질 실리콘은 600°C에서 48시간동안 Ar 분위기에서 고상 결정화하였다. 게이트 산화막은 54 Å 두께의 유도결합 N<sub>2</sub>O 플라즈마 산화막과 그 위에 LPCVD 산화막을 900 Å 증착하는 이중 절연막 구조로 구성하였다. 비교를 위해 유도결합 O<sub>2</sub> 플라즈마 산화막 72 Å을 증착 후 LPCVD 산화막 900 Å을 증착한 이중 절연막 구조와 LPCVD 산화막만을 340°C에서 1000 Å 증착한 단일 절연막 구조를 동시에 구성하여 박막트랜지스터를 제작하였다. 실리콘 게이트는 1500 Å의 비정질 Si을 PECVD법으로 증착한 후 600°C, 48시간 Ar 분위기에서 고상결정화하였다. 게이트, 소스 그리고 드레인은 PH<sub>3</sub>/He(1%)를 250°C, 6keV에서 10분간 이온샤워법으로 도핑하였고, 4500 Å의 interlayer 산화막은 340°C에서 LPCVD로 증착하고 500°C에서 30분간 질소 분위기에서 어닐링하였다. 그리고, contact hole을 열고 1 μm의 Al을 스퍼터링법으로 증착한 후 금속 전극을 patterning하였다. Al과 실리콘과의 contact 저항을 줄이기 위해 마지막으로 시편을 450°C에서 30분 동안 10% H<sub>2</sub>/N<sub>2</sub>

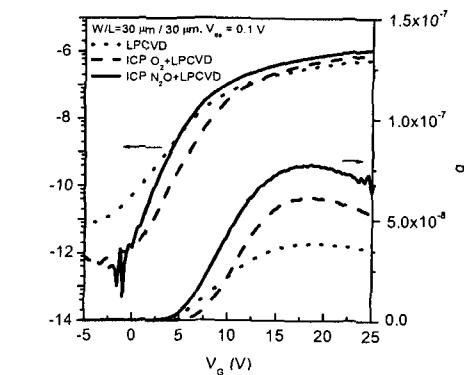
Fig. 7. Log I<sub>DS</sub>-V<sub>G</sub> curves of poly-Si TFTs with different gate oxide layers.

Table 2. Device parameters of the TFTs with different gate oxide layers.

Gate oxide Parameters	LPCVD	O <sub>2</sub> /LPCVD	N <sub>2</sub> O/LPCVD
V <sub>th</sub> (V)	6.0	8.3	6.2
μ <sub>FE</sub> (cm <sup>2</sup> /Vs)	11.1	17.7	22.4
I <sub>off</sub> (pA/μm)	28.9	0.7	1.1
μ <sub>0</sub> (cm <sup>2</sup> /Vs)	9.8	17.8	18.5
N <sub>T</sub> (× 10 <sup>12</sup> /Vcm <sup>2</sup> )	6.8	7.1	5.6

에서 어닐링하였다.

Fig. 7은 위 공정에 의해 제조된 다결정 실리콘 박막트랜지스터의 게이트 전압, V<sub>G</sub>에 따른 소스/드레인 전류, I<sub>DS</sub>, σ이다. 채널의 폭과 길이는 모두 30 μm이고 소스와 드레인 사이에 V<sub>D</sub>를 0.1V 걸어주면서 I<sub>DS</sub>를 측정하였다. Field effect mobility는 transconductance(g<sub>m</sub>)를 구하여 계산한 결과, LPCVD 산화막은 11.1cm<sup>2</sup>/Vs, 유도결합 O<sub>2</sub> 플라즈마 산화막 + LPCVD 산화막은 17.7cm<sup>2</sup>/Vs, 그리고 유도결합 N<sub>2</sub>O 플라즈마 산화막 + LPCVD 산화막은 22.4cm<sup>2</sup>/Vs으로 유도결합 N<sub>2</sub>O 플라즈마를 이용한 경우가 O<sub>2</sub> 플라즈마를 이용한 때보다도 큰 값을 나타내고 있다. 문턱전압, V<sub>th</sub>, 전자유동도, μ<sub>FE</sub>, 최소전류, I<sub>off</sub>,를 table 2에 정리하였다.

박막트랜지스터 전자유동도에 미치는 중요인자를 분석하기 위해 thermionic emission model을 이용하였다.<sup>9)</sup> 드레인 전류는 식(4)로 표현되고 전자의 유동도는 결정립계의 전위장벽을 고려하여 pre-exponential term, μ<sub>0</sub>으로 나누어져 있다. 이때 전위장벽, E<sub>B</sub>,는 식(5)로 표현되며, 채널의 두께, t<sub>ch</sub>,는 V<sub>G</sub>에 따라 식(6)으로 표현된다. 따라서 식(4) ~ 식(6)을 이용하여  $\ln \{I_{DS}/(V_G - V_{FB})V_{DS}\} \text{ vs } 1/(V_G - V_{FB})^2$ 을 도식화하여 이때의 기울기와 y절편을 구하면, 결정립계의 전위장벽 역할을 하는 결정립계의 트랩밀도, N<sub>T</sub>,와 Si/SiO<sub>2</sub> 계면에서 단결정 부분의 유동도를 의미하는

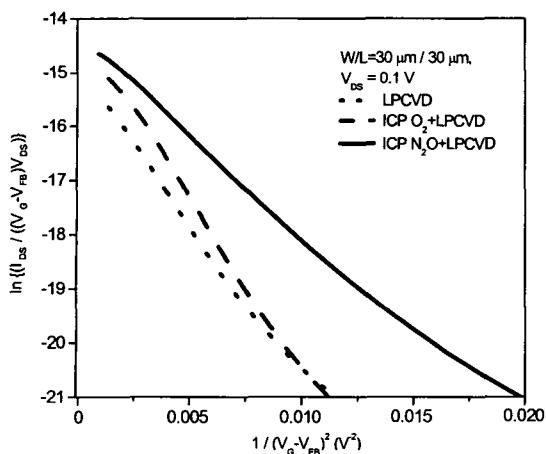


Fig. 8. Plot of  $\ln \{I_D / (V_G - V_{FB})V_D\}$  vs  $1/(V_G - V_{FB})^2$  showing the values of  $N_T$  and  $\mu_0$  of the different gate oxide layers.

pre-exponential factor를 각각 구할 수 있다.

$$I_{DS} = (W/L_{eff}) \mu_{eff} C_{ox} (V_G - V_{FB}) V_{DS} \\ = (W/L_{eff}) \mu_0 \exp(-qE_B/kT) C_{ox} (V_G - V_{FB}) V_{DS} \quad (4)$$

$$E_B = q^2 Q_r^2 t_{ch} / 8 \epsilon_{Si} C_{ox} (V_G - V_{FB}) \quad (5)$$

$$t_{ch} = [8kT t_{ox} \sqrt{(\epsilon_{Si}/\epsilon_{SiO_2})}] / [q(V_G - V_{FB})] \quad (6)$$

여기서 W와 L은 채널의 넓이와 길이,  $\epsilon_{Si}$ 과  $\epsilon_{SiO_2}$ 는 Si과  $SiO_2$ 의 유전율,  $N_T (=Q_r/q)$ 는 grain boundary 내의 트랩밀도이다.

Fig. 8은 앞서 설명한 방법으로  $I_{DS}$  vs  $V_G$  곡선을 다시 도식화한 것이다. 우선 LPCVD 산화막에 비해 유도결합  $O_2$  플라즈마와 유도결합  $N_2O$  플라즈마 산화막에 의한 전자 유동도 증가는 pre-exponential factor,  $\mu_0$ ,가 크게 증가한 것이 원인임을 알 수 있다.  $\mu_0$ 는  $Si/SiO_2$  계면의 결합농도가 Table 1에서 보는 바와 같이 크게 감소하여 증가한 것이다.  $\mu_0$ 는 intragranular defects와 계면 트랩밀도와 같은 결정립의 결합과도 밀접한 관련이 있다.<sup>9)</sup> 그러나 투과전자현미경으로 확인한 결과, 고상결정화법에 의한 다결정 결정립 내부 쌍정은 플라즈마 처리로 제거가 되지 못하였으므로, 계면 트랩밀도를 줄여  $\mu_0$ 가 증가한 것이다.

유도결합  $O_2$  플라즈마 산화막과 유도결합  $N_2O$  플라즈마 산화막을 비교해보면  $\mu_0$ 의 차이는 거의 없다고 볼 수 있다. 유도결합  $N_2O$  플라즈마에서 유도결합  $O_2$  플라즈마보다 유동도가 증가한 이유는  $Si$  결정립 계면의 트랩밀도가 낮아 전위 장벽을 낮춘 것이 그 이유라고 보여진다. Table 2를 보면 트랩밀도가  $7.1 \times 10^{12}/cm^2$ 에서  $5.6 \times 10^{12}/cm^2$ 로 감소하였음을 알 수 있다. 트랩밀도의 감소이유는 질소가  $Si$  결정립계에서  $Si$  dangling bond와 결합하였기 때문으로 생각된다. 유도결합  $N_2O$  플라즈마는 다결정 실리콘의

결정립계의 트랩밀도를 줄여 전자유동도가 증가하였다. 본 연구에서는 유도결합  $N_2O$  플라즈마로  $600^\circ C$  이하의 공정을 사용하여 산화막과 실리콘간의 우수한 계면 특성을 얻고, 다결정 실리콘의 결정립계를 질소 피복시켜 박막트랜지스터의 전자 유동도를 증가시킬 수 있었다.

#### 4. 결 론

유도결합  $N_2O$  플라즈마를 이용하여 실리콘 산화막을 저온에서 성장시켜 산화막의 구조 및 전기적 특성을 분석하였다.  $400^\circ C$ 에서 산화막의 두께는 5nm에서 성장을 멈추었고 산화막내에  $Si \equiv N$  결합과  $\equiv Si-N-Si \equiv$  결합이 관찰되었다. 산화막내 질소첨가로 인하여 산화막의 파괴전계가  $10MV/cm$ 로 향상되었으며,  $Si/SiO_2$  계면의 유효전자가  $-1.52 \times 10^{11}/cm^2$ 로 감소하였다. 유도결합  $N_2O$  플라즈마 산화막과 LPCVD 산화막으로 구성된 이중 절연막 구조로 다결정 실리콘 박막트랜지스터를 제조한 결과  $O_2$  플라즈마 산화막을 사용한 경우에 비하여 채널에서의 전자 유동도가 현저히 증가하였다. LPCVD 단층 절연막을 사용한 경우와 비교하면  $Si/SiO_2$  계면전하의 감소로 인하여, 유도결합  $O_2$  산화막을 사용한 경우와 비교하면 결정립계의 질소 피복으로 결정립계의 트랩밀도 감소로 인하여 전자유동도가 증가하였음을 알 수 있었다. 유도결합  $N_2O$  플라즈마는  $Si/SiO_2$  계면 결합밀도와  $Si$  결정립계의 트랩밀도를 동시에 감소시켜 주어 저온 게이트 산화막 공정으로 효과적인 방법임을 알았다.

#### 참 고 문 헌

1. W. Ting, G.Q. Lo, J. Ahn, T.Y. Chu and D.L. Kwong, IEEE Electron Device Lett., **12**, 416 (1991).
2. G. Lucovsky, J. Non-Cryst. Solids, **254**, 26 (1999).
3. Y.W. Choi and B.T. Ahn, J. Appl. Phys., **86**, 4004 (1999).
4. Y.W. Choi, S.W. Park and B.T. Ahn, Appl. Phys. Lett., **74**, 2693 (1999).
5. R.I. Hedge, P.J. Tobin, K.G. Renid, B. Maiti and S.A. Ajuria, J. Appl. Phys. Lett., **66**, 2882 (1995).
6. J.W. Lee, N.I. Lee, S.H. Hur, C.H. Han, J. Electrochem. Soc., **144**, 3283 (1997).
7. E.H. Nicollian and J.R. Brews, MOS Physics and Technology, Wiley, New York, (1982).
8. R.E. Proano and D.G. Ast, J. Appl. Phys., **66**, 2189 (1989).
9. T. Katoh and N. Hirashita, Jpn. J. Appl. Phys., **28**, L2291 (1989).