

---

# BST 박막의 두께 변화에 따른 전기적 특성에 관한 연구

강성준\* · 정양희\*\*

Electrical Characteristics of BST Thin Films with Various Film Thickness

Seong Jun Kang\* · Yang Hee Joung\*\*

---

본 논문은 과학기술부 · 한국과학재단 지정 여수대학교 설비 자동화 및 정보시스템 연구개발 센터 연구비 지원에 의한 것임.

---

## 요 약

RF magnetron reactive sputtering 법으로 BST ( $\text{Ba}_{1-x}\text{Sr}_x\text{TiO}_3$ )(50/50) 박막을 제작하여, 박막의 결정화 특성 및 표면상태와 함께 박막의 두께에 따른 전기적 특성을 조사하였다. XRD와 AFM을 이용하여 BST 박막의 결정화 특성과 표면상태를 관찰한 결과, 800°C 에서 2분간 후열처리한 박막은 완전한 perovskite 구조를 가지며 표면거칠기도 16.1Å으로 양호한 값을 나타내었다. 박막의 두께가 80 nm에서 240 nm으로 증가함에 따라 10 kHz에서 비유전율은 199에서 265로 증가하였고, 250 kV/cm의 전기장에서 누설전류밀도는  $0.779 \mu\text{A}/\text{cm}^2$ 에서  $0.184 \mu\text{A}/\text{cm}^2$ 으로 감소하였다. 두께 240 nm인 BST 박막의 경우, 5 V에서의 전하축적 밀도와 누설전류밀도는 각각  $50.5 \text{fC}/\mu\text{m}^2$ 와  $0.182 \mu\text{A}/\text{cm}^2$ 로, 이는 DRAM의 캐패시터 절연막 응용에 매우 유망한 물질임을 나타내는 결과이다.

## ABSTRACT

The BST ( $\text{Ba}_{1-x}\text{Sr}_x\text{TiO}_3$ )(50/50) thin film has been grown by RF magnetron reactive sputtering and its characteristics such as crystallization, surface roughness, and electrical properties have been investigated with varying the film thickness. The crystallization and surface roughness of BST thin film are investigated by using XRD and AFM, respectively. The BST thin film annealed at 800°C for 2 min has pure perovskite structure and good surface roughness of 16.1Å. As the film thickness increases from 80 nm to 240 nm, the dielectric constant at 10 kHz increases from 199 to 265 and the leakage current density at 250 kV/cm decreases from  $0.779 \mu\text{A}/\text{cm}^2$  to  $0.184 \mu\text{A}/\text{cm}^2$ . In the case of 240 nm-thick BST thin film, the charge storage density and leakage current density at 5V are  $50.5 \text{fC}/\mu\text{m}^2$  and  $0.182 \mu\text{A}/\text{cm}^2$ , respectively. The values indicate that the BST thin film is a very useful dielectric material for the DRAM capacitor.

## 키워드

BST( $\text{Ba}_{1-x}\text{Sr}_x\text{TiO}_3$ ), DRAM, RF magnetron reactive sputtering, leakage current, charge storage density

I. 서론

최근, 반도체 산업 중에서도 DRAM으로 대표되는 반도체 메모리는 급속한 속도로 연구와 개발이 이루어지고 있다. 이미 128Mb DRAM이 양산체제를 이루고 있으며, Gb DRAM에 대한 기술도 개발중에 있다.<sup>[1]</sup> DRAM이 급격히 고집적화 됨에 따라 메모리 셀 당 사용가능한 면적이 줄어들고 이에 따라 정보저장을 위한 캐패시터의 면적도 감소하게 되었다. 그렇지만, 캐패시터의 면적이 감소하더라도 단위 셀 당 저장 캐패시턴스는 적정값을 유지하여야 된다. 기존에 사용되고 있는 SiO<sub>2</sub>/Si<sub>3</sub>N<sub>4</sub> 같은 물질들이 256 Mb DRAM 이상에 사용된다면, stack 이나 trench 캐패시터 셀 같은 복잡한 구조들이 단위 셀 당 저장 캐패시턴스의 적정값을 유지하기 위해 사용되어야 한다.<sup>[2]</sup> 그러나, 비유전률이 높은 새로운 물질, 즉 강유전체 박막을 캐패시터 절연막으로 사용한다면, 좀더 간단한 캐패시터 구조로도 256Mb DRAM 이상이 실현될 수 있다.<sup>[3]</sup>

이들 강유전체 박막중 BST 박막은 Ba/Sr의 조성비에 따라 강유전상에서 상유전상으로 상변이가 가능하여 소자의 동작온도 영역에서 최대의 비유전률을 나타내며, 스위칭 속도가 빠르고 유전손실이 작다. 또, Pb 계열 강유전체에 비해 누설전류밀도가 낮고 Pb와 같은 중금속을 사용하지 않는 장점을 가지고 있어 DRAM 응용에 가장 주목받고 있는 물질이다.<sup>[4,5]</sup> 그러나, BST 박막을 256Mb DRAM 이상에 적용할 경우, 박막의 두께가 감소하면서 비유전률 및 누설전류밀도 등의 전기적 특성이 크게 변하게 된다.<sup>[6]</sup> 따라서, BST 박막을 256Mb DRAM 이상에 적용하기 위해서는 두께 변화에 따른 비유전률 및 누설전류밀도 등의 특성을 연구하는 것이 필수적이거나 이에 대한 연구가 미흡한 실정이다.

본 연구에서는 RF magnetron reactive sputtering 법으로 Pt/Ta/SiO<sub>2</sub>/Si 기판위에 BST (50/50) 박막을 두께별로 제작하여, BST 박막의 두께 변화에 따른 비유전률 및 누설전류밀도 등의 전기적 특성 변화를 관찰하여 DRAM 캐패시터 절연막으로의 응용 가능성을 조사하였다.

II. 실험방법

본 연구에서는 RF magnetron reactive sputtering 법을 이용하여 BST 박막을 제작하였다. 실험에 사용된 RF magnetron sputtering 장치는 target을 하부에 위치시키고 기판을 상부에 장착하도록 설계된 상향식이다. BST 박막증착에 사용된 target 은 조성이 (Ba<sub>0.5</sub>Sr<sub>0.5</sub>)TiO<sub>3</sub>(순도: 99.9%)이고, 사용된 기판은 Pt(1000Å)/Ta(200Å)/SiO<sub>2</sub>(3800Å)/p-type(100) Si 구조이다. 증착전에 기판의 표면에 존재할 수 있는 유기물의 제거를 위하여 TCE (trichloroethylene), acetone, isopropanol 그리고 D.I water를 이용하여 세척을 한 후, 건조 N<sub>2</sub> gas를 사용하여 기판을 건조시켰다. 증착에 사용된 RF power는 125W이고, 기판온도는 550°C이었다. 박막을 증착시키기 전의 초기 진공도는 3×10<sup>-6</sup> torr 이하로 유지시켰으며, 작업 압력은 6×10<sup>-3</sup> torr로 일정하게 유지시켰다. Ar과 O<sub>2</sub> 혼합비를 mass flow controller(MFC)로 조절하여 변화시켰다. 그 후, 원하는 증착조건에서 플라즈마의 안정을 위해 15분 이상 presputtering 한 다음 BST 박막을 증착시켰다. BST 박막의 증착조건을 table 1에 요약해서 나타내었다. 증착된 BST 박막을 분위기 제어 없이 RTA로 후열처리하여 결정화 특성, 표면상태 및 전기적 특성을 조사하였다.

표 1. BST 박막의 sputtering 조건  
Table 1. Sputtering conditions for BST thin films

Target	BST(50/50) (99.99%)
Substrate	Pt/Ta/SiO <sub>2</sub> /Si
RF power	125W
Base pressure	< 3×10 <sup>-6</sup> Torr
Operating pressure	6×10 <sup>-3</sup> Torr
Reactive gas mixture (O <sub>2</sub> /Ar+O <sub>2</sub> )	50%
Substrate temp.	550°C

BST 박막의 결정화 특성은 X-Ray Diffractometer(PHILIPS PW 3020, CuK $\alpha$ )를 이용하여 분석하였고, 표면상태는 AFM(Park Science, AP 2000L)

을 이용하여 관찰하였다. BST 박막의 두께는 ellipsometer(PLASMOS, SD 2300)와 SEM(Hitachi S-4200)을 이용하여 구하였고, AES(VG Microlab, 310F)를 이용하여 박막의 깊이에 따른 조성의 변화 및 계면을 관찰하였다. 유전특성과 누설전류밀도는 각각 LCR meter(Stanford Research, SR 720)와 Parameter analyzer(HP 4145B)를 이용하여 측정하였으며, RT66A Standardized ferroelectric test system (Radiant technologies)을 이용하여 BST 박막의 hysteresis 곡선도 측정하였다.

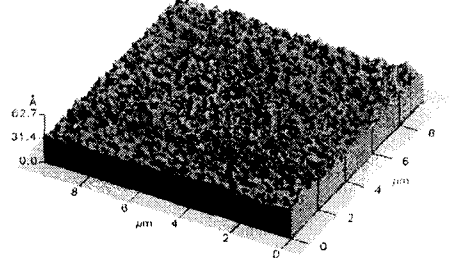


그림 2. BST 박막의 3차원 AFM 사진  
Fig. 2 The 3-D AFM image of BST thin film

### III. 결과 및 고찰

BST 박막의 결정화 및 결정의 배향성을 조사하기 위해 Pt/Ta/SiO<sub>2</sub>/Si 구조의 기판위에 550°C에서 as-deposit시킨 박막과 550°C에서 as-deposit 시킨 후, 800°C에서 2분간 후열처리한 박막의 XRD pattern 들을 Fig. 1에 나타내었다. Fig. 1에서 보듯이, 550°C에서 as-deposit 시킨 박막은 비정질의 형태를 나타내고 있지만, 800°C에서 2분간 후열처리한 BST 박막은 perovskite 구조를 나타내는 (100), (110), (211) peak들이 나타나므로 결정화가 된 것으로 보인다.

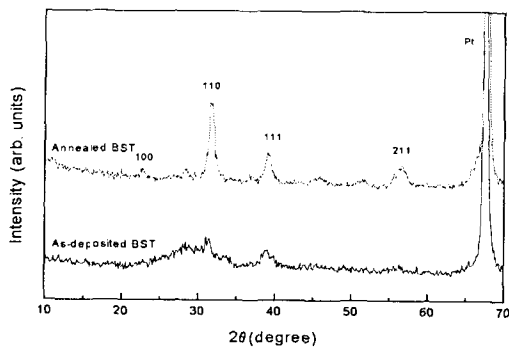
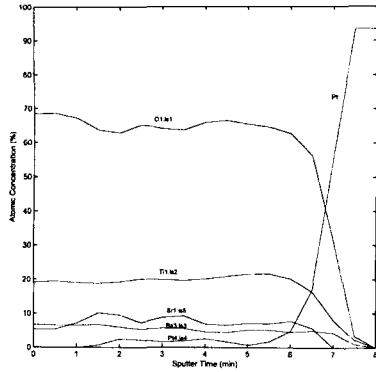


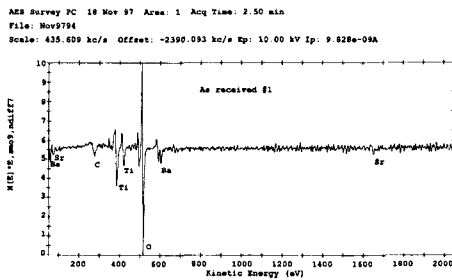
그림 1. BST 박막의 XRD pattern  
Fig. 1 XRD patterns of BST thin films

표면상태 특히 표면 거칠기는 강유전체 박막을 실제 소자에 응용할 경우, 상부전극 물질과 BST 박막과의 계면특성에 관련되므로 박막의 누설전류 등의 전기적 특성에 영향을 미치는 중요한 요소이다. AFM을 이용하여 Pt/Ta/SiO<sub>2</sub>/Si 기판위에 550°C에서 as-deposit시킨 후, 800°C에서 2분간 후열처리한 BST 박막의 표면 거칠기를 조사하여 Fig. 2에 나타내었다. AFM 조사 결과 본 연구에서 제작된 BST 박막의 RMS (root mean square) 표면 거칠기는 16.1 Å로 조사되었다. 이는 P. Bhattacharya 등<sup>[7]</sup>이 laser ablation 법으로 제작한 BST 박막에서 보고한 표면 거칠기 (100Å) 보다는 우수한 값이지만, W. Jo 등<sup>[8]</sup>이 sputtering 법으로 제작한 BST 박막의 표면 거칠기 (12Å) 보다는 다소 떨어지는 것이다.

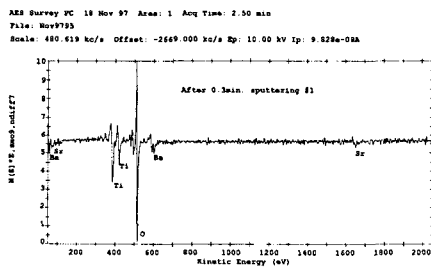
AES (Auger electron spectroscopy)는 시료의 깊이 분포에 따른 구성 원소들의 화학적인 조성을 알아낼 수 있어 표면 및 계면 분석에 널리 이용되고 있는 방법이다. Fig. 3에 Pt/Ta/SiO<sub>2</sub>/Si 기판위에 550°C에서 as-deposit시킨 후, 800°C에서 2분간 후열처리한 BST 박막의 AES depth profile과 Auger spectrum을 나타내었다. Fig. 3(a)에서 보듯이 BST/Pt 계면을 제외하고는 Ba, Sr, Ti와 O의 조성이 매우 균일하게 분포함을 알 수 있었다. 또, BST/Pt 계면에서 심각한 확산은 일어나지는 않은 것으로 보이지만, 계면층이 형성되었음을 알 수 있었다.



(a)



(b)



(c)

그림 3. (a) BST 박막의 AES depth profile 과 (b) (c) BST 박막의 Auger spectrum  
Fig. 3 (a) AES depth profile, (b) (c) Auger spectrum of BST thin film

이들 계면층은 BST 박막의 유전특성에 큰 영향을 미칠 것으로 생각된다. 또, Fig. 3(b)는 박막 표면층에서의 Auger spectrum을 나타낸 것으로, carbon이

검출되었음을 보여주고 있으나 Fig. 3(c)에서처럼 sputtering 시간이 0.3분 경과한 후의 Auger spectrum 에서는 carbon이 검출되지 않았다. 이로부터, 박막 표면층에서 검출된 carbon은 박막 증착과정에서 발생한 것이 아니라, 자연상태에서 나타날 수 있는 carbon 오염으로 판단된다.

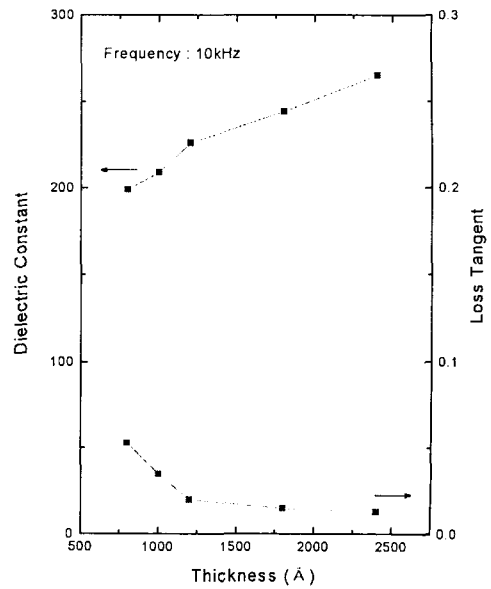
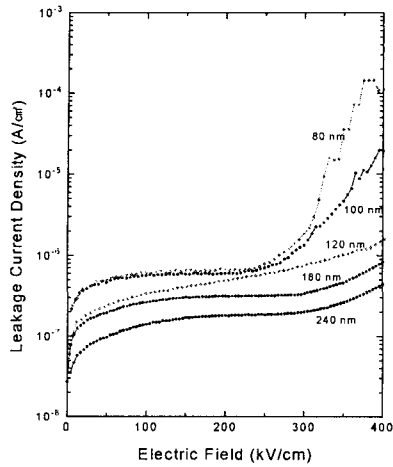


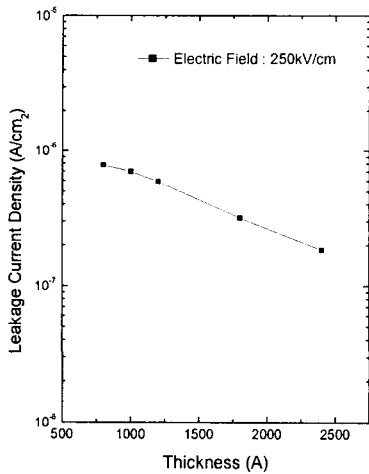
그림 4. BST 박막 두께에 따른 유전특성  
Fig. 4 Dielectric properties of BST thin films with various film thickness

Fig. 4에 550°C에서 as-deposit 시킨 후, 800°C에서 2분간 후열처리한 BST 박막의 두께에 대한 유전특성을 나타내었다. 유전특성은 10kHz의 주파수에서 BST 박막의 두께를 80, 100, 120, 180, 240 nm로 변화시켜가며 측정하였다. Fig. 4에서 보듯이 BST 박막의 두께가 80 nm에서 240 nm로 증가함에 따라 비유전률은 199에서 265로 증가하였고, 유전손실은 0.053에서 0.013으로 감소하였다. 이와 같이 BST 박막의 두께가 감소할수록 비유전률이 작아지는 이유는, J. M. Bell 등<sup>[9]</sup>이 보고한 바와 같이 BST 박막과 전극사이에 박막의 전체 두께에 상관없이 일정한 두께를 갖는 저유전률의 계면층이 존재하여 BST 박막의 두께가 감소할수록 저유전률을 갖는 계면층의 영

향이 커지기 때문이라고 생각된다.



(a)



(b)

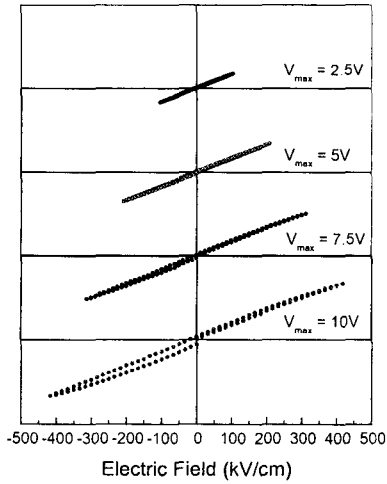
그림 5. 박막 두께와 전계에 따른 BST 박막의 누설전류밀도

Fig. 5 Leakage characteristics of BST thin films as a function of (a) electric field (b) various film thickness

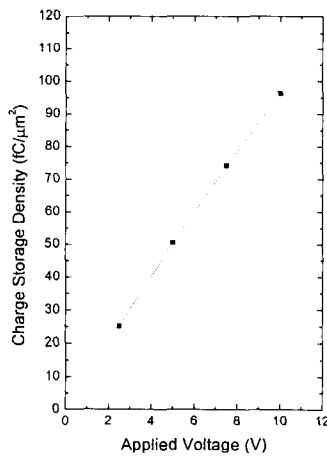
Fig. 5(a)와 (b)는 각각 550°C에서 as-deposit 시킨 후, 800°C에서 2분간 후열처리한 BST 박막의 두께와 전기장에 따른 누설전류밀도를 나타낸 것이다. 누설전류는 BST 박막을 DRAM의 캐패시터 절연막으로

응용하고자 할 때, 매우 중요한 요소중의 하나이다. 누설전류가 증가하면 refresh 횟수의 증가, 소비전력의 증가, 디바이스에 인가되는 전기장이 제한되는 등의 문제가 발생하기 때문이다.<sup>[10]</sup> Fig. 5(a)에서 보듯이, BST 박막의 두께가 120, 180, 240 nm일 때는 400 kV/cm까지의 전기장에서 누설전류밀도의 커다란 증가가 나타나지 않았지만, BST 박막의 두께가 80, 100 nm일 때는 250 kV/cm 이상의 전기장에서부터 누설전류밀도가 급격히 증가함을 알 수 있었다. 또, Fig. 5(b)에서 보듯이, BST 박막의 두께가 80, 100, 120, 180, 240 nm일 때, 누설전류밀도는 250 kV/cm의 전기장에서 각각 0.779, 0.701, 0.593, 0.317, 0.184  $\mu$  A/cm<sup>2</sup>으로 조사되었다.

Fig. 6(a)는 BST (240 nm) 박막의 이력곡선을 인가되는 전압의 함수로 나타낸 것이다. 2.5, 5, 7.5, 10 V에서 측정된 이력곡선들 모두는 거의 선형적인 모양을 나타내고 있으나, 인가되는 전압이 증가할수록 이력곡선의 모양이 포화되는 경향을 나타내었다. 이는 상유전체의 전형적인 특성이므로 본 연구에서 제작한 BST 박막이 상유전체임을 나타내는 증거이며, 10 V에서 측정된 이력곡선은 비교적 높은 전압에 의한 전하 누설(charge leakage)로 인해 약간의 offset이 있음을 볼 수 있었다. 이들 이력곡선으로부터 구한 전하축적밀도(charge storage density)를 Fig. 6(b)에 나타내었다. Fig. 6(b)에서 보듯이, 인가 전압이 2.5, 5, 7.5, 10 V에서 각각 25.2, 50.5, 74.2, 96.3 fC/ $\mu$ m<sup>2</sup>로 나타났다. 5 V에서의 전하축적밀도는 50.5 fC/ $\mu$ m<sup>2</sup>로 P. C. Joshi 등<sup>[11]</sup>이 MOD(metal organic decomposition) 법으로 제작한 두께 500 nm인 BST 박막의 5 V에서 전하축적밀도 39.6 fC/ $\mu$ m<sup>2</sup>에 비해 상당히 큰 값이다.



(a)



(b)

그림 6. 인가전압에 따른 BST 박막의 hysteresis loop 과 전하축적밀도(BST 박막 두께 : 240 nm)

Fig. 6. (a) Hysteresis loops (b) charge storage density of the BST thin films with a various applied voltage(BST film thickness : 240 nm)

#### IV. 결론

본 연구에서는 BST 박막을 RF magnetron

reactive sputtering법으로 제작하여, BST 박막의 결정화 특성 및 표면상태와 함께 전기적 특성을 조사하였다. XRD 측정 결과 550°C에서 as-deposit 한 BST 박막은 비정질 상태를 보이나, 800°C에서 2분간 후열처리한 BST 박막은 perovskite 구조로 결정화되었음을 확인할 수 있었다. 또, AFM 관찰 결과, 800°C에서 2분간 후열처리한 BST 박막의 표면 거칠기는 16.1Å으로 비교적 양호한 값을 나타내었다. AES 관찰 결과, BST/Pt 계면을 제외하고는 Ba, Sr, Ti와 O의 조성은 매우 균일하게 분포하고 있으며 BST 박막과 Pt 사이에 계면층이 형성되었음을 알 수 있었다. 두께별(80, 100, 120, 180, 240 nm)로 550°C에서 as-deposit 된 BST 박막을 800°C에서 2분간 후열처리한 다음, 박막에 상부전극을 증착시켜 planar type의 캐패시터를 제작하여 전기적 특성을 조사하였다. BST 박막의 두께가 80 nm에서 240 nm로 증가함에 따라 10kHz의 주파수에서 비유전률은 199에서 265로 증가하였고 유전손실은 0.053에서 0.013으로 감소하였으며, 누설전류밀도는 250 kV/cm의 전기장에서 각각 0.779, 0.701, 0.593, 0.317, 0.184  $\mu\text{A}/\text{cm}^2$ 으로 급격히 감소하는 추세를 보였다. 240nm 두께의 BST 박막의 이력곡선을 측정해, 본 연구에서 제작한 BST 박막이 상유전체임을 확인하였고, 이들 이력곡선으로부터 구한 전하축적밀도 (charge storage density)는 2.5, 5, 7.5, 10 V에서 각각 25.2, 50.5, 74.2, 96.3  $\text{fC}/\mu\text{m}^2$ 임을 알 수 있었다.

두께 240 nm인 BST 박막의 경우, 5 V에서의 전하 축적밀도와 누설전류밀도는 각각 50.5  $\text{fC}/\mu\text{m}^2$ 와 0.182  $\mu\text{A}/\text{cm}^2$ 이었으며, 이는 DRAM의 캐패시터 절연막 응용에 매우 유망한 물질임을 나타내는 결과라고 할 수 있다.

참 고 문 헌

- [1] K. Koyama, T. Sakuma, S. Yamamichi, H. Watanabe, H. Aoki, S. Ohya, Y. Miyasaka, and T. Kikkawa, "A Stacked Capacitor with  $(\text{Ba}_x\text{Sr}_{1-x})\text{TiO}_3$  for 256M DRAM", International Electron Devices and Materials Symposium Technical Digest, pp. 823~826 (1991)
- [2] T. Makita, T. Horikawa, H. Juroki, M. Kataoka, J. Tanimura, N. Mikami, K. Sato, and M. Nunoshita, "Electrical Properties and Film Structures of  $(\text{Ba}_x\text{Sr}_{1-x})\text{TiO}_3$  Thin Films by RF Sputtering", Mat. Res. Soc. Symp. Proc., 284, p. 529 (1993)
- [3] A. F. Tasch, and L. H. Parker, "Ferroelectric Materials for 64Mb and 256Mb DRAMs", IEEE Circuits and Devices Magazines, pp. 17~26 (1990)
- [4] D. Tahan, A. Safari, and L. C. Klein, "Sol-Gel Preparation of Barium Strontium Titanate Thin Film", Proceedings of the Ninth IEEE International Symposium on Applications of Ferroelectrics, pp. 427~430 (1994)
- [5] 류정선, 강성준, 윤영섭, "조성변화에 따른 BST 박막의 특성에 관한 연구", 전자공학회 논문집, 33A, 6, pp. 120~126 (1996)
- [6] C. S. Hwang, B. T. Lee, S. O. Park, J. W. Kim, H. J. Cho, C. S. Kang, H. Horii, S. I. Lee, and M. Y. Lee, "Interface Potential Barrier Height and Leakage Current Behavior of  $\text{Pt}/(\text{Ba}, \text{Sr})\text{TiO}_3/\text{Pt}$  Capacitors Fabricated by Sputtering Process", Integrated Ferroelectrics, 13, pp. 157~177 (1996)
- [7] P. Bhattacharya, T. Komeda, K. H. Park, and Y. Nishioka, "Comparative Study of Amorphous and Crystalline  $(\text{Ba}, \text{Sr})\text{TiO}_3$  Thin Films Deposited by Laser Ablation", Jpn. J. Appl. Phys., 32, 9B, pp. 4103~4106 (1993)
- [8] W. Jo, D. C. Kim, H. M. Lee, and K. Y. Kim, "Leakage Current Behaviors of  $\text{Ba}_{0.5}\text{Sr}_{0.5}\text{TiO}_3$  Thin Films on Pt,  $\text{RuO}_2$ , and  $\text{Pt}/\text{RuO}_2$  Bottom Electrodes", Mat. Res. Soc. Symp. Proc., 433, pp. 57~62 (1996)
- [9] J. M. Bell, P. C. Knight, and G. R. Johnston, "Ferroelectric-Electrode Interactions", Ferroelectric Thin Films: Synthesis and Basic Properties, chapter 4, Gordon and Breach Publishers (1996)
- [10] J. Carrano, C. Sundhama, J. Lee, A. Tasch, and W. Miller, "Electrical and Reliability Characteristics of PZT Ferroelectric Thin Films for DRAM Applications", IEDM Tech. Dig., pp. 255~258 (1989)
- [11] P. C. Joshi, R. P. Tandon, and A. Mansingh, "Barium Strontium Titanate Thin Films by Metallo Organic Solution Technique for DRAM Applications", Proceedings of the First Asian Meeting on Ferroelectricity, 197, pp. 139~143 (1997)

저 자 소 개

강성준(Seong-Jun Kang)

1989년 2월 인하대 응용물리학과 졸업(공학사)  
 1994년 8월 인하대 전자재료공학과 졸업(공학석사)  
 1999년 2월 인하대 전자재료공학과 졸업(공학박사)  
 2000년~현재 여수대학교 반도체-응용물리학과 조교수  
 ※관심분야 : VLSI 공정, 강유전체 박막 및 신소재

정양희(Yng-Hee Joung)



1983년 2월 단국대 응용물리학과 졸업(공학사)  
 1985년 8월 인하대 응용물리학과 졸업(공학석사)  
 1993년 8월 인하대 전자재료공학과 졸업(공학박사)  
 1988년~1995년 LG반도체 선임연구원  
 1995년~현재 여수대학교 전기공학과 부교수  
 ※관심분야 : VLSI 공정 및 반도체물성