

위성중계기용 Ku-대역 증폭기의 온도보상회로 설계

Design of Temperature-Compensation Circuits of Ku-band Amplifiers for Satellite Payload

장 병 준 · 염 인 복 · 이 성 팔

Byung-Jun Jang · In-Bok Yom · Seong-Pal Lee

요 약

본 논문에서는 위성중계기용 Ku-대역 증폭기에 사용되어질 수 있는 온도보상회로에 대하여 기술하였다. 위성중계기용 증폭기에서 요구하는 온도 규격과 다양한 온도보상 방식의 장단점을 살펴본 후 위성중계기용 증폭기에 적합한 온도보상회로로서 능동 바이어스 회로, 감쇄기를 이용한 온도보상회로, ALC Loop를 이용한 온도보상회로를 선정하여 각각의 회로를 설계하였다. 각각의 온도보상회로는 설계 결과와 일치하는 실험 결과를 얻을 수 있었다. 이러한 결과는 실제 Ku-대역 위성중계기용 능동부품인 채널증폭기, 저잡음 증폭기, 중간 주파수 증폭기 등에 사용되어졌으며, 설계 규격을 만족하는 결과를 얻을 수 있었다.

Key words : 위성중계기, 온도 보상, 채널증폭기

Abstract

This paper presents temperature-compensation circuits of Ku-band amplifiers for satellite payload. After carefully investigating design specifications of Ku-band amplifiers for satellite payload, we designed three types of temperature-compensation circuits, which are an active bias circuit, an attenuator control, and an ALC loop circuit. Our design technique demonstrates good agreement between measured and predicted results. These temperature-compensation circuits are suitable for Ku-band satellite payload active components, such as channel amplifiers, LNA and IF amplifiers.

Key words : Channel Amplifier, Temperature Compensation, Satellite Payload, Ku-band

I. 서 론

1990년대 국내 통신방송위성 1, 2, 3호의 성공적인 발사에 따라 국내의 위성통신 산업도 비약적인 발전을 하였다. 하지만 현재까지는 기상장비의 개발에만 한정되어 있으며, 고신뢰성을 요구하는 중계기 및 RF 핵심부품을 자체 개발하는 단계에는 이르지 못하고 있다. 통신방송위성의 개발을 선도하는 선진국들은 위성통신의 중요성 및 타 산업에 미치는 영향을 인식하여 오래전부터 중계기의 핵심부품 및

중계기 시스템을 활발히 개발하고 있다¹⁾. 이는 고신뢰성 부품 및 시스템 개발이 모든 산업발전의 원동력이 되며, 그 나라의 기술수준을 결정하는 척도가 되기 때문이다.

따라서 국내에서도 국내의 기술수준을 한단계 더 높이기 위해서는 위성중계기의 핵심부품을 독자적으로 개발하는 것이 절실히 요구된다. 현재 ETRI를 주관으로 국내 업체가 위성부품을 설계, 제작 및 시험 중에 있으며 이러한 결과물은 2005년 하반기 KOREASAT 5 위성에 탑재를 통해 기술검증을 추

한국전자통신연구원 통신위성개발센터(Satellite Communication Department, ETRI)

· 논문 번호 : 20020726-085

· 수정완료일자 : 2002년 10월 16일

진하고자 하고 있다¹²⁾.

위성중계기의 핵심부품 중 채널증폭기와 수신단의 저잡음 증폭기 및 중간주파수 증폭기 등의 능동 부품에는 다양한 마이크로파 대역의 증폭기가 사용되어진다. 이러한 능동 소자들은 위성체내의 온도가 밤낮으로 매우 심하게 변화하므로 온도에 따른 전기적인 성능 변화가 작아야 한다. 예를 들어 채널증폭기의 경우 동작온도 범위인 -15°C 에서 65°C 사이에서 최대이득 56 dB에서 온도에 따른 이득 변화가 0.8 dB 이내가 되도록 설계되어야 한다.

보통 FET 소자나 HEMT 소자로 설계되는 Ku-대역의 증폭기들은 온도에 따라 이득이 변화하게 되는데, 사용주파수 및 동작온도에 따라 최대 10 %까지도 변화하게 된다¹³⁾. 이러한 증폭기의 온도 특성을 보상하기 위해서 다양한 방법들이 연구되어지고 있다. 먼저 온도센서와 감쇄기를 이용하는 방법¹³⁾과 증폭기의 게이트전압을 조절하는 방법¹⁴⁾¹⁵⁾, ALC (Automatic Level Control) 회로 및 능동 바이어스 회로 등 다양한 방법이 있다. 이러한 증폭기의 온도 보상회로를 그 방식에 따라 분류하면 감쇄기를 이용하는 방식과 증폭기 자체의 온도 특성을 보상하는 방식으로 나눌 수 있으며 그림 1에 온도보상방식에 대한 분류와 각각의 방식에 대해 복잡도, 성능에 따라 그 특성의 장단점을 나타내었다.

온도의 변화가 적으며 설계규격이 까다롭지 않은

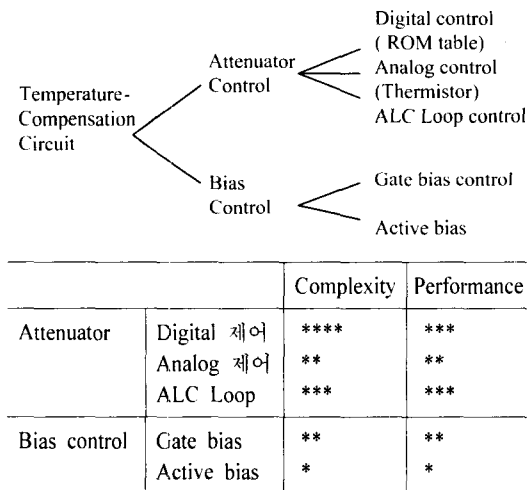


그림 1. 온도보상회로의 분류
Fig. 1. Temperature-Compensation Circuits.

지상시스템에 사용되는 증폭기의 경우 능동 바이어스 회로만으로도 충분히 온도 변화 규격을 만족시킬 수 있으나 우주 환경에서는 온도 범위가 -15°C 에서 65°C 정도로 넓을 뿐만 아니라 요구규격 또한 매우 엄격하여 보통은 가변 감쇄기를 증폭단 사이에 연결하고 온도 센서로부터 이를 제어하여 온도 보상기능을 수행하는 방식을 선정하여야 한다. 또한 이러한 온도보상회로 1개를 사용하는 경우도 있지만 보통은 능동 바이어스 회로와 감쇄기를 이용하는 방식을 같이 사용하기도 한다.

본 논문에서 사용한 온도보상회로로는 감쇄기를 이용한 방식으로 아날로그 제어방식과 ALC Loop 제어방식 및 능동 바이어스 회로의 3가지 방식이 사용되었다. 본 논문에서는 각각의 온도보상회로의 동작원리와 설계 방법 및 제작된 회로의 온도 측정 결과 등을 살펴본다. 본 논문의 결과는 위성중계기의 핵심 부품인 채널증폭기 및 수신부 증폭기에 실제 적용되어 시험모델 (Engineering Model)을 제작하여 성능시험을 완료하였으며, 이 결과를 바탕으로 현재 인증모델 (Qualification Model)이 제작 중에 있다.

II. 능동 바이어스 회로

본 논문에서 사용된 바이어스 보드는 정전압 회로로서 증폭기의 온도 보상을 위하여 PNP 트랜지스터를 이용하여 구성하였다. 설계된 바이어스 회로의 드레인 (Drain) 전류 (I_D)는 온도가 증가함에 따라 같이 증가하고, 드레인전압 (V_D)은 온도의 증가에

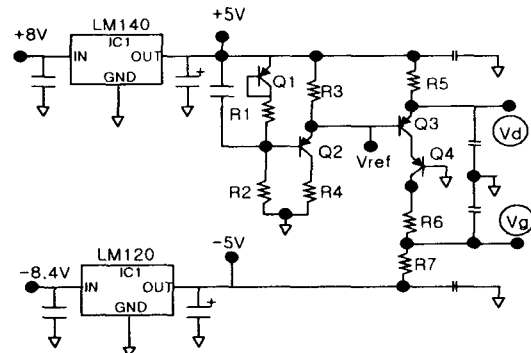


그림 2. 능동 바이어스 회로의 회로도
Fig. 2. Circuit Diagram of Active Bias Circuit.

따라 감소한다. 일반적으로 RF 소자는 온도가 증가함에 따라 이득이 감소하는 특성이 있고, 전류가 증가하거나 전압이 감소하면 이득은 증가한다. 그러므로 온도가 증가하면 RF 소자의 이득은 감소하지만 바이어스회로에 의해 공급되는 전압과 전류의 변동이 이득을 증가시키는 방향으로 변화하므로 RF 소자의 이득 감소를 상쇄시키게 된다. 따라서 본 회로는 어느 정도의 온도보상효과를 얻을 수 있다.

그림 2는 설계된 바이어스 회로의 회로도도를 보여 준다. LM140과 LM120은 각각 +5 V와 -5 V 정류기(Regulator) 회로이며, 바이어스 회로는 2N2907 PNP 트랜지스터와 몇 개의 주변 저항과 캐패시터로 구성된다. 회로에서 드레인으로 흐르는 전류 I_d 는 다음 식 (2-1)과 같이 주어진다.

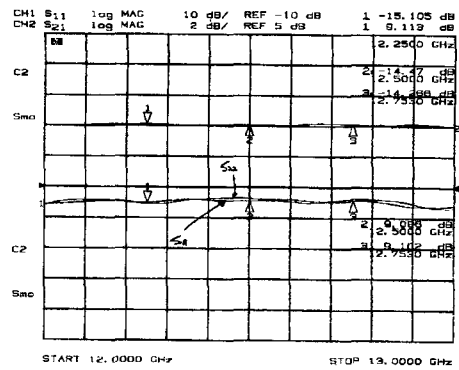
$$I_d = (5 - V_{ref} - V_{be}(Q3))/R5 \quad (2-1)$$

여기서 Q3의 베이스-에미터 (base-emitter)간의 전압 $V_{be}(Q3)$ 의 값은 온도가 올라감에 따라 작아지므로 드레인 전류는 온도가 올라감에 따라 커지게 된다. 마찬가지로 V_{ref} 를 계산하면

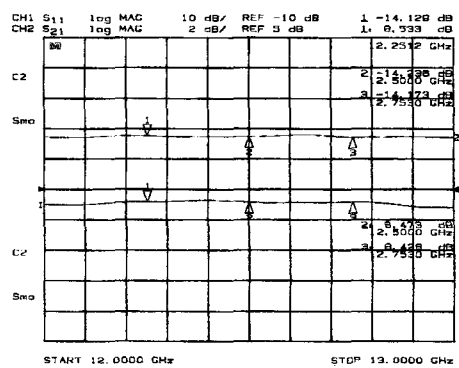
$$V_{ref} = V_{be}(Q2) + R2/(R1+R2)(5 - V_{be}(Q1)) \quad (2-2)$$

이다. 식 (2-1)과 식 (2-2)를 이용하고, 사용한 트랜지스터의 베이스-에미터 전압의 온도에 따른 변화 특성을 알면, 드레인 전류의 온도에 따른 변화 정도를 알 수 있다. 회로에서 Q2와 Q3는 온도가 올라감에 따라 드레인 전류를 증가시키는 역할을 하며, Q1의 경우는 $R2/(R1+R2)$ 의 비율만큼 감소되어 온도가 올라감에 따라 드레인 전류를 감소시키는 역할을 한다. 따라서 적절한 저항값의 선정과 트랜지스터 갯수의 선정으로 설계된 FET 온도 특성에 반대로 동작하는 온도 보상회로를 꾸밀 수 있다.

온도보상회로를 구성하기 위해서는 먼저 RF 증폭기를 설계하여 그 온도 특성을 살펴보고, 드레인 전압과 드레인 전류의 변화에 따른 RF 증폭기의 특성을 알아야 한다. 설계에 사용된 능동소자인 HEMT는 Fujitsu사의 FHX35x HEMT 칩을 사용하여 QM 또는 FM제작시 up-screening이 가능하도록 하였다. 회로의 크기는 8 mm×7 mm이고 DC 전원은 3.47 V, 20 mA를 필요로 한다. 증폭기는 동작주파수 대역에서 10 dB 이상의 이득 특성을 가지며 15



(a) -15°C



(b) +65°C

그림 3. Ku-대역 증폭기의 온도 특성
Fig. 3. Temperature Characteristics of Ku-band Amplifier.

dBm 이상의 P_{1dB} 값을 갖는다. 채널증폭기에는 다수의 증폭기와 감쇄기가 연결되어 있으므로 입출력 반사계수를 높이기 위하여 평형증폭기 구조로 설계하였다. 모든 RF소자는 15 mil 두께의 알루미늄(Al_2O_3) 기판을 이용하여 설계되었으며 능동소자와 기판은 Eutectic 기법으로 Kovar로 제작된 캐리어에 직접 집착되어 있다¹⁶⁾. 그림 3은 이 증폭기의 온도 변화에 따른 이득 및 반사계수 특성을 나타낸 것이다. 입출력 반사계수는 평형증폭기 구조이므로 온도에 따라 변화하지 않지만 이득 특성은 중심주파수에서 +65°C의 경우 8.47 dB, -15°C의 경우 9.09 dB로 0.62 dB (~7%) 변화함을 알 수 있다.

이 증폭기의 바이어스에 따른 특성 변화는 그림 4와 같다. 그림 4는 2개의 증폭기 캐리어 (carrier)를 직렬로 연결하여 만든 모듈의 특성을 구한 것이다. 측정은 상온에서 실시하였으며, 입력전압에 따라서

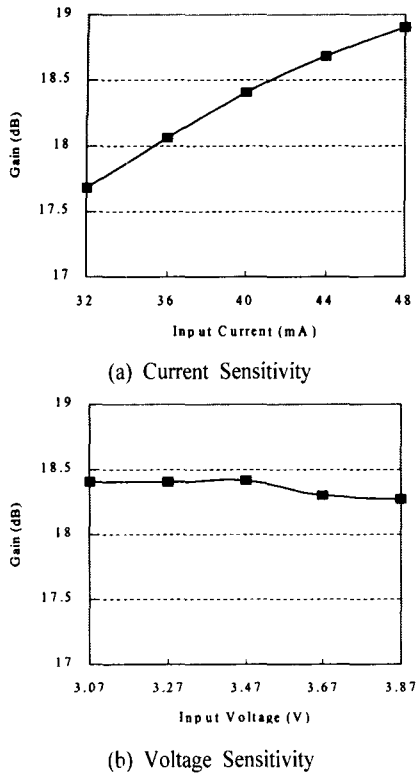


그림 4. 증폭기 모듈의 바이어스 민감도
Fig. 4. Bias Sensitivity of amplifier test module.

는 큰 변화가 없지만, 입력전류에 따라서는 크게 변함을 알 수 있다. 입력전류가 +/- 10% 가변될 경우 0.6 dB (~3.5%) 정도 가변됨을 알 수 있다. 이러한 특성을 고려하여 입력전류가 10% 정도 변화될 수 있도록 바이어스 회로를 시뮬레이션한 후 온도 특성을 측정하였다. 바이어스 회로를 포함한 증폭기의 온도 시험 결과는 그림 5와 같이 측정되었다.

실험 결과를 설명하면 바이어스 회로에 의한 온도 보상이 없는 2단 증폭기의 경우 최대 1.2 dB (~7%) 정도의 온도변화를 보이지만, 바이어스 회로에 의해 0.6 dB 정도 온도보상이 되므로 실제로는 최대 0.6 dB (~3.5%)의 변화를 나타내게 된다. Q1을 제거하고 Q2, Q3와 같은 형태로 PNP 트랜지스터를 추가한다면 온도 변화는 더욱 더 개선될 수 있는 여지는 있으나 전체 모듈 특성상 온도에 따른 심한 전류 소모량의 변화를 피하기 위해 본 설계에서는 10% 이상 바이어스 전류를 변화시키지 않았다.

능동 바이어스 회로의 또 다른 장점은 FET소자

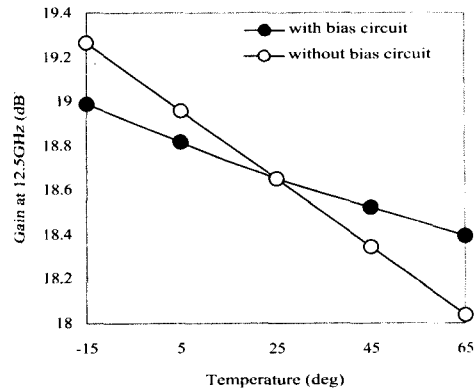


그림 5. 능동 바이어스에 의한 온도보상회로 실험 결과
Fig. 5. Test Results of Temperature Compensation Circuit using Active Bias Circuit.

에 음전압이 걸리지 않을 경우 소자에 과도한 전류가 흐르는 것을 방지하는 역할을 한다는 것이다. 그림 6은 설계된 FET의 동작상태의 변화를 나타낸 것이다. Power ON시 바이어스 회로의 드레인 전압과 게이트 전압은 0 V부터 시작하여 동작점(3 V, 10 mA)까지 이동하게 되는데 음전압이 OFF되더라도 트랜지스터 Q3와 저항 R5에 의해 드레인 전류는 최대 25 mA 이상 흐르지 않도록 조절된다. 이 값은 사용한 HEMT소자의 최대 정격 (Derating) 값보다 작은 안정된 영역에서 동작되는 것을 의미하므로, 본 논문에서 사용된 바이어스 회로는 FET 보호 효과도 있음을 알 수 있다.

III. 감쇄기를 이용한 온도보상회로

감쇄기를 이용하는 방식은 고온에서 감쇄기의 입력전류나 전압을 온도센서 (thermistor)를 이용하여 자동적으로 감소시켜 감쇄특성을 낮추고 저온에서는 그 반대로 동작되는 원리를 이용하는 것이다. 감쇄기의 위치는 잡음지수와 출력전력 성능의 영향을 최소화하기 위하여 보통 증폭기 중간단에 위치하게 된다.

감쇄기를 제어하는 방식은 디지털 방식과 아날로그 방식으로 나눌 수 있는데 디지털 방식의 온도보상회로는 감쇄기의 감쇄 특성을 측정하여 메모리 회로에 저장시킨 후 온도센서에서 검출된 전압값을

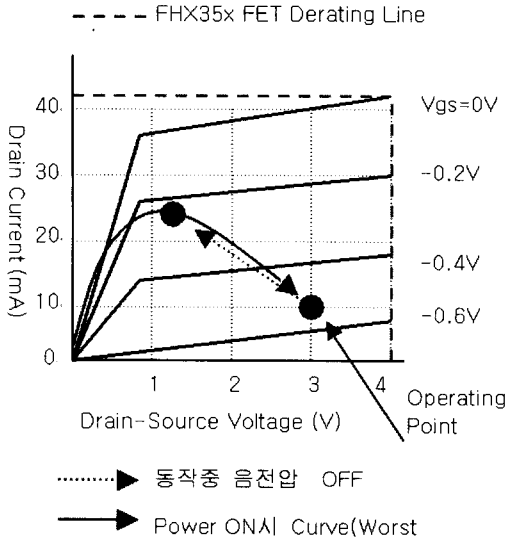


그림 6. 능동 바이어스 회로에 의한 증폭기 동작점의 변화

Fig. 6. Variation of Amplifier Operating Point by Active Bias Circuit.

A-D변환기로 디지털 값으로 변환하고 이를 메모리의 어드레스 (Address)로 사용하여 해당 온도에 대한 감쇄기의 전압 혹은 전류값을 찾은 후 이 값을 D-A변환기로 변환하여 감쇄기를 조절하게 된다. 디지털 제어방식의 온도보상회로는 디지털 제어를 하기 위한 ASIC의 설계 및 설계된 ASIC의 인증 절차 등을 필요로 한다.

아날로그 제어방식은 온도센서에 의해 검출된 전압값을 감쇄기의 동작범위에 맞추도록 적절히 Scaling 한 후 이 값을 직접 감쇄기를 제어하는데 사용한다. 감쇄기를 온도보상용으로 설계할 경우 감쇄기의 특성 역시 온도에 따라 변화하므로 감쇄기 자체의 온도보상에 필요한 제어전압에 증폭기의 온도보상에 필요한 감쇄량 만큼의 제어전압을 더하여 설계하여야 한다¹⁷⁾.

그림 7은 아날로그 제어 방식을 이용한 온도보상 회로의 회로도도를 나타내었다. 회로도에서 사용한 Thermistor는 YSI사의 311P18-01-A-7R6로 그림 8과 같이 pSpice로 모델링하여 시뮬레이션에 사용하였다. 온도보상회로에서 저항 R1과 저항 R4는 기본적으로 감쇄기에서 필요로 하는 기준 감쇄 값을 결정하기 위하여 사용되어진다. 먼저 증폭기의 이득을

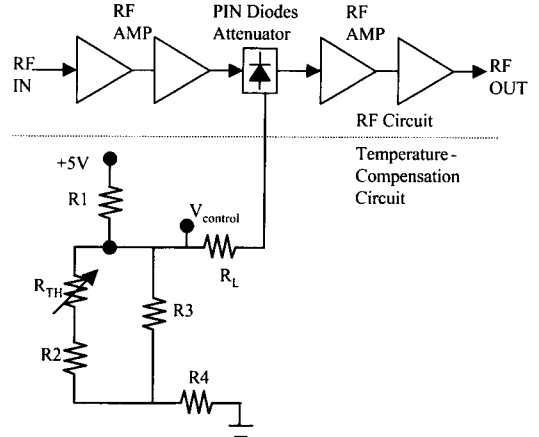
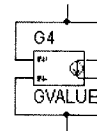


그림 7. 감쇄기를 이용한 온도보상 회로

Fig. 7. Temperature Compensation Circuit using Thermistor.



PARAMETERS	
rho	2252
beta	3890
T0	298

$$V(\%IN+, \%IN-)/(\rho * \exp(-(beta * (TEMP + 273 - T0)) / ((TEMP + 273) * T0)))$$

그림 8. Thermistor의 pSpice 모델링

Fig. 8. pSpice Model of Thermistor.

계산하여 상온에서의 감쇄기의 감쇄량을 결정하는데 이때 저항 R1과 저항 R4가 사용되어진다. 저항 R3는 제어전압 Vcontrol의 기울기를 결정하기 위하여, 저항 R2는 미세 튜닝하기 위하여 사용되어진다.

온도보상회로의 성능을 확인하기 위하여 30 dB의 이득을 갖는 증폭기 모듈을 설계하였다. 30 dB의 이득을 갖는 증폭기를 설계하기 위하여 9 dB 정도의 이득을 갖는 증폭기 4개를 직렬로 연결하고, 그 사이에 삽입되는 감쇄기는 상온에서 감쇄량이 -6 dB정도가 되도록 온도보상회로를 조정한다. 2절에서 설명된 바와 같이 바이어스 회로를 포함한 증폭기의 온도 변화는 증폭기 1개당 최대 0.6 dB 변화하므로 전체적으로 2.4 dB 변화하게 된다. 따라서 감쇄기의 동작 특성을 고온에서는 감쇄량이 4.8 dB, 저온에서는 7.2 dB가 되도록 온도보상회로를 설계하였다. 온도에 따라 Test 모듈의 특성을 측정하면 그림 9와 같다. 전체 이득 변화는 동작온도범위는

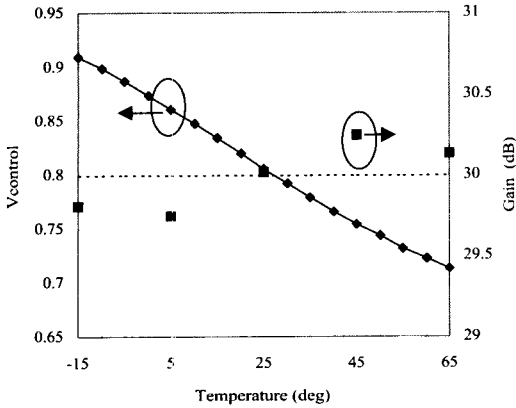


그림 9. 감쇄기를 이용한 온도보상회로의 실험 결과
Fig. 9. Test Results of Temperature Compensation Circuit using Thermistor.

-15°C에서 65°C범위 내에서 최대 0.52 dB 이내로 측정되었으며 온도 특성이 'S'자 형태로 나온 것은 Thermistor의 특성이 온도가 상승함에 따라 지수함수 형태로 감소하기 때문에 주변 저항인 R2와 R3를 이용하여 온도보상회로를 구성한 경우 Vcontrol값이 정확하게 직선으로 나오지 않으며 미세하게 'S'자 형태로 나오기 때문이다. 이는 그림 9의 Vcontrol값의 온도에 따른 변화를 살펴보면 예측할 수 있는 현상이다.

IV. 자동레벨 조정(ALC) 회로

위성중계기용 능동회로 중 채널증폭기는 동작 방식에 따라 ALC기능이 포함된다. ALC 방식은 폐회로 (closed loop)를 이용하여 온도 및 입력 레벨에 상관없이 일정한 출력을 얻도록 하는 방식으로 그림 10은 자동레벨 조정회로의 개념도를 나타낸다. ALC 회로를 구성하기 위해서는 신호를 검출하는 검파기회로, 온도보상을 위한 차등증폭기 회로, 검출된 신호를 기준값과 비교하는 루프 (Loop) 회로, 비교된 오차신호에 따라 감쇄특성이 조정되는 감쇄기 회로가 필요하다. 감쇄기 회로는 3절과 참고문헌 [7]에서 사용한 회로와 동일하므로 본 절에서는 검파기회로와 루프회로 위주로 기술한다.

ALC회로의 자세한 구성은 그림 11과 같다.

검파기 회로는 커플러와 Schottky 다이오드로 구

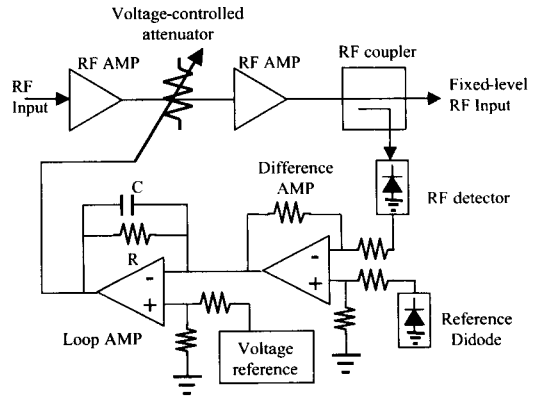
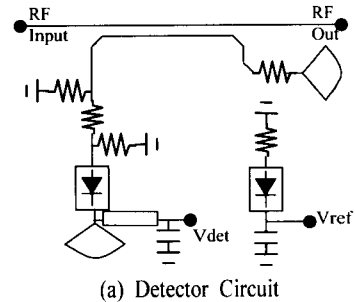
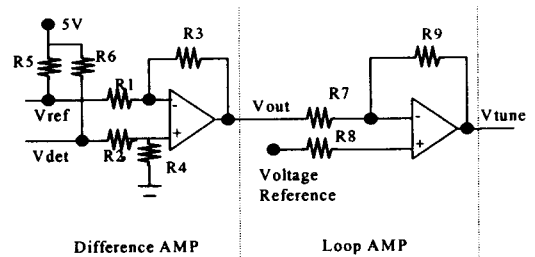


그림 10. ALC Loop 회로의 개념도
Fig. 10. Schematic Diagram of ALC Loop Circuit.



(a) Detector Circuit



(b) Loop Circuit

그림 11. ALC Loop 회로의 구성
Fig. 11. ALC Loop Circuit Diagram.

성된 검파기회로로 구현되었다. 검파기회로의 온도 보상회로를 위해 저항 R5, R6에 의해 10μ A의 바이어스 전류가 흐르도록 하였으며, 두 다이오드의 미세한 전압차이는 이 저항값을 조정함으로써 입력전력이 작을 때 두 전압차가 '0'이 되도록 조정하였다.

ALC Loop회로는 2단의 연산증폭기(OPAMP)로 구성되어 있는데 첫단의 OPAMP는 차등연산증폭기로서 검파기회로의 검파기 전압 (V_{det})과 온도보상을

위한 기준 (Reference) 회로의 전압 (V_{ref})과의 차를 구하여 온도의 변화에 상관없이 일정한 출력을 내기 위한 회로이다. 또한 첫단 OPAMP는 Voltage Reference 값에 맞도록 적절한 이득을 제공한다. 두 번째 OPAMP는 Loop 회로로서 검파기에 의해 검출된 전압을 기준전압과 비교하여 기준전압보다 작은 경우, 즉 출력 전력이 원하는 레벨보다 작은 경우 출력전압값을 감소시켜 감쇄기의 감쇄량을 줄여 이득을 크게 하고, 반대로 기준전압보다 큰 경우는 출력전압값을 증가시켜 감쇄기의 감쇄량을 크게 하여 이득을 작게 하는 역할을 한다.

그림 12는 입력 전력의 변화에 따른 검파기 회로의 특성변화를 나타내었다. 그림 12에서 차등연산 증폭기의 이득은 30으로 하였다. V_{ref} 전압은 입력 전력에 상관없이 일정한 값을 출력하며, V_{det} 값은 입력전력이 작은 경우 V_{ref} 전압과 동일하나 값이 입력전력이 커질 경우 전압이 감소하게 된다. 차등연산 증폭기는 ALC Level의 기준값이 Voltage Reference 전압과 맞도록 이 값의 차이를 증폭하게 되며, Loop 증폭기에 의해 ALC 동작이 수행된다.

ALC 회로를 채널증폭기에 삽입하여 시험한 결과 입력전력이 -50 dBm에서 -20 dBm까지 변할 때 출력은 +1 dBm으로 ALC 동작이 정상적으로 동작됨을 확인하였다. 동작범위내에서 입력전력이 10 dB 증가할 때 출력 전력은 0.1 dB 정도씩 미세하게 증가되는 현상이 발생하였는데 이는 검파기의 입력 신호의 일부가 Reference 다이오드에 미세한 간섭을

일으켜 발생한 현상으로 예측된다. 이상의 결과로 ALC 회로가 출력 전력에 상관없이 일정한 출력을 나타냄을 알 수 있다.

다음으로 자동 레벨 조정회로에서의 온도 특성을 살펴보았다. 온도 특성은 검파기에 사용되는 Schottky 다이오드의 온도에 따른 변화를 보상하는 것이 가장 중요하다⁸⁾. 출력레벨을 검출하는 검파기의 DC 출력 전압이 온도에 상관없이 일정하다면 증폭기나 감쇄기의 온도에 따른 변화는 Loop 회로에 의해 자동적으로 조정되기 때문이다. RF 검파기에 사용되는 Schottky 다이오드는 온도에 따라 그 특성이 가변되므로 일반적으로 동일한 웨이퍼 (wafer)에서 제작된 다이오드와 차등 연산증폭기를 이용하여 온도 보상 기능을 갖도록 하였다.

실제 사용한 검파기의 두 다이오드가 동일한 온도 특성을 보인다면, 온도 변화에 따른 특성변화는 없어야 하지만 실제로는 약간의 차이가 있으므로 그 영향이 온도 특성의 변화에 따른 출력레벨의 변화로 나타난다^{8),9)}.

다이오드의 특성차이에 의한 온도 특성의 변화를 확인하기 위하여 다음과 같은 실험을 고안하였다. 실험은 출력전력을 +1 dBm으로 고정한 상태에서 차등증폭기의 이득을 30과 20으로 한 경우의 특성 변화를 관찰하였다. 차등증폭기의 이득이 30에서 20으로 감소되는 경우 ALC loop의 기준전압인 $V_{control}$ 전압을 조정하여 출력을 상온에서 +1 dBm으로 일정하게 조절하였다.

그림 12는 ALC Loop 회로의 온도 측정 결과를 나타낸다. 차등증폭기의 이득이 큰 경우 두개의 다이오드 간의 미소한 차이가 크게 증폭되므로 온도 특성 변화는 이득이 작은 경우보다 나쁘게 측정됨을 예상할 수 있다. 시험 결과 이득이 30인 경우 온도 변화는 -15°C에서 65°C 범위내에서 최대 0.64 dB 이내로 측정되었으며, 이득이 20인 경우 0.45 dB 이내로 측정되었다. 이러한 실험의 결과는 ALC Loop회로의 온도에 따른 출력 레벨 변화의 원인이 다이오드의 온도에 따른 미세한 특성 차이임을 말해준다. 이러한 결과를 바탕으로 ALC 회로를 꾸밀 경우 차등 증폭기의 이득이 클수록 온도 오차는 커지며, 이득이 작을수록 온도 오차를 줄일 수 있음을 알 수 있다. 이득이 작은 경우 온도 오차는 작아지

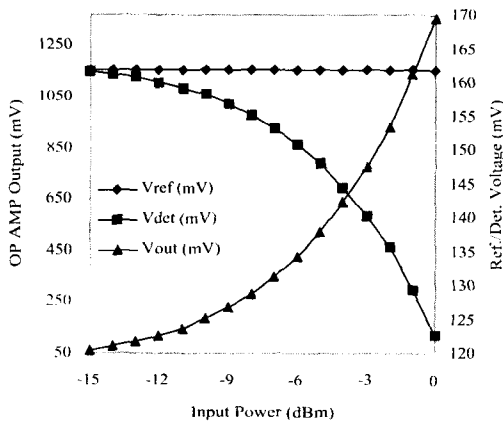


그림 12. 검파기회로의 실험 결과
Fig. 12. Test Results of Detector Circuit.

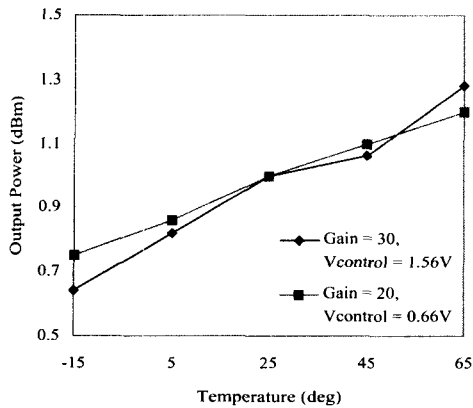


그림 13. ALC 회로의 출력 레벨 온도 변화
Fig. 13. Temperature Variation of Output Power by ALC circuit.

지만 Voltage Reference 값이 작아지므로 회로 설계 시 사용된 다이오드의 특성과 차등증폭기의 이득 사이에 적절한 trade-off가 필요하다고 사료된다.

이상의 결과를 바탕으로 설계 규격 범위 내에서 Loop 회로의 이득과 온도 보상용 차등증폭기의 이득을 조절하여 채널증폭기의 ALC 회로를 설계할 수 있었다.

V. 결 론

본 논문에서는 위성중계기용 Ku-대역 증폭기에 사용되어질 수 있는 온도보상회로의 설계법 및 그 측정 결과를 기술하였다. 다양한 온도보상 방식의 장단점을 살펴본 후 이 중에서 능동 바이어스 회로, 감쇄기를 이용한 온도보상회로, ALC Loop를 이용한 온도보상회로를 설계, 제작, 측정하였다. 이러한 결과는 실제 Ku-대역 위성중계기용 능동부품인 채널증폭기, 저잡음 증폭기, 중간 주파수 증폭기에 사용되어졌으며, 설계 규격을 만족하는 결과를 얻을 수 있었다.

본 설계 결과 능동 바이어스 회로는 HEMT소자를 보호함과 동시에 온도 보상기능을 수행하는 장점이 있으나 온도 보상에 한계가 있으며, 구동 전류가 온도에 따라 가변되는 단점이 있다. 감쇄기를 이용한 온도보상회로는 정확한 온도 보상 특성이 있으나 기본적인 손실이 있으므로 이득에 여유가 있

을때만 사용할 수 있는 단점이 있다. ALC Loop는 검파기 및 출력 레벨 제한 회로가 추가되지만, 검파기의 특성이 우수하다면 정확한 온도 보상특성을 가짐을 알 수 있었다.

본 논문에서 사용한 온도보상회로와 그 결과는 다양한 주파수 대역의 RF 증폭기에 응용이 가능할 것으로 생각된다.

참 고 문 헌

- [1] J. L. Cazaux, G. Gregoris, M. Pouysegur and M. Souldard, "How MMIC Technology is Improving Satellite Transponders", *27th European Microwave Conf.*, pp. 7-13, 1997.
- [2] 장병준, 염인복, 이성팔, "통신위성 중계기용 고신뢰도 RF부품에 관한 고찰", *전자통신동향분석*, Aug. 2002.
- [3] L. Raffaelli, R. Goldwasser, "Temperature compensation for microwave GaAs FET amplifiers", *Mircrow. J.*, pp. 315-321, May 1986.
- [4] V. Alleva, F. Di Paolo, "Temperature compensation circuit for linear microwave amplifier", *IEEE Microwave Guided Wave Lett.*, vol. 6, pp. 238-240, June 1996.
- [5] K. Yamauchi, Y. Iyama, M. Yamaguchi, Y. Ikeda, S. Urasaki and T. Takagi, "X-band MMIC power amplifier with an on-chip temperature-compensation circuit", *IEEE Trans. Microwave Theory Tech.*, vol. 49, no. 12, pp. 2501-2506, Dec. 2001.
- [6] Byung-Jun Jang, Cha-Hong Min, "A ku-band balanced amplifier design using thin-film hybrid technique", *Applied Microwave & Wireless*, pp. 72-78, Jan. 2002.
- [7] 장병준, 염인복, 이성팔, "Ku-대역 위성중계기용 전압제어형 PIN 다이오드 감쇄기 및 온도보상회로 설계", *한국전자과학회논문지*, 13(5), pp. 484-491, June 2002.
- [8] HP Application Note 1156, *Diode Detector Simulation using Hewlett-Packard EESOF ADS Software*.

[9] HP Application Note 1187, *Design of an Input Matching Network for a DC biased 850MHz*

장 병 준



1986년 3월 ~ 1990년 2월: 연세대학교 전자공학과 (공학사)
1990년 3월 ~ 1992년 2월: 연세대학교 전자공학과 (공학석사)
1992년 3월 ~ 1997년 2월: 연세대학교 전자공학과 (공학박사)
1995년 3월 ~ 1999년 1월: LG전자

(주) 선임연구원
1999년 1월 ~ 현재: 한국전자통신연구원 통신위성개발센터 선임연구원
[주 관심분야] 마이크로파/밀리미터파 회로(MMIC, Hybrid) 설계, 무선통신시스템

위성중계기용 Ku-대역 증폭기의 온도보상회로 설계
Small Signal Detector.

염 인 복

1990년: 한양대학교 전자공학과 (공학사)
1992년 9월 ~ 1995년 5월: 무궁화 위성 현장교육 참여 (영국 Matra Marconi사)
1990년 2월 ~ 현재: 한국전자통신연구원 위성 RF 부품연구팀장, 선임연구원
[주 관심분야] 위성통신중계기, MMIC회로, 필터설계

이 성 팔

1978년: 서울대학교 전기공학과 (공학사)
1986년: Polytechnic Institute of New York 전기전자공학과 (공학석사)
1990년: Polytechnic Institute of New York 전기전자공학과 (공학박사)
1980년 ~ 현재: 한국전자통신연구원 통신위성개발센터 책임연구원
[주 관심분야] 위성통신시스템