

X 대역 소형 디지털 위상 천이기 설계

X-band Compact Digital Phase Shifter Design

엄순영 · 전순익 · 육종관* · 박한규*

Soon-Young Eom · Soon-Ick Jeon · Jong-Kwan Yook* · Han-Kyu Park*

요 약

본 논문에서는 위성 통신용 능동 위상 배열 안테나 시스템에 적용할 소형 디지털 위상 천이기 구조를 제안하였다. 포개진 브랜치라인 하이브리드를 기본 소자로 사용하는 반사형 위상 천이기 구조로서 우모드 및 기모드 해석 방법을 사용하여 이론적인 해석 및 설계 변수들을 유도하였다. 또한, 제안한 구조의 전기적인 성능을 실험적으로 확인하기 위하여, 유전율이 2.17인 테프론 기판을 사용하여 X 대역 4비트 위상 천이기를 설계, 제작하였다. 제작된 회로의 크기는 3.5 cm × 3.0 cm보다 작았으며, 기존의 비결합 구조에 비하여 적어도 50 % 이상의 크기 절감을 가져왔다. 제작된 위상 천이기의 실험 결과는 7.9~8.4 GHz 동작 대역내에서 평균 삽입 손실 및 삽입 손실 변화가 각각 3.5 dB, ±0.6 dB 이하였으며, 입출력 반사 손실은 10 dB 이상이였다. 또한, ±3°의 rms 위상오차 범위내에서 원하는 4비트 위상 특성 변화를 보여주었다.

키워드 : 디지털 위상 천이기, 포개진 브랜치라인 하이브리드, 우모드 및 기모드 해석, 결합 전송 선로

Abstract

In this paper, a compact digital phase shifter to be used an active phased array antenna system for satellite communications was proposed. The even and odd mode analysis for a given reflection-type phase shifter, which uses a folded hybrid coupler as a base element, was performed and the design parameters were derived. Also, to verify experimentally the electrical performances of the proposed structure, X-band 4-bit digital phase shifter was designed and fabricated using Teflon soft substrate ($\epsilon_r=2.17$). Its circuit size was less than 3.5 cm × 3.0 cm, and it exhibited at least 50 % size reduction as compared with the conventional unfolded configuration. The experimental results of the fabricated phase shifter showed that the average insertion loss and insertion loss variation were less than 3.5 dB, ±0.6 dB within the operating band, 7.9~8.4 GHz, respectively. And, input and output return loss were more than 10 dB, respectively. Also, the phase response of the phase shifter showed 4-bit operation with ±3° rms phase error.

Key words : Digital Phasr Shifter, Folded Branchline Hybrid, Even and Odd Mode Analysis, Coupled Transmission Lines

I. 서 론

위성통신/방송, 이동통신, 지상통신 위상 배열 안테나 시스템에서 전자 빔 스캔을 위하여 고주파 위

상 천이기가 요구된다. 위상 천이기는 위상 배열 안테나 시스템에서 가장 고가의 핵심 부품으로 이상적으로는 RF 신호의 진폭 변화 없이 단지 위상만을 변화시키는 2단자망 소자이다. 그리고, 요구되는 입

한국전자통신연구원(Electronics and Telecommunications Research Institute)

*연세대학교 전기전자공학부(School of Electrical and Electronic Engineering, Yonsei University)

· 논문 번호 : 20020531-065

· 수정완료일자 : 2002년 8월 13일

출력 위상차는 제어 신호(직류 바이어스 전압/전류)에 의해 제공된다.

위상 천이기의 구현 기술은 일반적으로 페라이트 소재와 반도체(다이오드, FET) 소재를 이용한 기술로 나눌 수 있다^[1]. 페라이트 소재 기술의 위상 천이기 특징은 고효율, 작은 삽입손실, 높은 입출력 정합이 유리하며, 반도체 소재 기술의 위상 천이기 특징은 높은 스위칭 속도(제어 회로), 가역성, 신뢰성, 양호한 온도 특성, 경량화 및 소형화가 가능하다. 또한, 반도체 소재를 이용한 위상 천이기는 크게 전송형(Transmission type)과 반사형(Reflection type)으로 분류할 수 있다. 전송형은 개폐형, 부하형으로 그리고 반사형은 서큐레이터 결합형과 하이브리드 결합형으로 분류된다. 본 논문에서는 포개진 하이브리드 결합기를 기본 소자(Base element)로 사용한 반사형 위상 천이기 구조를 제안하였으며, 회로 크기를 줄이기 위한 방안으로 하이브리드 기본 소자를 모두 결합 선로들로 구성하였으며, 회로 내부를 높은 특성 임피던스(보통 100 Ω)로 정규화시켜 설계한 후 최종 입출력 특성 임피던스(보통 50 Ω)와의 정합을 위해 $\lambda/4$ 임피던스 변환기를 사용하였다. 또한, 직류 차단 기능 및 임피던스 변환 기능을 동시에 수행하는 다기능 소자를 사용하고, 위상 천이기의 반사망 회로내에 다이오드 제어를 위한 직류 전원 공급을 위하여 한 개의 공통 RF 초우크를 사용하였다. 제안된 결합 구조의 위상 천이기의 전기적 특성은 기존의 비결합 구조의 브랜지라인 하이브리드를 이용한 반사형 위상 천이기^{[1]~[7]}의 전기적 특성과 비교하면 비슷한 주파수 응답 특성을 보여준다.

본 논문에서 제안한 저가, 소형화 및 경량화 특성을 갖는 반사형 위상 천이기 구조를 사용하여 X 대역 통신용 능동 위상 배열 안테나 시스템에서 요구하는 고가의 핵심 부품인 송수신 위상 천이기들을 개발하였으며, 시스템의 송수신 능동채널블럭(1st level에서의 주 빔 성형), 수신 빔성형블럭(2nd level에서의 추적 빔 성형)에 사용하였다.

본 논문은 송신용 디지털 위상 천이기에 대한 것으로서 수신용 디지털 위상 천이기의 설계 방식은 동작 주파수를 제외하곤 모두 동일하다. 요구되는 디지털 위상 천이기의 설계 규격은 표 1과 같다.

표 1. X대역 4비트 디지털 위상 천이기의 설계규격
Table 1. Design specification of X-band 4-bit digital Phase shifter.

항 목	규 격
동작 주파수 대역	7.9~8.4 GHz
위상 가변 범위	360°
삽입 손실	3.5 dB(정상치)
삽입 손실 변화	± 0.5 dB 이하
디지털 제어 비트	4-비트
최소 위상 증가치	22.5°
위상 오차	±11.25° 이하
입출력 반사 손실	10 dB 이상
입출력 임피던스	50 Ω

II. 위상 천이기 설계

그림 1은 포개진 하이브리드 결합기를 이용한 반사형 위상 천이기의 기존 구조를 보여준다. 그림에서 보듯이 결합 구조의 기본 소자에 대칭적으로 반사형 부하 선로가 연결되었다.

동작 대역내에서 주파수 변화에 따른 일정한 위상 변화 특성을 갖기 위해선 위상 천이기 설계시에 포개진 기본 소자 및 스위칭 소자(다이오드)를 포함한 반사망 회로를 동시에 고려하여야 한다. 위상 천이기의 전체 s-산란 매개 변수들은 좌우 대칭 구조 해석에 유용한 우모드(Even mode) 및 기모드(Odd mode) 해석 방법을 사용하여 유도할 수 있다. 그림 2는 각각 우모드 및 기모드 등가회로를 보여준다.

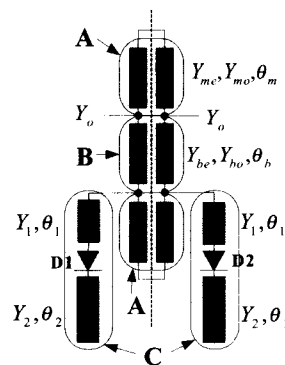


그림 1. 포개진 하이브리드 결합 위상 천이기의 기본 구조

Fig. 1. Fundamental structure of the folded hybrid coupled phase shifter.

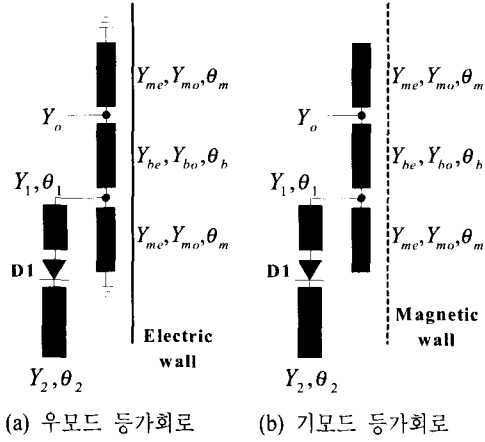


그림 2. 우모드 및 기모드 해석을 위한 등가 회로
Fig. 2. Equivalent circuits for even and odd mode analysis.

그림 2 (a), (b)의 등가 회로로부터 우모드 반사 계수 Γ_{oe} 와 기모드 반사 계수 Γ_{oo} 는 각각 다음과 같이 유도할 수 있다.

$$\Gamma_{oe} = \frac{1 - \bar{y}_{oei}}{1 + \bar{y}_{oei}} \quad (1)$$

$$\Gamma_{oo} = \frac{1 - \bar{y}_{ooi}}{1 + \bar{y}_{ooi}} \quad (2)$$

여기서, ($i=1$: ideal diode off, $i=2$: ideal diode on)

$$\bar{y}_{oei} = \bar{Y}_{me} \tan \theta_m + \bar{Y}_{be} \left\{ \frac{(\bar{y}_i + \bar{Y}_{me} \tan \theta_m) + \bar{Y}_{be} \tan \theta_b}{\bar{Y}_{be} - (\bar{y}_i + \bar{Y}_{me} \tan \theta_m) \tan \theta_b} \right\} \quad (3)$$

$$\bar{y}_{ooi} = -\bar{Y}_{mo} \cot \theta_m + \bar{Y}_{bo} \left\{ \frac{(\bar{y}_i - \bar{Y}_{mo} \cot \theta_m) + \bar{Y}_{bo} \tan \theta_b}{\bar{Y}_{bo} - (\bar{y}_i - \bar{Y}_{mo} \cot \theta_m) \tan \theta_b} \right\} \quad (4)$$

$$\bar{y}_1 = \bar{Y}_1 \tan \theta_1 \quad (5)$$

$$\bar{y}_2 = \bar{Y}_1 \left\{ \frac{\bar{Y}_2 + \bar{Y}_1 \cot \theta_2 \tan \theta_1}{\bar{Y}_2 \tan \theta_1 - \bar{Y}_1 \cot \theta_2} \right\} \quad (6)$$

여기서, 막대(Bar) 표시는 입출력 특성 어드미턴스 (임피던스의 역수) $Y_o (=1/Z_o)$ 로 정규화되었음을 나타내며, 첨자 e 와 o 는 각각 우모드, 기모드 특성을 나타낸다. 그리고, 각각 두 개의 주 전송 결합 선로의 전기적 특성은 우모드 및 기모드 특성 임피던스 Z_{me} , Z_{mo} 와 전기적 결합 길이 θ_m 에 의해서 주어지며

또한, 두 개의 브랜치 전송 결합 선로의 전기적 특성은 우모드 및 기모드 특성 임피던스 Z_{be} , Z_{bo} 와 전기적 결합 길이 θ_b 에 의해서 주어진다. \bar{y}_1 과 \bar{y}_2 는 반사망 회로의 각각 이상적인 고주파 다이오드(순방향 저항 값=0 Ω , 역방향 캐패시턴스 값=0 pF)들이 각각 OFF/ON 되었을 때의 반사망 회로의 정규화된 입력 어드미턴스 값들을 나타낸다.

그리고, 위상 천이기의 전체 산란 매개 변수들은 중첩 정리에 의해 다음 식 (7), (8)과 같이 주어진다.

$$S_{11} = S_{22} = \frac{1}{2} [\Gamma_{oe} + \Gamma_{oo}] \quad (7)$$

$$S_{21} = S_{12} = \frac{1}{2} [\Gamma_{oe} - \Gamma_{oo}] \quad (8)$$

상대적인 위상 천이량은 식 (8)의 S_{21} 의 위상 부분으로 반사망 회로에 의해 아래 식 (9)와 같이 주어지며,

$$\Delta \phi_T = \tan^{-1} \left\{ \frac{1 - \bar{y}_{oe2} \bar{y}_{oo2}}{\bar{y}_{oe2} + \bar{y}_{oo2}} \right\} - \tan^{-1} \left\{ \frac{1 - \bar{y}_{oe1} \bar{y}_{oo1}}{\bar{y}_{oe1} + \bar{y}_{oo1}} \right\} \quad (9)$$

또한, 위상 천이기 회로가 중심 주파수에서 $|S_{11}| = 0$, $|S_{21}| = 1$ 인 조건을 만족시키는 각 결합 전송 선로들의 전기적인 매개변수 조건들은 비결합 브랜치 라인 하이브리드 위상 천이기 구조에서의 전기적인 매개변수 조건들과의 상호 대응 관계들을 적용하면 아래 식 (10), (11)과 같은 조건들을 결정할 수 있다.

$$\bar{Y}_{me} \bar{Y}_{mo} = 1, \theta_m = \tan^{-1} \left\{ \sqrt{\frac{\bar{Y}_{mo}}{\bar{Y}_{me}}} \right\} \quad (10)$$

$$\bar{Y}_{be} \bar{Y}_{bo} = 2, \theta_b = \tan^{-1} \left\{ \frac{2}{\bar{Y}_{bo} - \bar{Y}_{be}} \right\} \quad (11)$$

이론적으로 식 (10), (11)을 만족하는 주 결합 전송 선로 및 브랜치 결합 전송 선로의 기모드 및 우모드 특성 임피던스는 임의로 결합 비(R)를 정할 수 있으나 실제적으로는 제작 구현이 가능한 결합비를 고려하여 선정하여야 한다.

상대적인 전송 위상 천이량의 주파수 민감도를 얻기 위하여 식 (9)의 양변을 주파수에 대하여 편미분하면 다음 식 (12)와 같이 표현할 수 있으며,

$$\frac{\partial(\Delta\phi_T)}{\partial f} = \left(\frac{-\bar{y}'_{oo2}}{1+\bar{y}'_{oo2}} + \frac{-\bar{y}'_{oe2}}{1+\bar{y}'_{oe2}} \right) - \left(\frac{-\bar{y}'_{oo1}}{1+\bar{y}'_{oo1}} + \frac{-\bar{y}'_{oe1}}{1+\bar{y}'_{oe1}} \right) \quad (12)$$

여기서, $\bar{y}'_{ooi} = \frac{\partial}{\partial f}(\bar{y}_{ooi})$, $\bar{y}'_{oei} = \frac{\partial}{\partial f}(\bar{y}_{oei})$, $i = 1, 2$ 이다.

예를 들어, 비결합 조건인 $\bar{Y}_{me} = \bar{Y}_{mo} = 1$, $\bar{Y}_{be} = \bar{Y}_{bo} = \sqrt{2}$, $\theta_m = \frac{\pi}{4}$, $\theta_b = \frac{\pi}{2}$, $\bar{Y}_2 = \bar{Y}_1 = 1$ 을 사용하여 상대적인 전송 위상 천이량의 주파수 민감도를 구하여 보면, 아래 식 (13)과 같이 유도할 수 있다.

$$\frac{\partial(\Delta\phi_T)}{\partial f} = \frac{\partial(\Delta\phi_r)}{\partial f} + \frac{\pi}{f_0}(\cos\phi_{r2} - \cos\phi_{r1}) \quad (13)$$

여기서, $\Delta\phi_T = \phi_{r2} - \phi_{r1}$, $\Delta\phi_r = \phi_{r2} - \phi_{r1}$ 이며, $\Delta\phi_T$ 와 $\Delta\phi_r$ 의 첨자 T와 r(는 각각 전체 회로의 상대적인 전달 위상 천이량 및 반사망 회로의 스위치 ON($\Gamma/2$)/OFF($\Gamma/1$)시에 발생하는 상대적인 위상 천이량을 나타낸다. 상대적인 전송 위상 천이량의 주파수 민감도는 반사망 회로의 상대적인 위상 천이량의 주파수 민감도에 $\frac{\pi}{f_0}(\cos\phi_{r2} - \cos\phi_{r1})$ 항이 합해진 것이다. 또한, 다소 복잡하지만 비슷한 방법으로 임의의 결합 조건에서의 전송 위상 천이량의 주파수 민감도를 유도할 수 있다.

상대적인 전송 위상 천이량의 주파수 민감도를 최소로 하기 위한 또는 동작 대역내에서 최소한의 위상 오차를 얻기 위해서는 그림 1에서 각 해당 위상 비트에 적합한 Y_1 과 θ_1 이 최적적으로 결정되어야 한다. 그림 1의 반사망 회로는 크게 직렬 다이오드와 개방형 스테브, 병렬 다이오드와 단락형 스테브, 병렬 다이오드와 개방형 스테브로 구분할 수 있으나, 본 논문에서는 반사망 회로의 단순화 및 단락 회로를 피하기 위하여 직렬 다이오드 및 개방형 스테브를 갖는 반사망 회로를 사용하였다.

표 2는 그림 1에서 일례로 $Y_1=Y_2=(1/50) \Omega$, $R = Z_{me}/Z_{mo} = Z_{be}/Z_{bo} = 3$ 일 때, 20 % 대역폭에서 얻어진 각 위상 비트에 대한 최소 위상 오차를 갖는 최적의 θ_1 값을 나타낸다. 이때, $R=3$ 값은 일반적인 MIC 기술로 구현 가능한 임피던스 관점에서 선택된 것이다.

표 2. 최소 위상 오차를 갖는 최적의 θ_1 값
Table 2. Optimal θ_1 with minimum phase error.

$\Delta\phi_T$ [deg]	θ_1 [deg]	θ_2 [deg]	Max.PE [*] [deg]	Min.I/O RL [dB]
11.25	81.6	5.625	1.1	9.3
22.5	78.8	11.25	2.2	9.4
45	73.1	22.5	4.6	9.6
90	61.8	45	10.5	8.1
180	38.2	90	19.6	7.4

(*) PE Phase Error, RL: Return Loss.

일반적으로, 요구되는 상대적인 위상 천이량은 θ_2 의 전기적인 길이를 조절함으로써 얻어지며, D1과 D2가 이상적인 다이오드들이라면 요구되는 위상 천이량은 $2\theta_2$ 에 의해 주어진다. 만약에 사용된 다이오드가 비이상적인 값을 갖을 때 즉, 역방향 캐패시턴스가 0가 아니고 임의값 C_r 을 가질 때에는 이로 인하여 다이오드가 역방향일 때 Y_2 , θ_2 의 부하 전송선로가 완전히 개방되지 않고 마치 회로가 등가적으로 식 (14)와 같이 미세 전기적인 길이 θ' 만큼 늘어난 것처럼 보이므로 이를 반영하여 θ_2 를 결정하여야 한다^[1].

$$\theta' = \beta l = \text{Tan}^{-1}(2\pi f_0 C_r Z_2) \quad (14)$$

그림 3은 회로 크기를 줄이기 위한 단일 위상 비트의 위상 천이기 내부 구조를 보여준다.

위상 천이기 내부 구조의 상세한 고주파 동작을 설명하면 다음과 같다. 그림 3에서 단일 위상 비트인 SPB는 반사형 디지털 위상 천이기를 구성하는 각 위상 비트들(11.25°, 22.5°, 45°, 90°, 180°)중에 한 개의 디지털 위상 비트만을 보여주는 단일 위상 비트 구성도이다. SPB(Single Phase Bit)는 회로 크기를 줄이기 위해 100 Ω 의 높은 특성 임피던스로 정규화시켜 설계한다. 즉, 전송선로 TL1(Transmission Line 1), TL2(Transmission Line 2)가 나타내는 Z_0 를 의미한다. 이때, θ_0 는 임의의 전기적 길이를 가질 수 있으므로 회로 크기, 회로 배치를 고려하여 적당히 결정한다. 이때, 포개진 하이브리드 기본 소자 FH_BE(Folded Hybrid Base Element)는 CTL1(Coupled Transmission Line 1)~CTL3(Coupled Transmission Line 3)으로 구성된다. 반사망 회로에서 C_RF_CHK(는 D1, D2를 전기적으로 ON/ OFF

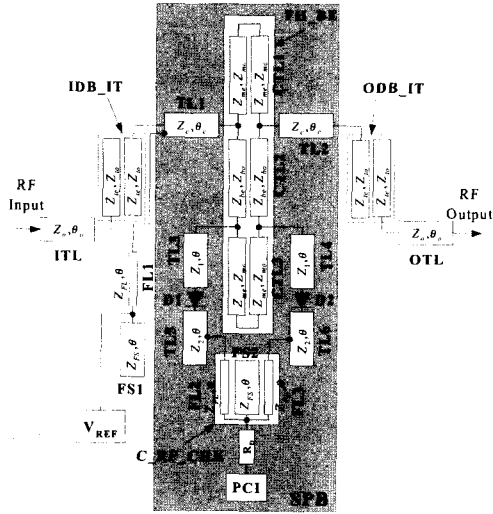


그림 3. 단일 위상 비트 위상 천이기의 내부 블럭도
Fig. 3. Internal block diagram of single phase-bit phase shifter.

하기 위해 외부에서 인가되는 직류 전원 PCI를 고주파 회로에 인가하기 위해 부가적으로 사용하는 회로 부분으로 동작 대역내에서 RF 성능적으로 반사망 회로에 영향을 주지 않도록 설계하였다. 또한, FL1과 FS1도 기준 전압 V_{REF}를 고주파 회로에 인가하기 위해 사용하였다. 즉, FL1, FL2, FL3 그리고 FS1, FS2는 단지 직류 전원만 공급하는 역할을 수행하므로 직류 전원 공급을 위한 부가적인 회로 부분들은 동작 주파수 대역내에서 거의 RF적으로 개방된다. 이러한 기능을 수행하기 위해 FL1, FL2, FL3은 높은 특성 임피던스(약 90 Ω에서 120 Ω 정도)와 약 90°의 전기적 길이를 갖는 전송선로로 설계되며, 반면에 FS1, FS2는 상대적으로 낮은 특성 임피던스(약 20 Ω에서 50 Ω 정도)와 약 90°의 전기적 길이를 갖는 정합 스텐브로 설계된다. 그러나, 이러한 전송선로 및 정합 스텐브의 매개 변수값들은 서로 종속적으로 관련되어 있으므로 회로 설계 시 위에 언급된 기본적인 값에서 약간 변동되는 범위내에서 최적화할 수 있다. 특히, C_{RF_CHK} (Common_{RF}_CHoKc)는 회로 크기를 줄이기 위해 FS2(Feed Stub 2)를 FL2(Feed Line 2)와 FL3(Feed Line 3)에서 공통적으로 사용하도록 구성하였다.

또한, 입출력에 IDB_IT(Input DC Block Impedance Transformer)와 ODB_IT(Output DC Block

Impedance Transformer)와 같이 RF 입출력에서 기준전압 V_{REF}에 의한 직류 신호는 차단하고 고주파 신호는 통과시키는 기능 및 임피던스 변환 기능을 수행하는 다 기능 소자를 사용함으로써 회로 크기를 줄일 수 있다. 이를 위해 결합 전송 선로의 결합 전기적 길이 θ_i 를 90°(물리적 길이 $\lambda_g/4$ 에 해당)로 설정할 때 Z_{ie} 와 Z_{io} 의 특성 임피던스 값들은 아래 식 (15)와 (16)에 의해 결정되며, 그 계산 값들은 각각 170.71 Ω과 29.29 Ω 임을 알 수 있다.

$$Z_{ie} = Z_c \left(1 + \sqrt{\frac{Z_o}{Z_c}} \right) \quad (15)$$

$$Z_{io} = Z_c \left(1 - \sqrt{\frac{Z_o}{Z_c}} \right) \quad (16)$$

ITL(Input Transmission Line)과 OTL(Output Transmission Line)은 입출력 특성 임피던스(보통 50 Ω)를 나타내며, 그것의 전기적 길이 (θ_o 는 대역내에서 RF 성능에 영향을 주지 않으므로 임의로 결정된다. 저항 R_d는 D1, D2의 순방향 전류를 제어하는 역할을 하며, 실제적으로 순방향 전류에 의해 D1, D2의 순방향 전압 강하가 결정된다.

그림 3에서 상대적인 위상 천이량은 다이오드 D1, D2의 ON/OFF에 의해 발생한다. 먼저, 기준전압 V_{REF}(보통 +5 V)를 통해 고주파 성능에 영향을 주지 않으면서 전송 선로상에 기준 전압이 인가된 후 PCI(Phase Control Input)를 통해 기준 전압보다 높은 전압(보통 +15 V, 이때 역방향 전압은 약 10 V가 됨)이 인가되면 D1, D2는 역방향 전압이 걸려 전기적으로 동시에 OFF된다. 이때, 인가된 고주파 신호는 반사망 회로에서 TL3와 TL4가 종단되는 부분에서 전기적으로 개방되어 전반사가 일어난다. 전 반사된 신호는 RF 출력으로 나가게 되며, 이렇게 출력된 신호의 위상차가 기준 위상이 된다. 반면에, PCI를 통해 기준 전압보다 낮은 전압(보통 0 V 또는 단락)이 인가되면 D1, D2는 순방향 전압이 걸려 전기적으로 동시에 ON된다. 이때, 인가된 고주파 신호는 반사망 회로에서 TL5와 TL6이 종단되는 부분에서 전기적으로 개방되어 전반사가 일어난다. 전 반사된 신호는 RF 출력으로 나가게 되고, 이렇게 출력된 신호의 위상차는 기준 위상보다 지연(lag)되며, 그것의 상대적인 차가 설계한 위상 비트의 위상

천이값이 된다. 그러므로, 각 위상 비트들은 다이오드가 이상적인 경우 TL5, TL6의 전기적 특성(특히, 전기적 길이)에 의해 결정됨을 알 수 있다. 그러나, 다이오드의 역방향 캐패시턴스가 이상적이지 못하므로 TL5, TL6의 전기적 길이는 식 (14) 만큼 전기적 길이를 보상하여 설계되어야 한다.

그림 4는 그림 3의 각 단위 위상 비트 위상 천이기를 직렬로 연결하여 구성한 4-비트 포개진 하이브리드 결합 위상 천이기의 전체 블록도를 보여준다.

그림 4에 명시된 바와 같이 포개진 하이브리드 결합 위상 천이기의 기본 소자 회로의 특성 임피던스는 회로 크기를 줄이기 위한 부가적인 고려 사항으로 50 Ω 시스템이 아닌 100 Ω 시스템으로 설계하였다. 그리고, 전체 위상 천이기의 입출력 임피던스는 50 Ω 시스템을 요구하므로 직류 차단 기능 및 임피던스 변환 기능을 동시에 수행하는 다기능 소자 IDB_IT와 ODB_IT를 각각 입출력에 사용하였다.

Ⅲ. 위상 천이기의 제작 및 실험 결과

포개진 하이브리드 결합 위상 천이기는 X 대역 위성 통신용 능동 위상 배열 안테나 시스템의 저가의 응용을 위하여 개발하였으며, 제안된 구조의 전기적인 성능을 확인하기 위하여 테프론($\epsilon_r = 2.17$, $H=0.508$ mm, $T=0.5$ oz., $\tan \delta = 0.0009$ @10 GHz) 기판을 사용하여 4-비트 소형 디지털 위상 천이기를 설계, 제작하였다. 제작된 위상 천이기의 사진은 그림 5와 같으며, 회로 크기는 3.5 cm × 3.0 cm 보다 더 작으며, 이것은 기존의 비결합 설계 기술로 제작한 회로 크기보다 적어도 50 % 이상 작다.

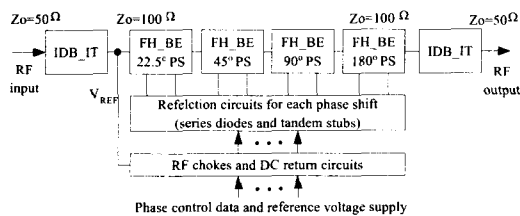


그림 4. 4-비트 포개진 하이브리드 결합 위상 천이기의 전체 블록도

Fig. 4. Overall block diagram of 4-bit folded hybrid coupled phase shifter.

시뮬레이션과 실험을 통하여 직류 차단 기능 및 임피던스 변환 기능을 동시에 수행하는 다기능 소자와 RF 초우크의 입출력 반사 손실이 각각 20 dB 이상임을 확인하였다. 또한, 각 위상 비트(22.5°, 45°, 90°, 180°)의 전기적인 특성도 독립적으로 시험 확인한 후 4-비트를 위상 천이기를 구성하기 위하여 그림 5에 보는 바와 같이 직렬로 연결하였다.

제작 가능한 주 결합 전송 선로 및 브랜치 결합 전송 선로의 기모드 및 우모드 특성 임피던스 결합비(R)는 HP Eesof 시뮬레이터를 사용하여 각각 2 (-9.2 dB 결합비)와 1.7(-11.7 dB 결합비)로 최적화하였다.

그리고, 실험에 사용된 초고주파 핀 다이오드는 Alpha사의 DSG6405로서 순방향의 저항 값이 4.5 Ω (@100 MHz, 20 mA)이고 역방향의 전체 캐패시턴스 값이 0.017 pF(@1 MHz, 50 V)이다. 그러므로, 이러한 역방향 캐패시턴스 값은 중심 주파수에서 약 5°의 부가적인 위상 천이량을 가져오므로 회로 설계시에 이러한 효과를 반영하여 설계하였다. 각 위상 비트당 2개의 핀 다이오드가 사용되었으므로, 4-비트 위상 천이기 설계에 총 8개의 다이오드가 사용되었다.

전체 회로는 각 위상 비트간에 최소 상호 결합 효과를 얻기 위하여 EM(ElectroMagnetic) 시뮬레이터를 사용하여 배치하였다. 그림 6은 4-비트 위상 천이기의 0th-상태와 15th-상태에서의 시뮬레이션한 성능들을 보여준다.

제작된 X 대역 4-비트 소형 디지털 위상 천이기의 전기적인 성능은 벡터망 분석기를 사용하여 측정하였으며, 측정 결과들은 그림 7과 같다.

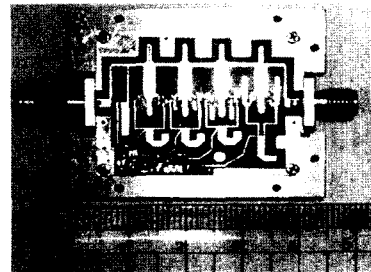


그림 5. 제작된 X 대역 4-비트 디지털 위상 천이기
Fig. 5. Fabricated X band 4-bit digital phase shifter.

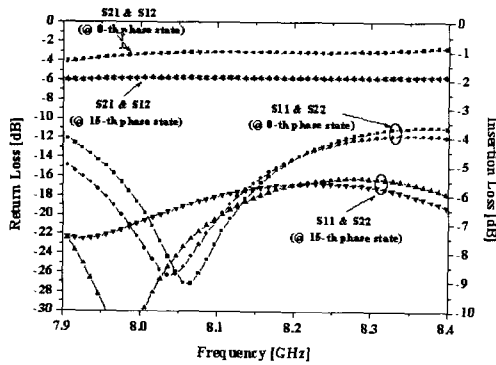
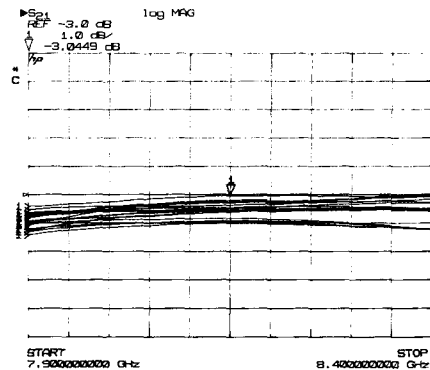
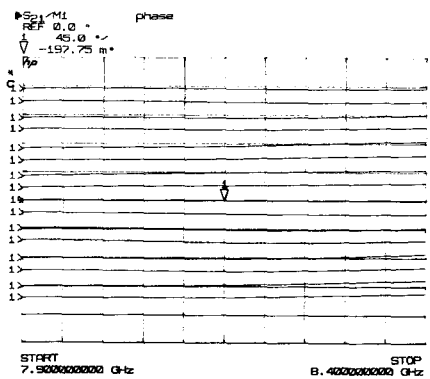


그림 6. 4-비트 위상 천이기의 시뮬레이션 성능
Fig. 6. Simulation performances of the 4-bit phase shifter.

측정된 입출력 반사 손실 특성은 그림 7 (a), (b)에 보여지며, 측정 결과는 동작 대역내에서 10 dB 이상임을 알 수 있다. 또한, 삽입 손실 및 삽입 손실 변화 그리고 위상 변화 특성은 각각 그림 7 (c), (d)에 보여진다. 그림으로부터, 평균 삽입 손실은 입

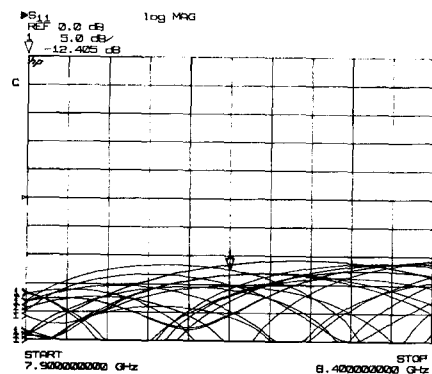


(c) 삽입 손실 특성

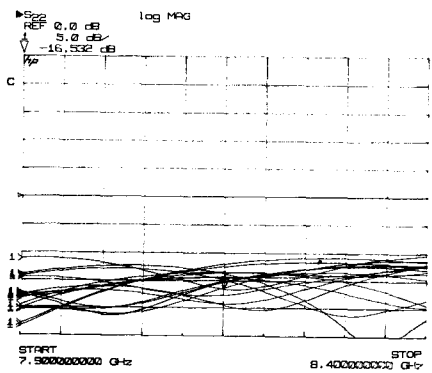


(d) 위상 특성

그림 7. 제작된 4-비트 위상 천이기의 전기적인 특성
Fig. 7. Electrical performances of the fabricated 4-bit phase shifter.



(a) 입력 반사 손실 특성



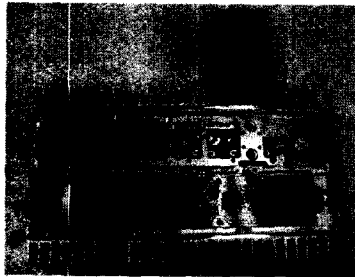
(b) 출력 반사 손실 특성

출력 SMA 커넥터 손실(동작 대역내에서 약 0.3 dB 임)을 포함하여 3.5 dB 이하이며, 삽입 손실 변화는 동작 대역내에서 ± 0.6 dB 이하였다. 측정 결과들과 시뮬레이션 결과들을 비교하면, 입출력 반사손실은 대체적으로 비슷하며, 삽입 손실에서는 약간의 차이를 보인다. 이러한 원인은 커넥터 손실과 에칭 불순물에 의한 회로의 삽입 손실 추가에 기인한 것으로 사료된다. 또한, 각 위상 제어에 따른 위상 특성은 $\pm 3^\circ$ 의 rms 위상오차 범위내에서 원하는 4비트 위상 변화를 보여주었다.

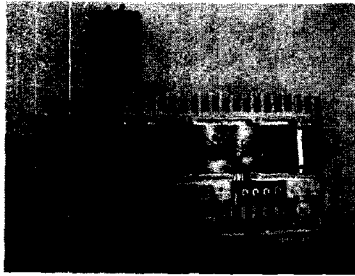
제작된 4-비트 위상 천이기에서는 각 위상 비트당 200 Ω 의 전류 제어 저항을 사용하였으며, 이때 위상 비트당 약 20 mA의 순방향 전류가 흘렀다. 그러므로, 계산된 4-비트 위상 천이기 전체의 소모 전력은 약 0.32 W이다.

개발된 송신용 4-비트 디지털 위상 천이기는 그

림 8 (a)와 같이 송신 능동채널블럭의 내부에 사용되었으며, 비슷한 방법으로 개발된 수신용 4-비트 디지털 위상 천이기는 그림 8 (b)와 같이 수신 능동 채널블럭 및 빔성형블럭의 내부에 사용되었다. 이와 같이 그림 9의 X 대역 위성 통신용 능동 위상 배열 안테나 시스템의 핵심 부품으로 사용되는 4-비트 디지털 위상 천이기는 안테나 시스템에 총 264개가 사용되었다.



(a) 4-비트 디지털 위상 천이기가 포함된 송신 능동채널블럭



(b) 4-비트 디지털 위상 천이기가 포함된 수신 능동채널블럭



(c) 4-비트 디지털 위상 천이기가 포함된 수신 빔성형블럭

그림 8. 4-비트 디지털 위상 천이기를 포함하는 능동 블럭들

Fig. 8. Active blocks including 4-bit digital phase shifter.

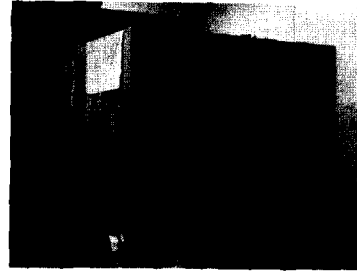


그림 9. 개발된 X 대역 통신용 능동 위상 배열 안테나 시스템

Fig. 9. X-band active phased array antenna system developed for communications.

IV. 결 론

본 논문에서는 포개진 하이브리드 결합기를 사용하는 X 대역 소형 4-비트 디지털 위상 천이기 구조를 제안하였다. 주어진 구조에 대한 이론적인 해석은 좌우 대칭 구조에 의한 우모드 및 기모드 해석 방법을 사용하여 수행하였으며, 또한 위상 천이기의 각 위상 비트에 대한 최소 위상 오차를 갖는 최적의 θ_1 값들을 제시하였다. 위상 천이기의 회로 크기를 줄이기 위하여 하이브리드 기본 소자를 모두 결합 선로들로 구성하였으며, 회로 내부를 높은 특성 임피던스로 정규화 시켜 설계하였다. 또한 입출력에 직류 차단 기능 및 임피던스 변환 기능을 동시에 수행하는 다기능 소자를 사용하였다.

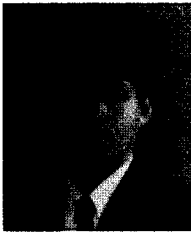
유전율 2.17인 테프론 기판을 사용하여 제작된 포개진 하이브리드 결합기를 이용한 X 대역 4-비트 위상 천이기의 크기는 3.5 cm x 3.0 cm 보다 작았으며, 기존의 비결합 반사형 위상 천이기 구조와 비교하여 동일한 전기적 조건하에서 50% 이상 회로 크기를 줄일 수 있었다. 그러므로, 향후 제안된 구조의 위상 천이기를 활용하면 위상 천이기를 저가, 소형, 경량으로 제작할 수 있으므로 위성 통신/방송, 이동 통신, 지상 통신용 위상 배열 안테나 시스템의 제작 및 개발 가격을 절감할 수 있을 것이다.

참 고 문 헌

[1] S. K. Koul, B. Bhat, *Microwave and Millimeter Wave Phase Shifters*, Artech House, Norwood, 1991.

- [2] B. Glance, "A Fast Low-Loss Microstrip p-i-n Phase Shifter", *IEEE Trans. Microwave Theory Tech.*, vol. MTT-27, no. 1, pp. 14-16, Jan. 1979.
- [3] B. Glance, N. Amitay, "A Fast Low-loss Low-Drive 14-GHz Microstrip p-i-n Phase Shifter", *IEEE Trans. Microwave Theory Tech.*, vol. MTT-28, no. 6, pp. 669-671, June 1980.
- [4] P. Wahi, K. C. Gupta, "Effect of Diode Parameters on Reflection Type Phase Shifters", *IEEE Trans. Microwave Theory Tech.*, vol. MTT-24, no. 9, pp. 619-621, Sep. 1976.
- [5] P. J. Starski, "Optimization of Matching Network for a Hybrid Coupled Phase Shifter", *IEEE Trans. Microwave Theory Tech.*, vol. MTT-25, no. 8, pp. 662-666, Aug. 1977.
- [6] S. Mahapatra, Q. H. Bakir, "Computer Aided Design and Evaluation of MIC Hybrid Coupled PIN Diode Phase Shifter", *IEE-IERE Proc. (India)*, vol. 16, pp. 19-28, Jan. 1978.
- [7] M. H. Kori, S. Mahapatra, "Integral Analysis of Hybrid Coupled Semiconductor Phase Shifters", *IEE Proc.*, vol. 134, Pt. H, no. 2, pp. 156-162, Apr. 1987.

업 순 영



1988년 2월: 연세대학교 전자공학과 (공학사)
 1990년 2월: 연세대학교 대학원 전자공학과 (공학석사)
 1990년 2월~현재: 한국전자통신연구원 선임연구원
 1997년 3월~현재: 연세대학교 전기전자공학부 박사과정

[주 관심분야] 초고주파 수동/능동 부품 설계, 위성통신 RF 시스템 설계, 위상 배열 안테나 시스템 설계 등

육 중 관



1987년 2월: 연세대학교 전자공학과 (공학사)
 1989년 2월: 연세대학교 대학원 전자공학과 (공학석사)
 1996년 12월: The University of Michigan (Ph.D.)
 1999년 3월~2000년 2월: 광주과학기술원 조교수

2000년 3월~현재: 연세대학교 전기전자공학부 조교수
 [주 관심분야] microwave and millimeterwave circuits and antennas, RF MEMS, computational electromagnetics, EMI/EMC in the high speed digital circuits and packages 등

전 순 익



1984년 2월: 고려대학교 전자공학과 (공학사)
 1996년 2월: 고려대학교 대학원 전자공학과 (공학석사)
 1990년 9월~현재: 한국전자통신연구원 책임연구원

[주 관심분야] 초고주파 수동/능동 부품 설계, 위성통신 RF 시스템 설계, 위상 배열 안테나 시스템 설계 등

박 한 규



1964년 2월: 연세대학교 전기공학과 (공학사)
 1968년 2월: 연세대학교 대학원 전기공학과 (공학석사)
 1975년 2월: 불란서 파리 6대학 (공학박사)
 1979년~1980년: 스탠포드 대학교

전자공학과 교환교수
 1989년~1994년: 대통령 자문 21세기 위원회 위원
 1995년~1997년: 정보통신부 전파위원회 위원장
 1976년~현재: 연세대학교 전기전자공학부 교수
 [주 관심분야] 마이크로파 소자, 스마트 안테나, 전파전파 등