# λ/8 병렬 스터브들을 이용한 새로운 광대역 위상 천이기에 대한 연구

# A Study on New Broadband Phase Shifter using λ/8 Parallel Stubs

엄순영 · 정영배 · 전순익 · 육종관* · 박한규*

Soon-Young Eom · Young-Bae Jung · Soon-Ick Jeon · Jong-Kwan Yook* · Han-Kyu Park*

## 요 약

본 논문에서는 전송 회로망의 주파수에 따른 산란 위상 특성의 기울기를 조정할 수 있는 새로운 광대역 위상 천이기의 구조를 제안하였다. 새로운 기본 회로망은 중심 주파수에서 λ/2의 길이를 갖는 주 전송 선로와 주 전송 선로의 양 끝단에 병렬로 연결된 λ/8의 길이를 갖는 개방 및 단락 스터브들로 구성되며, 원하는 위상 천이량에서 주파수 응답에 따른 최소 위상 오차 및 입출력 임피이던스 정합을 제공하도록 주 전송 선로와 두 개의 이중 병렬 스터브들의 특성 임피이던스들이 조정된다. 특히, 제안된 구조는 90° 이상의 큰 위상 천이량을 갖는 광대역 위상 천이기 설계에 적합한 구조로서 옥타브 대역폭에서 동작된다. 새로운 광대역 위상 천이기 구조의 유용성을 검증하기 위하여 중심 주파수 3 GHz에서 동작하는 독립적인 45°, 90°, 180° 비트의 위상 천이기들과 각 위상 비트를 직렬로 연결한 3-비트 위상 천이기(45°-phase step)를 설계 및 제작하고 실험하였다. 측정 결과들은 각 위상 비트에 대한 입출력 임피이던스 정합 및 위상 오차의 대역폭 내에서 시뮬레이션 결과들과 잘 일치함을 보여주었다.

Key words : 광대역 위상 천이기, 스위치 망, λ/8 병렬 단락-개방 스터브, 전송 선로

## Abstract

In this paper, a new broadband phase shifter to adjust the slope of dispersive phase characteristic for frequency of transmission network was proposed. The new fundamental network consists of a fixed main line with a length of λ/2 at the center frequency and two double stubs, each with a length of λ/8 at the center frequency, which are open and shorted, respectively, and which are shunted at the edge points of the main line. Characteristic impedances of the main line and two parallel double stubs are adjusted to produce a minimum phase error and to obtain an input and output match at the desired phase shift. Especially, the proposed structure is especially suitable for a broadband phase shifter with large phase shifts more than 90°, and it is operated in the octave bandwidth. To verify the usefulness of a new broadband phase shifter, each 45°-, 90°-, 180°-bit phase shifter and 3-bit phase shifter(45°-phase step), which is cascaded in series, operated at the center frequency 3 GHz were designed, fabricated and experimented. The measured results were in very close agreement with the corresponding simulation results over the bandwidth of I/O impedance match and phase error for each phase shift.

Key words : Broadband Phase Shifter, Switched Network, λ/8 Parallel Short and Open Stub, Transmission Lines

한국전자통신연구원 무선방송연구소(Radio and Broadcasting Lab., Electronics and Telecommunications Research Institute)
*연세대학교 전기전자공학부(School of Electrical and Electronic Engineering, Yonsei Univ.)
· 논 문 번 호 : 20020220-023
· 수정완료일자 : 2002년 6월 4일

## Ⅰ. 서 론

이상적인 위상 천이기는, 동작 주파수 대역 내에서, 입력 신호의 진폭(Amplitude) 변화 없이 원하는 위상(Phase)만을 균일하게 변화시키는 2단자망 소자로 정의할 수 있으며, 위상 배열 안테나 시스템에서의 전자 빔 제어를 위한 핵심적인 고가의 부품으로 목적하는 시스템의 안테나 배열 이득, 사이드 로브 레벨 및 섹터 빔 스캔 요구 규격에 의하여 그것의 소요 수량이 결정된다.

일반적으로, 전송 선로의 전기적인 길이(Electrical length)차 만을 이용한 단순 구조의 위상 천이기의 경우, 그림 1에서와 같이, 대역 내에서의 주파수별 위상 특성 차이로 인한 $\pm\varepsilon_{\Delta\phi}$의 위상 오차를 보이며, 이러한 오차는 전송 선로의 위상 산란 특성으로부터 기인된 것으로 위상 오차에 대한 동작 대역폭을 제한하는 주요 원인이 된다.

이러한 동작 주파수 대역 내에서의 위상 오차를 줄이기 위하여, 다양한 형태의 회로망이 지속적으로 연구되었고, 또한, 문헌 [1]~[4]를 통하여 보고되어 왔으나, 각각의 회로망이 갖는 고유한 제한 요인으로 인하여, 그 적용 범위는 일부에 국한되어 왔다.

참고 문헌 [2]에서의 경우, 위상 천이기의 설계가 15°~135°로 제한되어 있으며, 낮은 특성 임피이던스로 인하여 이중 스터브를 적용하는 회로 구현시 바람직하지 못하다는 구조적 단점을 갖는다. 또한, 참고 문헌 [4]에 명시된 광대역 위상 천이기는 고정된 180° 위상 천이량을 가지며, 부가적으로 요구되는 입출력 정합회로가 동작 대역폭을 감소시키는 원인으로 작용한다는 문제점을 보인다. 그리고, 제작이 용이한 HMIC(Hybrid Microwave Integrated Circuit)기술로는 구현이 불가능하여, MMIC(Monolithic Microwave Integrated Circuit)의 형태로만 구현이 가능하다는 제작상의 단점을 갖는다. 이러한 제작상의 단점은 후막 기술로 구현이 어려운 쉬프만(Schiffman) 위상 천이기[3]에서도 확인할 수 있으며, 전송선로 사이의 결합량이 감소할수록 대역폭 역시 감소하는 광대역 설계상의 단점을 갖는다.[3],[4].

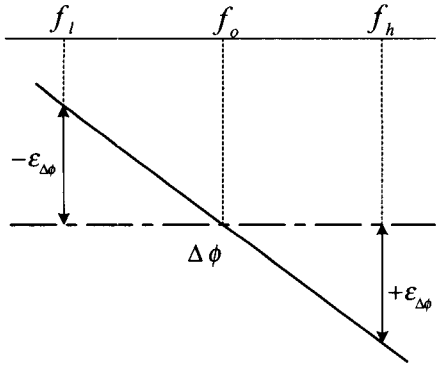



그림 1. 두 표준 전송 선로들간의 주파수에 따른 위상 천이 특성

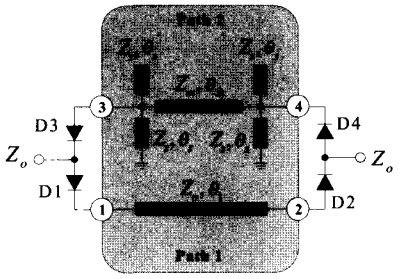
Fig. 1. Phase shift characteristic according to frequency between two standard transmission lines.

본 논문은, 두 개의 경로를 갖는 새로운 가변 스위치 망을 이용한 광대역 위상 천이기에 대한 연구로서, 상술한 바와 같이, 일반적인 위상 천이기의 대역 내에서의 위상 오차를 보정함으로써 광대역 특성을 실현하고, 기 보고된 구조들의 제작상의 단점을 극복할 수 있는 새로운 형태의 회로망을 제안하였다. 또한, 제안 구조에 사용되는 상대적으로 높은 전송 선로의 특성 임피이던스들은 회로의 소형화를 기할 수 있는 구조적 장점을 제공한다.

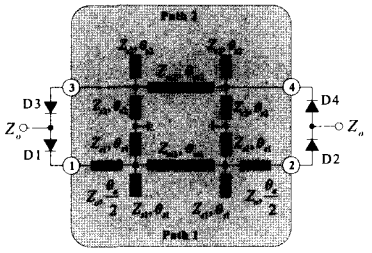
## Ⅱ. 제안된 위상 천이기 구조 및 이론

제안된 위상 천이기의 기본 구조 및 변형된 구조는 그림 2에 보여진다.

제안된 두 개의 위상 천이기 회로망은 경로 1 및 경로 2의 두 가지 경로로 이루어지며, 다이오드 D1, D2 그리고 D3, D4쌍의 토글 스위칭(Toggle switching) 동작으로 그 중에서 하나의 경로만이 선택되도록 설계된다. 그림 2-(a) 구조는 90° 이상의 큰 위상 천이량을 갖는 위상 천이기 설계시에 적합하며, 두 개의 경로 중, 경로 1의 회로망은 설계하고자 하는 위상 천이기의 입출력 특성 임피이던스($Z_o$) 및 전기적인 길이를 조정할 수 있는 기준 전송 선로이다. 기준 전송 선로의 전기적 길이($\theta_1$)는 동작 주파수 대역의 중심 주파수($f_o$)에서 설계된 기본 위상 천이량 180°($\theta_m$)에 원하는 위상 천이량을 얻기 위한 부가적인 전기적 길이를 합한 값을 갖는다. 이러한 일




(a) 기본 구조




(b) 변형된 구조

그림 2. 두 개의 병렬 이중 스터브를 갖는 위상 천이기 구조

Fig. 2. Phase shifter structure with two parallel double stubs.

반적인 회로망의 경우, 그림 1에서와 같이, 중심 주파수보다 낮은 주파수 대역에서는 중심 주파수에서보다 위상이 지연되고, 높은 주파수에서는 위상이 앞서는 전형적인 대역내 위상오차( $\pm\varepsilon_{\Delta\phi}$)의 특성을 보인다. 또한, 경로 2 회로망은, 그림 2-(a)에 도식된 바와 같이, 길이가 $\lambda/2(\theta_m)$인 주 전송선로의 양 단에 각각 병렬로 구성된 $\lambda/8$ 개방 및 단락 스터브들이 연결된 복합 구조를 갖는다. 경로 2 회로망은 경로 1의 기준 전송 선로보다 더 산란적인 위상 특성(Dispersive phase characteristic)을 가지며, 주파수에 따른 위상의 기울기는 원하는 위상 천이량에 따라 주 전송 선로의 임피이던스 ( $Z_m$)와 스터브의 임피이던스 ( $Z_s$) 를 조정함으로써 얻을 수 있다.

그림 2-(b)의 구조는 90° 보다 작은 위상 천이량이 요구되는 위상 천이기 설계에 적용하기 위하여 변형된 구조로서, 경로 1의 주 전송 선로 임피이던스 ( $Z_{m1}$)와 스터브 선로의 임피이던스 ( $Z_{s1}$), 그리고, 경로 2의 주 전송 선로의 임피이던스( $Z_{m2}$)와 스터브의 임피이던스 ( $Z_{s2}$)를 각각 조정함으로써 원하는 위상 천이량을 얻을 수 있으며, 그림 2-(a) 구조와 같이, 경로 2의 위상 특성이 경로 1의 그것보다 상대적으로 강한 산란 특성을 갖는다.

그리고, 제안된 독창적인 구조의 이론적 해석을 위하여, 이론적인 접근이 용이한 그림 2-(b)의 변형 구조를 이용하여 제안 구조의 이론적 해석을 수행한다. 그림 2-(b) 구조의 대칭성을 고려한 경로1 회로망의 우모드(Even mode) 및 기모드(Odd mode) 해석 방법을 위한 등가 회로는 그림 3과 같이 나타낼 수 있다.

그림 3-(a)의 우모드 등가 회로에 대한 우모드 입력 임피이던스는 다음 식 (1)과 같다.

$$Z_{in,e1} = Z_0 \frac{Z_{L,e1} + jZ_0 \tan\frac{\theta_a}{2}}{Z_0 + jZ_{L,e1} \tan\frac{\theta_a}{2}} \tag{1}$$

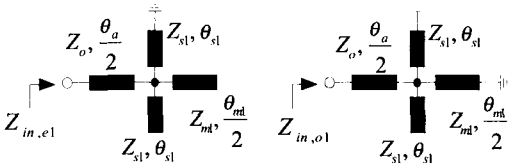
단,

$$Z_{L,e1} = \frac{1}{j(Y_{m1} \tan\frac{\theta_{m1}}{2} - 2Y_{s1} \cot 2\theta_{s1})} \tag{2}$$

또한, 입력 단자 1에서의 우모드 반사 계수는 식 (3)과 같이 주어진다.

$$\Gamma_{e,1} = \frac{Z_{in,e1} - Z_0}{Z_{in,e1} + Z_0} = \frac{(Z_{in,e1} - Z_0) - j(Z_{in,e1} - Z_0)\tan\frac{\theta_a}{2}}{(Z_{in,e1} + Z_0) + j(Z_{in,e1} + Z_0)\tan\frac{\theta_a}{2}}$$

$$= (\cos\theta_a - j\sin\theta_a)\frac{1 - j(\overline{Y}_{m1}\tan\frac{\theta_{m1}}{2} - 2\overline{Y}_{s1}\cot 2\theta_{s1})}{1 + j(\overline{Y}_{m1}\tan\frac{\theta_{m1}}{2} - 2\overline{Y}_{s1}\cot 2\theta_{s1})} \tag{3}$$




(a) 우모드 (b) 기모드

그림 3. 그림 2-(b)의 경로 1 회로망에 대한 등가 회로

Fig. 3. Equivalent circuit for path 1 network of Fig. 2-(b).

여기서, $\overline{Y}_{m1}$, $\overline{Y}_{s1}$는 $Y_o$의 입출력 특성 어드미턴스로 정규화된 주 전송 선로와 스터브 선로의 특성 어드미턴스들을 나타낸다.

동일한 방법으로, 그림 3-(b)의 기모드 등가 회로의 입력 단자 1에서의 기모드 반사 계수는 ( $\overline{Y}_{m1}\tan\frac{\theta_{m1}}{2}$)를 $\left(-\overline{Y}_{m1}\cot\frac{\theta_{m1}}{2}\right)$로 대체함으로써 다음의 식 (4)를 얻을 수 있다.

$$\Gamma_{o,1}=(\cos\theta_a-j\sin\theta_a)\frac{1+j(\overline{Y}_{m1}\cot\frac{\theta_{m1}}{2}+2\overline{Y}_{s1}\cot 2\theta_{s1})}{1-j(\overline{Y}_{m1}\cot\frac{\theta_{m1}}{2}+2\overline{Y}_{s1}\cot 2\theta_{s1})} \tag{4}$$

따라서, 경로 1 회로망에 관하여 얻어진 우모드 및 기모드 반사 계수에 대하여 중첩의 원리를 적용하면, 경로 1 회로망에 대한 산란 매개 변수(scattering parameters) $S_{ij}\,(i,j=1,\ 2)$는 식 (5), (6)과 같이 나타낼 수 있다.

$$S_{11}=S_{22}=\frac{1}{2}(\Gamma_{e,1}+\Gamma_{o,1})$$

$$=\frac{1}{2}(\cos\theta_a-j\sin\theta_a)\left(\frac{1-jT_{11}}{1+jT_{11}}+\frac{1+jT_{12}}{1-jT_{12}}\right) \tag{5}$$

$$S_{21}=S_{12}=\frac{1}{2}(\Gamma_{e,1}-\Gamma_{o,1})$$

$$=\frac{1}{2}(\cos\theta_a-j\sin\theta_a)\left(\frac{1-jT_{11}}{1+jT_{11}}-\frac{1+jT_{12}}{1-jT_{12}}\right) \tag{6}$$

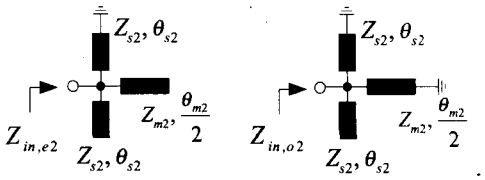
단,

$$T_{11}=\overline{Y}_{m1}\tan\frac{\theta_{m1}}{2}-2\overline{Y}_{s1}\cot 2\theta_{s1} \tag{7}$$

$$T_{12}=\overline{Y}_{m1}\cot\frac{\theta_{m1}}{2}+2\overline{Y}_{s1}\cot 2\theta_{s1} \tag{8}$$

경로 2 회로망에, 경로 1회로망에 적용한 우모드 및 기모드 해석 방법을 적용하기 위한 등가 회로는 그림 4와 같다.

또한, 그림 4-(a), (b)의 우모드 및 기모드 등가 회로를 이용한 경로 2 회로망에 대한 산란 매개 변수 $S_{ij}\,(i,j=3,\ 4)$는 경로 1 회로망의 동일한 해석과정 아래, $\theta_a/2=0$라는 조건과 회로망 구분 첨자를 2로 치환함으로써 다음의 식 (9), (10)과 같이 얻을 수 있다.




(a) 우모드 (b) 기모드

그림 4. 그림 2-(b)의 경로2 회로망에 대한 등가 회로

Fig. 4. Equivalent circuit for path 2 network of Fig. 2-(b).

$$S_{33}=S_{44}=\frac{1}{2}(\Gamma_{e,2}+\Gamma_{o,2})$$

$$=\frac{1}{2}\left(\frac{1-jT_{21}}{1+jT_{21}}+\frac{1+jT_{22}}{1-jT_{22}}\right) \tag{9}$$

$$S_{43}=S_{34}=\frac{1}{2}(\Gamma_{e,2}-\Gamma_{o,2})$$

$$=\frac{1}{2}\left(\frac{1-jT_{21}}{1+jT_{21}}-\frac{1+jT_{22}}{1-jT_{22}}\right) \tag{10}$$

단,

$$T_{21}=\overline{Y}_{m2}\tan\frac{\theta_{m2}}{2}-2\overline{Y}_{s2}\cot 2\theta_{s2} \tag{11}$$

$$T_{22}=\overline{Y}_{m2}\cot\frac{\theta_{m2}}{2}+2\overline{Y}_{s2}\cot 2\theta_{s2} \tag{12}$$

여기서, 상대적인 전달 위상 천이량은 다음의 식 (13), (14)와 같고, $\theta_{m1}=\theta_{m2}=\pi\bar{f}$, $\theta_{s1}=\theta_{s2}=0.25\pi\bar{f}$, $\theta_a=0.5\Delta\phi_T(f_o)\bar{f}$ 의 관계식이 주어지며, $f_o$, $\bar{f}$는 각각 중심 주파수 및 정규화 주파수를 나타낸다.

$$\Delta\phi_T(f)=ang(S_{21})-ang(S_{43})$$

$$=-\theta_a(f)-\sum_{j=1}^{2}(-1)^{j+1}\tan^{-1}\left(\frac{T_{j1}(f)-T_{j2}(f)}{1+T_{j1}(f)T_{j2}(f)}\right) \tag{13}$$

단,

$$T_{ij}=\overline{Y_{mi}\left(\tan\frac{\theta_{mi}}{2}\right)^{(-1)^{j+1}}}$$

$$+(-1)^j\,2Y_{si}\cot 2\theta_{si},\quad i,j=1,2 \tag{14}$$

또한, 그림 2-(a)의 기본 구조에 대한 이론적인 해석은 그림 2-(b)에서 기술한 동일한 방법으로 쉽게 유도할 수 있다.

## Ⅲ. 위상 천이기 설계

그림 2-(a), (b)의 제안된 구조를 이용하여 원하는 위상 천이기를 설계하기 위한, 주파수 응답에 따른 입출력 임피이던스 정합과 위상 특성을 최적화 시키기 위해서는, $Z_{mi}$과 $Z_{si}$의 값들이 적절히 선택되어야 한다. 본 논문에서는, 제안된 구조의 구현 가능성을 확인하기 위하여, VSWR = 1.15 : 1 및 최대 위상 오차가 2° 이하인 설계 조건하에서, 그림 2-(a)의 기본 구조에 대하여 컴퓨터 시뮬레이션을 통하여 추출된 위상 천이량에 따른 $Z_{mi}$과 $Z_{si}$의 최적치는 그림 5의 설계 그래프로 나타내었다. 그림 5에 나타나 있는 바와 같이, 스터브의 특성 임피이던스 ($Z_{si}$)는 각 위상 천이량에 대하여 비선형적으로 감소하는 반면, 주 전송 선로의 특성 임피이던스 ($Z_{mi}$)는 선형적으로 증가하는 성향을 보이며, 특히 45° 미만의 비교적 작은 위상 비트를 설계하는 경우, 스터브의 특성 임피이던스 설계값이 HMIC 기법으로는 구현이 불가능하다는 문제점을 갖는다. 이러한 제작상의 제한성을 극복하기 위하여, 그림 2-(b)의 변형 구조를 이용하면, 그림 5의 설계 그래프로부터 HMIC제작 기법으로 구현이 가능한 $\overline{Z}_{mi}$과 $\overline{Z}_{si}$의 값들을 적절히 선택할 수 있다. 단, 그림 2-(b)의 변형된 구조의 동작 주파수 대역폭은 그림 2-(a)에 도식된 기본 구조의 대역폭보다 상대적으로 감소한다는 단점이 있다.

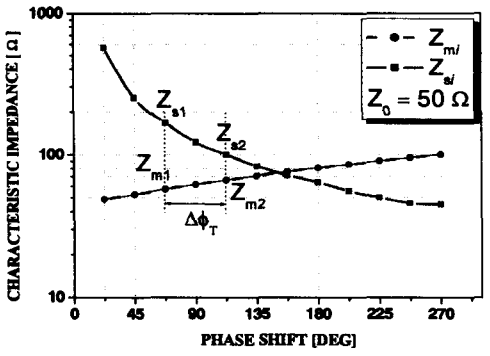



그림 5. 위상 천이량에 따른 $Z_{mi}$과 $Z_{si}$의 임피이던스 관계

Fig. 5. $Z_{mi}$ and $Z_{si}$ impedance relation versus phase shift.

위상 천이량에 따른 주 전송 선로 및 스터브 선로의 임피이던스 관계 값들은 그림 5의 설계 그라프로부터 다음의 식 (15) 및 식 (16)과 같은 근사식으로 표현할 수 있다.

$$Z_{mi} \cong 0.21\,\Delta\phi_T + 43 \quad [\Omega] \tag{15}$$

$$Z_{si} \cong \frac{11300}{\Delta\phi_T} \quad [\Omega]$$

$$\text{단, } 22.5^\circ < \Delta\phi_T < 270^\circ \tag{16}$$

또한, 22.5°와 같은 작은 위상 천이량을 갖는 위상 천이기를 설계하는 경우, 그림 2-(b)의 변형 구조나 그림 6과 같은 형태로 집중 소자를 이용하면 아주 높은 스터브 임피이던스들을 등가적으로 대체할 수 있다. 단, 집중 소자들을 이용한 설계 구조는 주파수 응답에 따른 위상 및 입출력 임피이던스 정합 특성이 비대칭, 비주기적이 되므로 아주 작은 위상 천이량 구조에만 적합하다.

또한, 그림 6의 집중 소자를 이용한 위상 천이기 구조에 대한 산란 계수는 중심 주파수에서 식 (17)~(22)와 같이 유도할 수 있다.

$$S_{11} = S_{22} = 0 \tag{17}$$

$$S_{21} = S_{12} = (\cos\theta_1 - j\sin\theta_1) \tag{18}$$

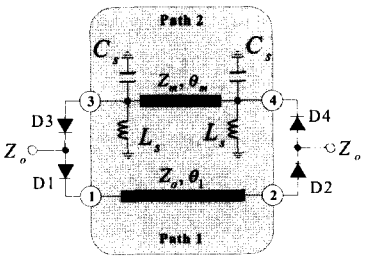



그림 6. 작은 위상 천이량을 위한 집중 소자를 갖는 위상 천이기 구조

Fig. 6. Phase shifter structure with lumped elements for a small phase shift.

$$S_{33}=S_{44}=\frac{1}{2}\left(\frac{1-jT_{21,lump}}{1+jT_{21,lump}}+\frac{1+jT_{22,lump}}{1-jT_{22,lump}}\right) \quad (19)$$

$$S_{43}=S_{34}=\frac{1}{2}\left(\frac{1-jT_{21,lump}}{1+jT_{21,lump}}-\frac{1+jT_{22,lump}}{1-jT_{22,lump}}\right) \quad (20)$$

단,

$$T_{21,lump}=\overline{Y}_m\tan\frac{\theta_m}{2}+(\omega_o C_s-\frac{1}{\omega_o L_s}) \quad (21)$$

$$T_{22,lump}=\overline{Y}_m\cot\frac{\theta_m}{2}-(\omega_o C_s-\frac{1}{\omega_o L_s}) \quad (22)$$

또한, $L_s=\overline{Z}_s/(2\pi f_o), C_s=1/(2\pi f_o\overline{Z}_s)$ 이다.

상대적인 전달 위상 천이량은 다음의 식 (23)과 같으며, $\theta_m=\pi\overline{f}$, $\theta_s=0.25\pi\overline{f}$, $\theta_1=[\pi+\Delta\phi_T(f_o)]\,\overline{f}$ 의 관계식이 주어진다.

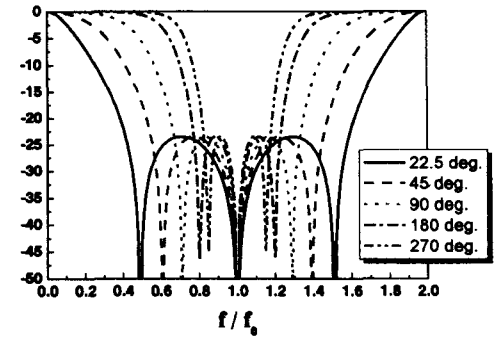
$$\Delta\phi_T(f)=-\theta_1(f)-\pi+Tan^{-1}\left(\frac{1+T_{21,lump}T_{22,lump}}{T_{21,lump}-T_{22,lump}}\right) \quad (23)$$

그림 2-(a)의 기본 구조를 갖는 위상 천이기에 대하여 주어진 설계 조건과 식 (15), (16)을 이용한 컴퓨터 시뮬레이션 결과는 그림 7과 같다.

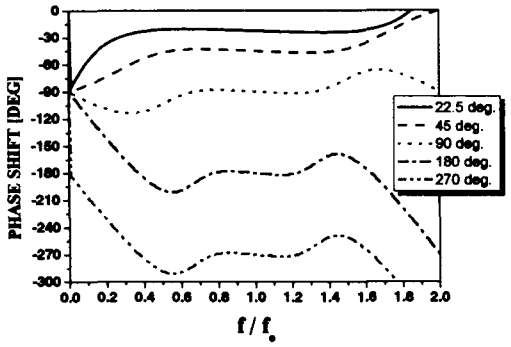
그림 7의 시뮬레이션 결과로부터 알 수 있듯이, 위상 천이기의 동작 특성은 위상 천이량의 증가에 따라 주파수 대역폭이 감소하는 반비례 관계를 보이며, 제안된 구조의 위상 천이기를 사용하여 90° 비트 위상 천이기를 설계할 경우, 옥타브 대역폭(octave bandwidth)을 구현할 수 있으며, 또한, 180° 비트 위상 천이기를 설계할 경우에도 약 50 % 정도의 광대역 특성을 나타낸다.

위상 천이량에 따른 입출력 임피이던스 정합 및 위상 오차 대역폭은 다음의 표 1과 같이 요약할 수 있다. 단, 위상 오차 대역폭이란, 위상 천이량에 따라 설계된 위상 천이기의 응답 위상 오차율을 주파수 대역폭으로 표현한 개념으로 기술하였다.

표 1에 의하면, 위상 천이량이 증가에 따라, $Z_m$은 증가하며, $Z_s$는 감소하는 현상을 보인다. 입출력 임피이던스 정합 및 위상 오차 대역폭은 일반적으로 모두 감소하나 임피이던스 대역폭이 보다 급격




(a) 입출력 반사손실 특성




(b) 위상 특성

그림 7. 정규화 주파수에 대한 각 위상 비트의 전기적 특성

Fig. 7. Electrical characteristics versus normalized frequency of each phase bit.

표 1. 각 위상 천이량에 대한 입출력 임피이던스 정합 및 위상 오차 대역폭

Table 1. I/O impedance match and phase error bandwidth for each phase shift.

| 위상 천이량 | $\overline{Z_m}$ [Ω] | $\overline{Z_s}$ [Ω] | I/O 정합 대역폭 (%) | 위상 오차 대역폭 (%) |
|---|---|---|---|---|
| 22.5° | 0.979 | 11.420 | 117.5 | 115.6 |
| 45° | 1.058 | 5.042 | 90.6 | 99.8 |
| 90° | 1.245 | 2.348 | 66.0 | 67.8 |
| 180° | 1.620 | 1.278 | 45.4 | 49.9 |
| 270° | 2.004 | 0.894 | 35.2 | 38.9 |

히 감소하는 경향을 띤다. 이는 병렬 이중 스터브의 임피이던스가 감소하고 주 전송선로의 임피이던스가 증가하여 중심 주파수에서 벗어난 주파수 특성이 입출력 정합 및 위상 특성에 민감하게 작용하기

때문이다.

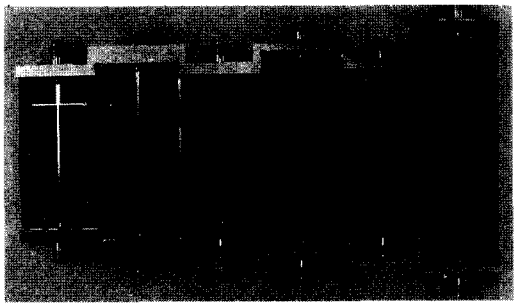
## Ⅳ. 시제품 제작 및 실험 결과

제안된 위상 천이기 구조에 대한 이론 및 설계 검증을 위하여, 중심 주파수 3 GHz에서 동작하는 45°, 90°, 180° 비트 위상 천이기들을 제작하였으며, 제작을 위한 위상 천이기의 설계 변수들은 식 (15), (16)의 근사식들을 이용하였다. 그리고, 각 위상 천이기의 설계 변수 값들은 표 2에 요약 정리하였다.

독립적으로 제작된 각각의 위상 천이기들은 유전율($\varepsilon_r$) 2.17, 기판 두께($H$) 20 mils, 동박 두께($T$) 0.5 $oz$ 및 탄젠트 손실(tan $\delta$ @10 GHz) 0.0009를 갖는 Taconic사의 TLY-5A 테프론 기판을 사용하여 제작하였다. 제작된 시제품은 그림 8과 같다.

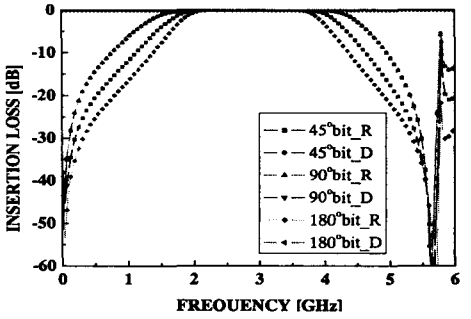
표 2. 제작된 위상천이기의 설계 변수 값
Table 2. Design parameter values of fabricated phase shifter.

| 항 목 | | | 45° PS | 90° PS | 180° PS |
|---|---|---|---|---|---|
| 지연 선로의 전기적 변수 | 주 선로 | $Z_{m1}$ | 61.9Ω | 50Ω | 50Ω |
| | | $\theta_{m1}$ | 180° | 270° | 360° |
| | 스터브 선로 | $Z_{s1}$ | 125.6Ω | – | – |
| | | $\theta_{s1}$ | 45° | – | – |
| 기준 선로의 전기적 변수 | 주 선로 | $Z_{m2}$ | 71.35Ω | 61.9Ω | 80.8Ω |
| | | $\theta_{m2}$ | 180° | 180° | 180° |
| | 스터브 선로 | $Z_{s2}$ | 83.7Ω | 125.6Ω | 62.8Ω |
| | | $\theta_{s2}$ | 45° | 45° | 45° |

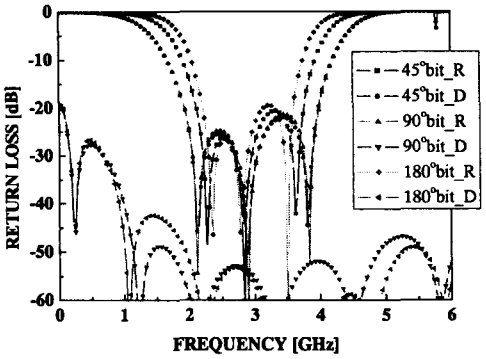


45° 비트 90° 비트 180° 비트

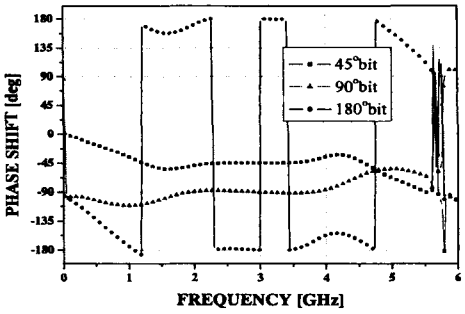
그림 8. 제작된 45° , 90° , 180° 위상 천이기들의 사진
Fig. 8. Photograph of fabricated 45°-, 90°-, 180°-bit phase shifters.




(a) 삽입 손실 특성




(b) 입출력 반사 손실 특성




(c) 위상 특성

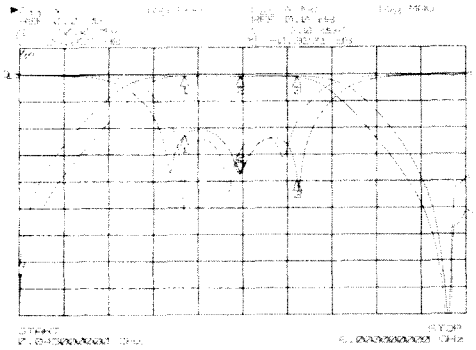
그림 9. 45°, 90°, 180° 위상 천이기들의 전기적인 성능(시뮬레이션)
Fig. 9. Electrical performances of 45°-, 90°-, 180°-bit phase shifter(simulation).

각 위상 천이기들의 Layout에 대하여 상용 EM (ElectroMagnetic) 시뮬레이터인 Ensemble을 이용하여 시뮬레이션한 전기적인 성능은 그림 9와 같다.

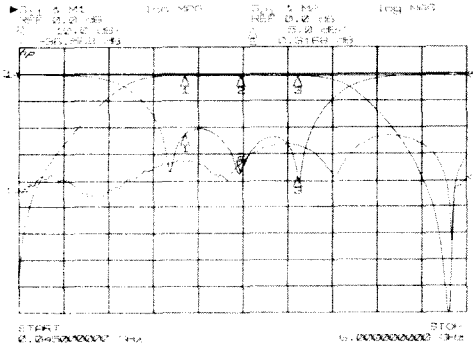
위의 그림 9-(a), (b)의 시뮬레이션 결과에서, R은 기준 선로 그리고 D는 지연 선로를 의미하며, 결과에서 알 수 있듯이 약 150 MHz 정도의 하향 주파수 특성을 갖는다. 이러한 결과는 단락 회로를 위한

Via hole 효과 및 전송 선로간의 인터페이스 부분에서 나타나는 전이(transition) 효과를 PCB Layout 설계시 정확히 반영하지 않은 것에 기인한다.

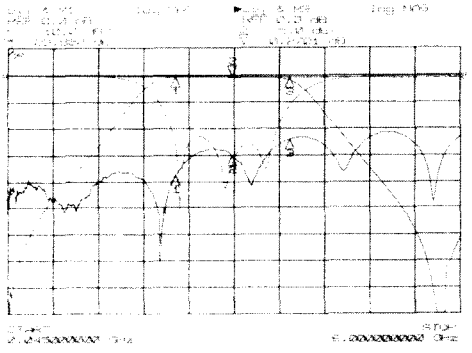
제작된 시제품 위상천이기는 HP 8510C 벡터 망 분석기를 이용하여 전기적 성능을 측정하였으며, 측정된 결과들은 그림 10, 11과 같다.



(a) 45° 비트 위상 천이기



(b) 90° 비트 위상 천이기



(c) 180° 비트 위상 천이기

그림 10. 각 위상 천이기의 $S_{11}$ 및 $S_{21}$ 진폭 특성
Fig. 10. $S_{11}$ and $S_{21}$ amplitude characteristic of each phase shifter.

그림 10의 $S_{11}$ 및 $S_{21}$ 진폭 특성 및 그림 11의 $S_{21}$ 위상 특성은 그림 9의 시뮬레이션 결과들의 전기적 특성들과 잘 일치함을 보여주었으며, 실험 결과들은 입출력 SMA커넥터를 포함한 결과들로서, 각 단일 비트 위상 천이기들의 입출력 반사 손실은 요구되는 임피이던스 대역폭에서 모두 −20 dB 이하였다. 그리고, 단일 위상 천이기들의 개별 검증 단계를 거친 후 단일 위상 천이기들을 직렬로 연결한 최종적인 3-비트 위상 천이기를 설계 및 제작하였다. 제작된 3-비트 위상 천이기는 그림 12와 같으며, 동일한 전기적 특성을 갖는 Taconic사의 TLY-5A 테프론기판을 사용하여 제작하였다.

제작된 3비트 위상 천이기의 주파수 응답에 따른 위상 제어(8-states)특성은 그림 13과 같다.

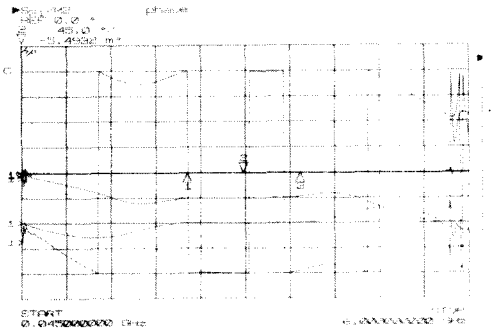


그림 11. 각 위상 천이기의 $S_{21}$ 위상 특성
Fig. 11. $S_{21}$ phase characteristic of each phase shifter.

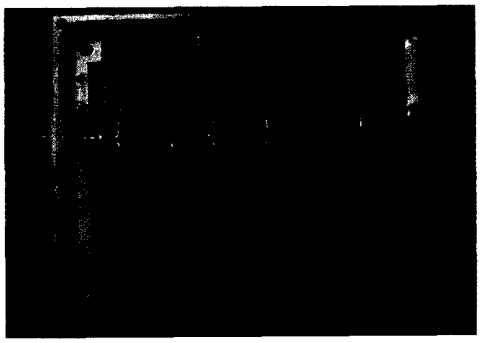


그림 12. 제작된 3-비트 위상 천이기의 사진
Fig. 12. Photograph of fabricated 3-bit phase shifter.

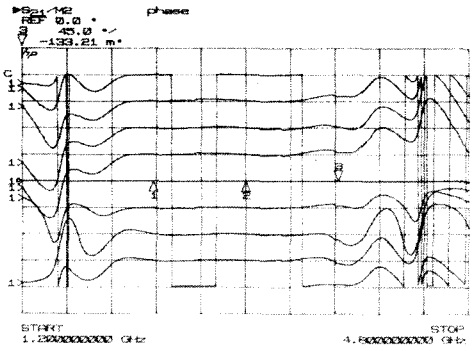


그림 13. 3 비트 위상 천이기의 위상 제어 특성
Fig. 13. Phase control characteristic of 3-bit phase shifter.

일반적으로 회로의 주 전송 선로에 연결된 병렬 스터브는 대역 저지(Band stop) 특성을 보여준다. 그러므로, 그림 13에서 보는 바와 같이, 동작 주파수 대역외에서 나타나는 심한 위상 변화 특성은 위상 천이기에 적용된 이중 스터브에 의한 주파수 제한 특성에 기인한다. 그림 13의 실험 결과는 약 50 %의 대역폭 내에서 최대 누적 위상 오차가 5° 이하임을 보여 주었다.

## V. 결 론

두 개의 병렬 λ/8 이중 스터브 선로로 구성되는 새로운 가변 스위치 회로망을 갖는 독창적인 광대역 위상 천이기가 제안되었다. 제안된 회로망은 이중 스터브 선로를 기준 경로에 적용한 기본 구조와 기준 및 지연 경로 모두에 적용한 변형 구조 그리고 집중 소자를 이용한 구조로 구분된다. 상기 제안 구조를 적용한 광대역 위상 천이기는 기준 경로보다 지연 경로가 원하는 위상 천이량에 해당하는 표준 전송 선로의 길이만큼 추가로 갖기 때문에 기준 경로에 구성되는 회로망이 지연 경로에 구성되는 회로망보다 더 강한 위상 산란 특성을 갖는다.

기본 구조의 경우, 90°보다 큰 위상 천이량이 요구되는 위상 천이기 설계에 적합하며, 45°에서 90° 사이의 비교적 작은 위상 천이량이 요구될 경우에는 변형 구조가, 그리고 22.5° 이하의 아주 작은 위상 천이량이 요구될 경우에는 집중 소자를 이용한 구조가 적합하다.

새로운 위상 천이기 구조의 이론적 검증을 위하여, 구조의 대칭성을 고려한 우모드 및 기모드 해석을 수행하였으며, 컴퓨터 시뮬레이션을 통하여, VSWR = 1.15 : 1 및 최대 위상 오차는 2°의 설계 조건하에서 최적 설계를 위한 설계 그래프 및 그것의 근사식들을 제시하였다. 또한, 그래프로부터 산출된 근사식들을 이용하여 독립적인 45°, 90° 및 180° 비트의 위상 천이기들을 설계, 제작하였으며, 그리고 실험을 통하여 이론적인 접근법이 실험 결과와 일치함을 확인하였다. 또한, 검증된 개별 위상 천이기들을 직렬로 연결하여 3-비트 위상 천이기를 제작, 실험하였으며, 실험 결과는 약 50 %의 대역폭 내에서 최대 누적 위상 오차가 5° 이하였다. 이러한 실험 결과들을 바탕으로 제안된 두 개의 병렬 λ/8 이중 스터브 선로들을 이용한 새로운 방식의 위상 천이기 구조가 광대역에서 동작함을 확인하였다.

제안된 독창적인 구조는 광대역 위상 배열 안테나 시스템에서의 위상 천이기나 위상 변조기 등에 널리 응용될 수 있을 것이다.

## 참 고 문 헌

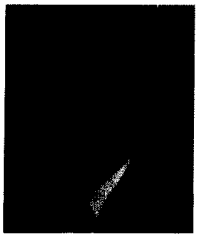

[1] S. Koul and B. Bhat, *Microwave and millimeter wave phase shifters,* Artech House, Norwood, MA, pp. 406-416, 1991.

[2] J. L. R. Quirarte and J. P. Starski, "Novel Schiffman phase shifters", *IEEE Trans. Micro. Theory Tech.*, MTT-41, (1), pp. 9-14, 1993.

[3] R. B. Wilds, "Try stubs for fast fixed phase shifts", *Microwaves*, pp. 67-68. 18, Dec. 1979.

[4] D. C. Boire, J. E. Degenford and M. Cohn, "A 4.5 to 18 GHz phase shifter," *IEEE MTT International Microwave Symposium Digest*, pp. 601- 604, 1985.

엄 순 영



1988년 2월: 연세대학교 전자공학과 (공학사)
1990년 2월: 연세대학교 대학원 전자공학과 (공학석사)
1990년 2월~현재: 한국전자통신연구원 선임연구원
1997년 3월~현재: 연세대학교 전기전자공학부 박사과정
[주 관심분야] 초고주파 수동/능동 부품 설계, 위성통신 RF 시스템 설계, 위상 배열 안테나 시스템 설계 등

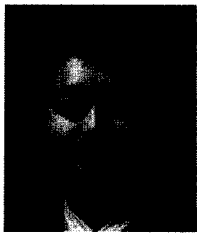
정 영 배

1999년 2월: 광운대학교 전파공학과 (공학사)
2001년 2월: 한국정보통신대학원 전자공학부 (공학석사)
2001년 2월~현재: 한국전자통신연구원 연구원
[주 관심분야] RF 수동/능동회로, 위성통신안테나

전 순 익

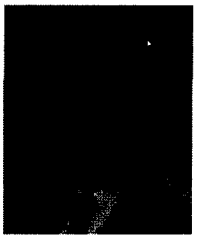
1984년 2월: 고려대학교 전자공학과 (공학사)
1996년 2월: 고려대학교 대학원 전자공학과 (공학석사)
1990년 9월~현재: 한국전자통신연구원 책임연구원
[주 관심분야] 초고주파 수동/능동 부품 설계, 위성통신 RF 시스템 설계, 위상 배열 안테나 시스템 설계 등

육 종 관



1987년 2월: 연세대학교 전자공학과 (공학사)
1989년 2월: 연세대학교 대학원 전자공학과 (공학석사)
1996년 12월: The University of Michigan (Ph.D.)
1999년 3월~2000년 2월: 광주과학기술원 조교수
2000년 3월~현재: 연세대학교 전기전자공학부 조교수
[주 관심분야] microwave and millimeterwave circuits and antennas, RF MEMS, computational electromagnetics, EMI/EMC in the high speed digital circuits and packages 등

박 한 규



1964년 2월: 연세대학교 전기공학과 (공학사)
1968년 2월: 연세대학교 대학원 전기공학과 (공학석사)
1975년 2월: 불란서 파리 6대학 (공학박사)
1976년~현재: 연세대학교 전기전자공학부 교수
1979년~1980년: 스탠포드 대학교 전자공학과 교환교수
1989년~1994년: 대통령 자문 21세기 위원회 위원
1995년~1997년: 정보통신부 전파위원회 위원장
[주 관심분야] 마이크로파 소자, 스마트 안테나, 전파전파 등