

Fabrication and Characteristics of 10-V Josephson Junction Array

Hyun Kwon Hong^{*}, Se Il Park⁺, Kyu-Tae Kim

Division of Electromagnetic Metrology, Korea Research Institute of Standards and Science, Daejeon, Korea

Received 20 August 2002

10-V 조셉슨접합 어레이의 제작 및 특성

홍현권^{*}, 박세일⁺, 김규태

Abstract

10-V Josephson junction array arranged in 8 parallel stripline paths was fabricated using selfaligning and reactive ion etching techniques. These techniques were introduced in detail with aim of obtaining high-quality junctions. The array has 18,184 Josephson junctions with the area of $12 \mu\text{m} \times 38 \mu\text{m}$. The gap voltage and minimum critical current density were about 2.7 mV and 23 A/cm^2 , respectively. And the critical current density and leakage current at 5 volt were about 27 A/cm^2 and $5 \mu\text{A}$, respectively. When operated in the frequency range of 76-88 GHz, the array generated constant voltage steps up to 14-19 V. The step size near 10-V was more than $7 \mu\text{A}$.

Keywords : Josephson junction array, voltage standard, constant voltage step

I. 서론

한국표준과학연구원에서 1993년에 SNAP (selective niobium anodization process)와 lift-off 공정으로 210개 조셉슨접합으로 구성된 0.1-V 조셉슨접합 어레이를 개발하였지만 [1],[2], Nb 박막을 양극산화하기 위해서 전극으로 사용된 잔여 Al 박막이 마이크로파 감쇠의 중요한 원인으로 작용되었다. 이를 개선하고자 IRT (image reversal technique) 공정을 채택하여 잔여 Al 박막을 제거하였고, 1995년에 70-100 GHz의 마이크로파에 대해서 40-100 μA 의 스텝폭을 갖는 2,520개 조셉슨접합으로 구성된 1-V 조셉슨접합 어레이를 개발하였다 [3]. 하지만, 많은

공정단계로 인한 복잡성으로 재현성과 수율이 현저하게 낮아서 양극산화공정 (SNAP)을 생략하고, 반응성 이온식각과 self-aligning 기술을 사용함으로써 조셉슨접합 어레이의 공정을 단순화시켰다. 이 기술을 이용하여 2001년에 2,000개 조셉슨접합으로 구성된 1-V 조셉슨접합 어레이를 개발하였고 [4], 재현성과 수율을 증가시켰다. 그리고, 포토리소그래피 기술과 금속 박막 등의 공정조건을 개선하여 2002년에 18,184개 조셉슨접합으로 구성된 10-V 조셉슨접합 어레이를 개발하였다.

본 논문에서는 새롭게 설계된 10-V 조셉슨접합 어레이의 구조와 제작방법에 대해서 상세히 기술하고, 1차적으로 얻은 10-V 조셉슨접합 어레이의 특성을 나타낼 것이다.

*Corresponding author : skyhkh@hanmir.com

+contact author : seilpark@kriss.re.kr

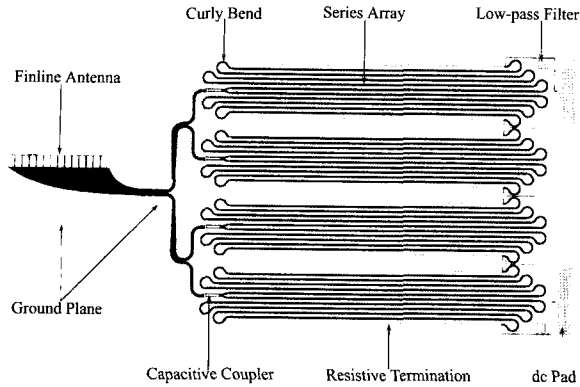


Fig. 1. Layout of a 10-V Josephson series array with 18,184 junctions, 8 parallel stripline paths, and chip size of 18 mm × 9 mm.

II. 본 론

1. 10-V 조셉슨접합 어레이의 구조

Fig. 1은 지금까지 실험하여 얻은 결과 [5]로부터 70-100 GHz의 마이크로파에서 분기당 6 dB 이하의 감쇠가 되도록 새롭게 설계된 10-V 조셉슨접합 어레이의 구조를 나타낸 것이다. 직렬로 연결된 조셉슨접합에 마이크로파를 효율적으로 수신하기 위한 finline antenna와 직류 전압의 단락을 방지하기 위한 capacitive coupler 그리고 조셉슨접합으로 구성된 스트립라인을 통과한 마이크로파를 반사 없이 흡수시켜주는 resistive termination과 low-pass filter로 구성되어 있다. 그리고, 마이크로파 반사를 최소화하고, 집적도를 높이기 위해서 일정한 곡률 (bend radius-to-width ratio=3.5)로 굽어진 curly bend가 있다. Gunn diode로부터 발생된 70-90 GHz의 마이크로파로부터 finline antenna로 수신된 마이크로파는 8 분기로 나누어져 각각 2,273개가 직렬로 연결되어 있는 series array에 전달된다.

2. 조셉슨접합 어레이의 제작방법

Fig. 2는 새로 개발된 제작 공정인 self-ligning 기술 (Fig. 2(f)~(h))과 반응성 이온 식각 (Fig. 2(e))으로 제작된 방법을 나타낸 것이다. 참고문헌 [1]-[3]에서는 전해액에 일정전류를 흘려서 Nb 박막을 양극산화시켜 조셉슨접합 어레이를 제작하였지만, 본 공정에서는

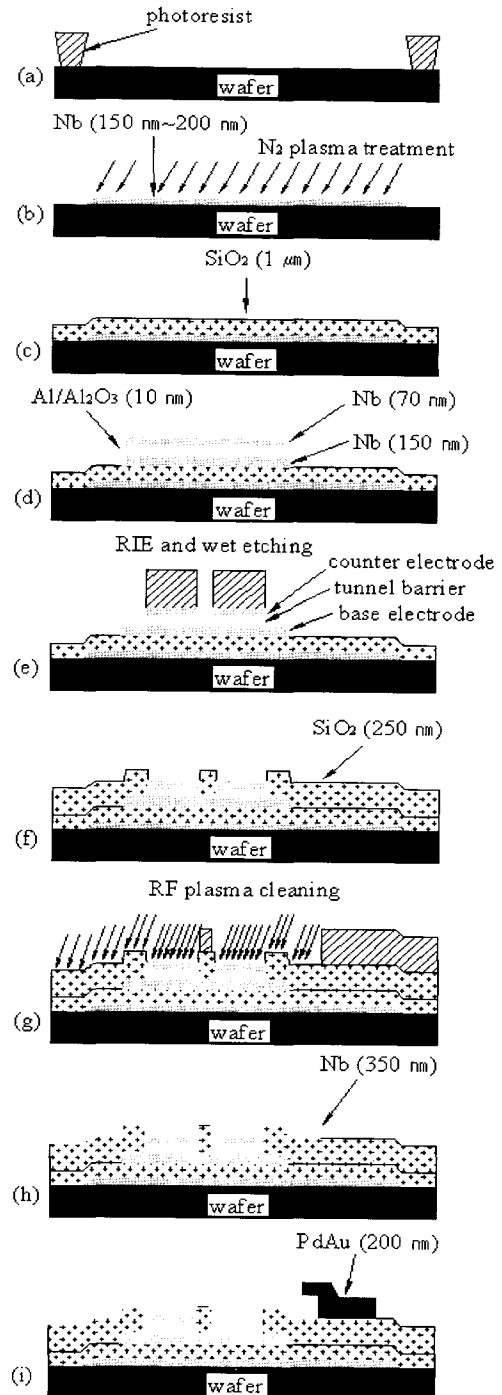


Fig. 2. Sequence of fabrication steps to complete a Josephson series array with an integrated microwave coupling circuit.

양극산화 공정을 생략하고 1-V 조셉슨접합 어레이와 10-V 조셉슨접합 어레이를 제작하였다.

(a) 포토리소그래피: Si 웨이퍼 위에 포토레지스트 (AZ 5214E)를 입히고, dry-oven에 넣어 baking을 한다. 그리고 ground plane 마스크를 사용하여 노광한 후 포토레지스트의 표면을 견고하게 하고, overhang 구조를 만들기 위해서 MCB (monochlorobenzene) 처리를 한다.

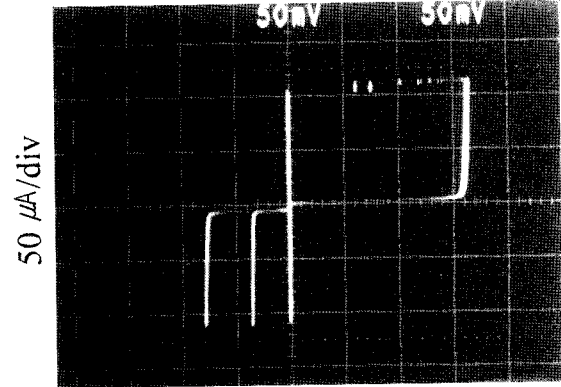
(b) Ground plane 증착: Nb 박막은 2-inch Si 웨이퍼를 부착시킬수 있는 DC magnetron sputter를 사용하며 1×10^{-5} Pa의 초기 압력에서 0.5 Pa의 Ar 분압과 분당 60 nm의 증착률로 150 nm 두께의 Nb 박막을 증착시킨다. 그리고, 300 °C의 PECVD (plasma enhanced chemical vapor deposition) 공정에서 Nb 박막으로 산소가 확산되는 것을 [6] 막기 위해 2.7 Pa의 N₂ 분압에서 -150 V~-200 V의 self bias로 10 분동안 Nb 박막을 질화처리한다.

(c) Stripline 유전체 증착 (SiO₂): ground plane 위에 마이크로파 도파관의 매질로 사용되는 산화막을 1 μ m 두께로 증착한다. 산화막은 PECVD를 사용하여 분당 25 nm의 증착률로 증착된다.

(d) SIS 증착과 터널장벽 형성: 1 μ m 산화막 위에 (a)에서 사용한 포토리소그래피 방법으로 SIS (superconductor-insulator-superconductor) 패턴을 만들고, (b)의 조건으로 하부전극 Nb 박막을 150 nm 두께로 증착하고, 0.5 Pa의 Ar 분압에서 분당 23 nm의 증착률로 10 nm 두께의 Al 박막을 증착한다. 그리고, 고순도 산소 (99.9999 %)를 주입시켜 13,160 Pa의 산소압력에서 3시간동안 Al 박막을 열산화시키고, 70 nm 두께의 상부전극 Nb 박막을 증착시킨다.

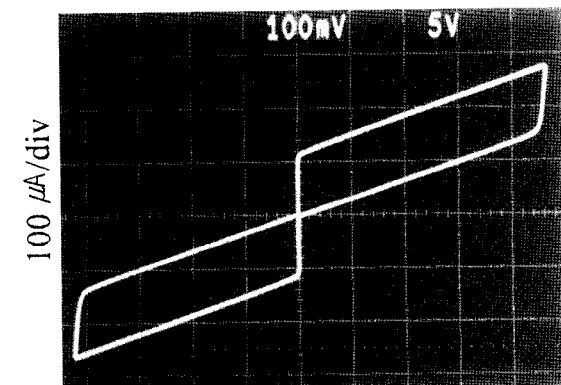
(e) 접합 형성: (a)의 방법으로 접합 형태를 만들고, SF₆를 이용한 RIE (reactive ion etching)를 사용하여 Nb 박막을 식각한다. 이때, Al/Al₂O₃ 박막은 식각 정지층으로 사용하며 습식식각으로 제거한다.

(f) 접합 절연막 증착 (SiO₂): 각각의 조셉슨 접합을 절연하기 위해 저온 PECVD (기판온도 110 °C)를 사용하여 250 nm 두께의 산화막을 증착한다. 그리고, lift-off를 하여 window layer를 형성한다.



50 mV/div

(a)



5 V/div

(b)

Fig. 3. I - V curves of 10-V Josephson junction array. (a) shows minimum critical current and (b) shows critical current uniformity below 25 V (large subgap leakage is due to the 200 k Ω shunt).

(g) 상부전극 (Nb)의 NbO_x 제거: (a)의 과정으로 wiring 패턴을 만들고, DC magnetron sputter에서 RF 플라즈마로 상부전극에 성장된 NbO_x를 제거한다. 이때, 사용된 Ar 분압은 1.0 Pa이며 60 W의 RF power를 인가하였다.

(h) Wiring layer 증착 (Nb): 상부전극의 NbO_x를 제거한 후 진공을 유지한 상태에서 350 nm 두께의 Nb 박막을 증착시킨다.

(f) 저항 단자 증착 (PdAu): PdAu 박막은 같은 DC magnetron sputter를 사용하여 0.5 Pa의 Ar 분압에서 분당 114 nm의 증착률로 200 nm 두께로 증착한다.

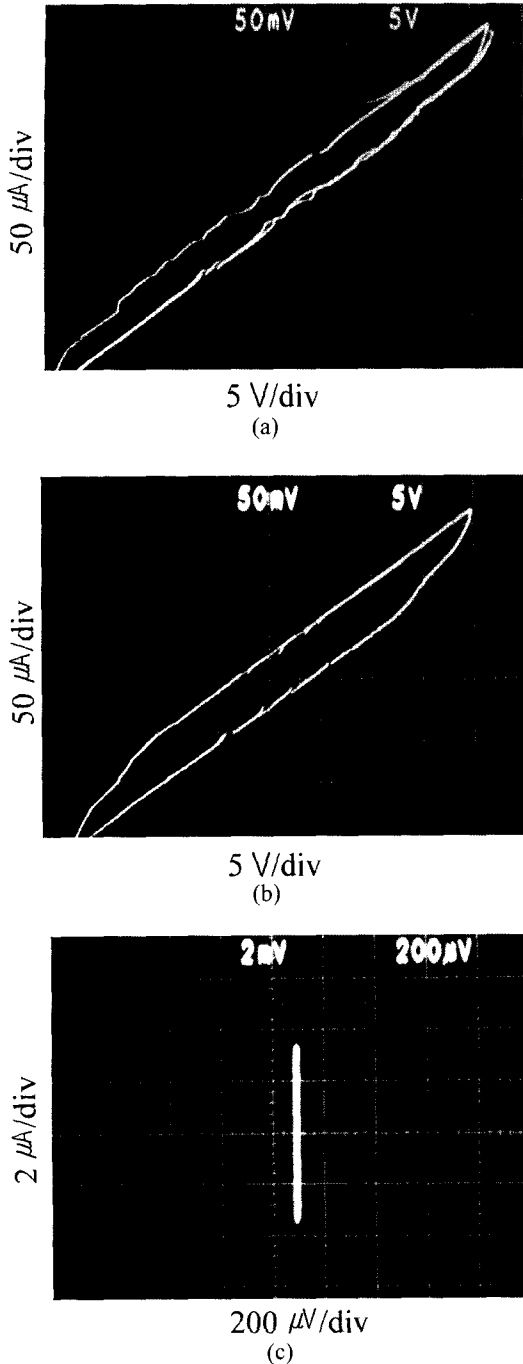


Fig. 4. I - V curves of 10-V Josephson junction array with microwave irradiation of (a) 76.4 GHz and (b) 88.0 GHz. In particular, (c) shows high resolution figure of a constant voltage step near 10 V with microwave irradiation of 88.0 GHz.

3. 10-V 조셉슨접합 어레이의 특성

조셉슨접합에서 양자화된 전압스텝은 접합 에너지갭의 약 1/2의 범위에서만 영전류축을 지나는 영전류 통과스텝 [7]을 얻을 수 있으므로 1개 접합당 약 1 mV의 기준전압만을 기여할 수 있다 [8]. 이러한 접합을 18,184개 직렬로 배열하여 약 ± 18 V까지 전압을 얻을 수 있는데, 이는 Zener 전압표준기의 최대전압인 10 V까지 직접비교를 할 수 있기 때문에 측정 불확도를 획기적으로 줄일 수 있다. Fig. 3은 어레이의 dc 특성을 나타낸 것이다. 최소 임계전류는 약 108 μ A이고, 5 V에서의 임계전류는 125 μ A이다. Fig. 3(b)에 나타난 특성곡선은 전류전원 장치 내부의 200 k Ω 병렬저항의 효과와 접합들 간의 임계전류 분포로 히스테리시스 부분에서 경사진 모습을 나타내고 있고, 단조곡선이 보여진다는 것은 정전류원에 의한 구동의 특징으로서 구동전류가 커짐에 따라 낮은 임계전류의 접합부터 상전이(상전이)가 일어난 것을 보여주고 있다. 그리고, Fig. 3(b)에서 전류전원 장치의 한계전압인 25 V 이내에서는 임계전류 분포가 균일하고 갭전압 이하의 누설저항이 큰 양호한 특성을 갖고 있다. 즉, 5 V에서 측정한 누설저항은 약 1 M Ω 이다.

Fig. 4는 76-88 GHz의 마이크로파가 인가되었을 때 나타난 특성곡선이다. Fig. 4(a),(b)에서처럼 76.4 GHz의 마이크로파에서는 19 V까지 정전압 스텝이 나타나고, 88.0 GHz의 마이크로파에서는 14 V까지 정전압 스텝이 발생되었다. 그리고, Fig. 4(c)는 88.0 GHz의 마이크로파에서 7 μ A의 전류폭을 갖는 10 V 근방의 전압 스텝이다.

III. 결론

국가 전압표준 유지향상에 이바지하기 위해 한국표준과학연구원에서는 지난 십여 년간 1-V 및 10-V 조셉슨접합 어레이를 연구하여 얻은 실험결과를 토대로 새롭게 10-V 조셉슨접합 어레이를 설계 및 제작하여 18,184개의 조셉슨접합이 직렬로 연결되어 있는 어레이를 자체 기술로 개발하였다. 그리고, 수정 보완된 제작기술은 다른 나라의 제작공정에 비해 간단

하며 재현성과 수율을 증가시켰다. 즉, 지금까지 한국표준과학연구원에서 1-V 조셉슨접합 어레이의 수율은 대략 80 %이고, 10-V 조셉슨 접합 어레이의 수율은 대략 60 %으로 조사되었다.

참고문헌

- [1] S. I. Park, K.-T. Kim, Y. H. Lee, and R. D. Lee, "Development of Nb/Al-oxide/Nb Josephson junction array at KRISS," *IEEE Trans. Instrum. Meas.*, 42, 588-592 (1993).
- [2] S. I. Park, K.-T. Kim, Y. H. Lee, and R. D. Lee, "Development of a high-quality Nb/Al-oxide/Nb Josephson junction array (0.1 V model) for voltage standard," *J. Korean Phys. Soc.*, 26, 369-377 (1993).
- [3] S. I. Park, K.-T. Kim, Y. H. Lee, and R. D. Lee, "All-niobium process for Josephson series array circuits," *IEEE Trans. Instrum. Meas.*, 44, 241-244 (1995).
- [4] H. K. Hong, K.-T. Kim, S. I. Park, and K.-Y. Lee, "Fabrication of all-Nb Josephson junction array using the self-aligning and reactive ion etching technique," *Prog. in Supercond.*, 3, 49-55 (2001).
- [5] H. K. Hong, S. I. Park, and K.-T. Kim, "Experimental study on microwave attenuation in Josephson junction stripline," *Prog. in Supercond.*, 4, 64-67 (2002).
- [6] T. Shiota, T. Imamura, and S. Hasuo, "Plasma nitridation process for superconducting Nb wiring to improve their annealing stability," *J. Appl. Phys.*, 70, 6958-6965 (1991).
- [7] M. T. Levinsen, R. Y. Chiao, M. J. Feldmann, and B. A. Tucker, "An inverse ac Josephson effect voltage standard," *Appl. Phys. Lett.*, 31, 776-778 (1977).
- [8] R. L. Kautz, "On a proposed Josephson-effect voltage standard at zero current bias," *Appl. Phys. Lett.*, 36, 386-388 (1980).