

개회로 FOG용 폐회로 신호처리기의 안정화

김도익 · 예윤해†

경희대학교 전자정보학부, 레이저공학연구소

☎ 449-701 경기도 용인시 기흥읍 서천리 1번지

(2002년 8월 5일 받음, 2002년 9월 23일 수정본 받음)

개회로 구성의 FOG용 All-Digital Closed Loop(ADCL) 신호처리기는 종래의 아날로그 방식의 위상추적 신호처리를 디지털로 구현한 것으로 안정화기를 채용하지 않고 이를 FOG에 적용하였을 때 0.26 $\mu\text{rad}/^\circ\text{C}$ 의 온도의존성을 가지기 때문에 중급 이상의 FOG(fiber optics gyroscope)용 신호처리기로서는 문제가 있다. 온도드리프트는 위상변조를 위해 사용되는 위상변조기의 변조진폭과 위상지연의 온도드리프트에 의해 발생하는 것으로 FOG의 출력에서 위상변조신호의 고조파 성분의 비를 일정하게 함으로써 광섬유 위상변조기의 동작을 안정화하여 FOG의 드리프트를 측정 불가능 수준으로 줄일 수 있었다.

주제어 : fiber optic gyroscope, open-loop, fiber phase modulator, rotation sensor

I. 서 론

광섬유 자이로스코프(fiber optic gyroscope; FOG)는 고리형태의 Sagnac 간섭계에서 빛을 서로 반대 방향으로 진행시키고 회전율에 비례한 두 빛간의 위상차를 측정하는 회전율 센서로서 회전에 의한 위상차가 나타나는 현상을 Sagnac 효과라 한다. 서로 반대방향으로 진행한 빛은 광결합기에서 만나 간섭하며 간섭계의 출력은 위상차에 대해 정현함수 형태로 출력되거나 비선형적이고 측정범위가 π rad으로 제한되며, 회전율이 0 근처에서는 그 감도가 0이고 회전방향을 판별할 수도 없다. 이러한 문제를 해결하기 위해 다양한 신호처리가 개발되었으며 폐회로 구성의 FOG에서는 고가의 광대역 위상변조기를 사용하여 Sagnac위상차를 보상하는 방식으로 동작하며 개회로 구성에 비해 안정성과 높은 감도를 얻을 수 있다. 개회로 구성의 FOG는 PZT(piezoelectric tube)로 구성된 저가의 광섬유 위상변조기(fiber phase modulator; FPM)을 사용하나 출력이 광원에 의존적이며 선형적이지 못한 단점이 있다.^[1]

디지털 위상추적 신호처리(digital phase tracking; DPT)^[2] 방식은 개회로 FOG에 사용되는 전기적인 폐회로 신호처리기로 저가의 FPM을 사용하면서도 폐회로 구성의 FOG와 같이 선형적인 출력을 얻을 수 있으며 측정범위의 제한이 없고 회전방향의 판별이 가능한 방식이다. DPT방식은 정현파로 위상변조하고 광검출기의 신호를 펄스 간격이 조절가능한 가변사각파와 곱한 후 저역통과 필터를 통과하여 직류(DC) 성분을 얻고 이 값이 0이 되도록 가변사각파의 펄스 간격을 조절하는 방식으로 DC성분의 크기가 '0'이 되었을 때 가변사각파의 펄스 간격이 Sagnac 위상차가 되는 원리를 이용한다. 그러나, DPT 신호처리기를 실제로 구현할 때에는 아날로그 곱셈기, 저역통과필터와 비교기의 대역폭 제한, 오프셋, 드리프트, 잡음 때문에 분해능을 높이는 데에는 한계가 있다. DPT 신호

처리기의 문제점을 디지털화 함으로써 해결한 ADCL 신호처리기는 고해상도 신호처리의 가능성을 가지고 있으나 이를 완성하기 위해서는 온도드리프트를 제거하기 위한 위상변조의 진폭과 위상지연을 안정화하는 것이 필요하다. 위상변조의 안정화를 위해서는 광출력에 포함된 위상변조신호의 고조파 성분과 위상관계를 이용할 수 있으며, 구체적인 내용과 구현결과를 아래에서 기술하였다.

II. 개회로 FOG용 전 디지털 폐회로 신호처리

개회로 구성 FOG에서 Sagnac루프 끝에 위치한 위상변조기에 각주파수가 ω_m 인 정현파를 인가할 때 광검출기의 출력 $I_D(t)$ 는 다음과 같다.

$$I_D(t) = \frac{I_0}{2} [1 + \cos(\phi_m \cos \omega_m t + \Delta\phi_R)]$$

$$= \frac{I_0}{2} \left[1 + \left[J_0(\phi_m) + 2 \sum_{n=1}^{\infty} J_{2n}(\phi_m) \cos 2n\omega_m t \right] \cos \Delta\phi_R - \left[2 \sum_{n=1}^{\infty} J_{2n-1}(\phi_m) \sin(2n-1)\omega_m t \right] \sin \Delta\phi_R \right] \quad (1)$$

여기서, ϕ_m 은 위상변조의 진폭, $\Delta\phi_R$ 은 회전에 의해 발생하는 Sagnac 위상차이다. 식 (1)로부터 위상변조 주파수의 홀수 고조파 성분은 $\sin \Delta\phi_R$ 에 비례하고, 짝수 고조파 성분은 $\cos \Delta\phi_R$ 에 비례하는 것을 확인할 수 있으며, 따라서 회전을 0 근처일 때에는 $\sin \Delta\phi_R$ 에 비례하는 홀수 고조파성분을 이용하면 높은 감도의 신호처리가 가능하나 출력특성이 비선형적이고, 측정범위가 π rad으로 제한되며, 광원의 세기 변화에 의존적인 문제점이 있다. 이러한 문제를 극복하기 위해 제안된 방식들 중 전기적 폐회로를 구성한 DPT^[2] 방식이 있다.

†E-mail: yhyh@khu.ac.kr

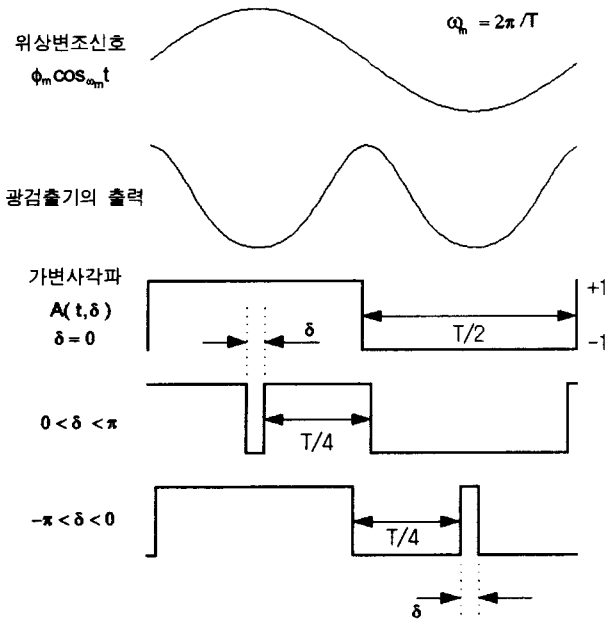


그림 1. 가변사각파와 위상변조신호.

DPT 방식에서는 그림 1과 같이 펄스간격 δ 를 조절할 수 있는 가변사각파 $A(t, \delta)$ 와 광검출기 신호와 곱셈을 하고 저역통과필터를 통과시켜 다음의 DC 성분 $S(\delta, \Delta\phi_R)$ 를 얻는다.

$$S(\delta, \Delta\phi_R) = \frac{I_0}{\pi} [C_1(\delta) \cos \Delta\phi_R - C_2(\delta) \sin \Delta\phi_R] \quad (2)$$

여기서,

$$C_1(\delta) = \sum_{n=1}^{\infty} \frac{2J_{2n-1}(\phi_m)}{2n-1} \sin(2n-1)\delta \quad (3)$$

$$C_2(\delta) = \sum_{n=1}^{\infty} \frac{2J_{2n-1}(\phi_m)}{2n-1} \left[\text{sgn}\left(\cos \frac{\delta}{2}\right) \cos\left(\frac{2n-1}{2}\delta\right) \delta + (-1)^n \text{sgn}\left(\sin \frac{\delta}{2}\right) \sin\left(\frac{2n-1}{2}\delta\right) \delta \right] \quad (4)$$

이다. ϕ_m 을 2.77 rad으로 고정시킨 상태에서 가변사각파의 펄스간격 δ 를 조절하여 $S(\delta, \Delta\phi_R)$ 을 0으로 유지시키면 펄스간격 δ 가 바로 Sagnac 위상차가 된다.^[2] 이상적인 DPT 신호처리를 위해서는 곱셈기의 대역폭의 제한이 없어야 하며 교류(AC)성분을 제거한 후 얻은 DC성분 $S(\delta, \Delta\phi_R)$ 에는 회로에서 발생될 수 있는 오프셋과 드리프트가 제거되어야 한다. 이러한 조건이 충족되더라도 이산적인 펄스 간격 δ 의 해상도는 유한하기 때문에 신호처리기의 분해능에 한계가 있으며, 현재 이용가능한 부품으로는 수백 μ rad에 달한다. 이러한 문제점을 해결하기 위해 전디지털 폐회로(all digital closed loop; ADCL)신호 처리기가 제안되었으며, 그림 2에 그 구성도를 보였다.

ADCL 신호처리는 DPT신호처리에서와 마찬가지로 FPM에 주파수 ω_m 의 정현파를 인가하여 위상변조하고 광검출기의 출력에서 DC성분을 차단한 다음 고속 AD변환기(analog to

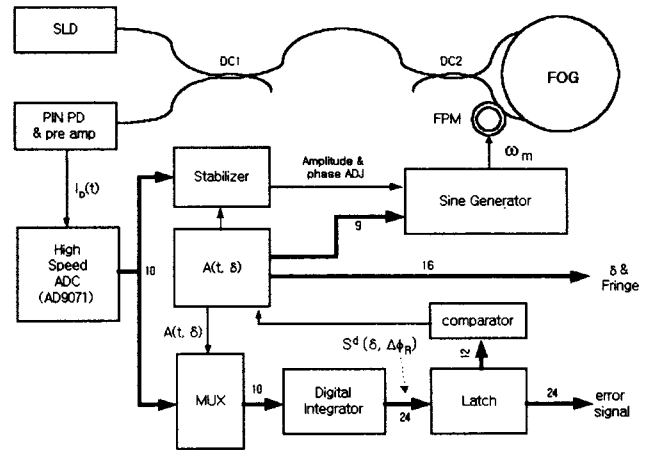


그림 2. ADCL 신호처리기의 구성도.

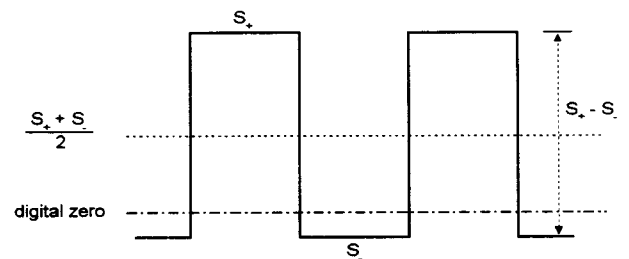


그림 3. 가변사각파에서 δ 의 1 LSB변화에 따른 적분값의 변화.

digital converter)에서 디지털 값으로 변환하고, 이를 가변사각파 $A(t, \delta)$ 와 디지털 곱셈을 함으로써 아날로그 방식(DPT)으로 구현할 때 발생하는 대역폭 제한, 오프셋, 드리프트 등의 문제가 발생하는 것을 피한다.^[3] 곱셈된 디지털 값을 FPM에 인가된 신호의 주기 동안 적분하여 DC성분 $S^D(\delta, \Delta\phi_R)$ 을 추출하고 그 부호에 따라 $A(t, \delta)$ 의 펄스간격 δ 를 조절하여 DC 성분 $S^D(\delta, \Delta\phi_R)$ 이 '0'이 되도록 한다. 위상이 추적된 상태에서 $A(t, \delta)$ 는 δ 가 최소 스텝인 1 LSB씩 증가와 감소를 반복하며, 이 때 $S^D(\delta, \Delta\phi_R)$ 값은 그림 3과 같이 '0'을 중심으로 변하게 되며, 여기에 1 LSB이하의 회전을 정보가 포함되어 있다. δ 가 $\Delta\phi_R$ 보다 조금 큰 값(δ_+)과 조금 작은 값(δ_-)을 반복할 때의 $S^D(\delta, \Delta\phi_R)$ 값인 S_+ 와 S_- 의 차이는 δ 의 1 LSB의 위상차에 해당되며, S_+ 와 S_- 의 평균값에서 기준값(digital zero)을 뺀 후 S_+ 와 S_- 의 차이 값으로 규준화한 에러(normalized error) 신호를 이용하면 δ 단위 이하의 미세한 Sagnac 위상차를 계산할 수 있다. 규준화된(normalized) 에러신호를 얻기 위한 식은 다음과 같다.^[4]

$$\text{normalized error} = \frac{\frac{S_+ + S_-}{2} - \text{digital zero}}{S_+ + S_-} \quad (5)$$

III. 광섬유 위상변조기의 안정화

위상변조기를 정현파로 구동할 때 위상변조진폭 ϕ_m 과 그림 4와 같이 신호와 위상변조간의 위상지연 ϵ 은 주변환경의 변화

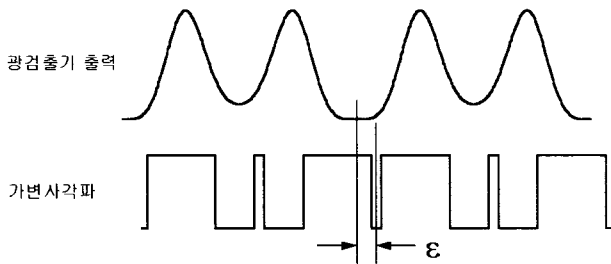


그림 4. 광검출기 출력과 가변사각파 사이의 위상 불일치.

에 따라 변한다. 주파수 ω_m 의 정현파를 이용하여 위상변조기를 구동할 때 위상변조진폭이 ϕ_m , 위상지연이 ε 일 때 광검출기 출력은 다음과 같다.

$$I_D = \frac{I_0}{2} [1 + \cos(\phi_m \cos(\omega_m t + \varepsilon) + \Delta\phi_R)] \quad (6)$$

ϕ_m 이 2.77 rad이고 ε 이 0일 때 최대 측정오차는 7 mrad으로 최소가 되나 최대 측정오차는 ϕ_m 이 2.77 rad에서 벗어남에 따라 선형적으로 증가하며, 동시에 ε 의 제곱에 비례한다.^[2] 온도에 따른 ϕ_m 의 변화는 측정값의 드리프트를 초래하므로 고해상도, 고안정도의 신호처리를 위해서는 $\phi_m = 2.77$ rad, $\varepsilon = '0'$ 이 되도록 유지하는 안정화 회로가 필요하다. 식 (1)에서 모든 고조파성분의 크기는 ϕ_m 의 함수이나 홀수 고조파 성분은 모두 $\sin\Delta\phi_R$ 에, 짝수 고조파 성분은 $\cos\Delta\phi_R$ 에 비례하므로 홀수 고조파 또는 짝수 고조파 사이의 비율은 Sagnac 위상차 $\Delta\phi_R$ 에 무관하게 ϕ_m 에 따라 변화한다. 그림 5에 ϕ_m 의 변화에 따른 $J_1(\phi_m)/J_3(\phi_m)$ 와 $J_2(\phi_m)/J_4(\phi_m)$ 를 나타내며, ϕ_m 이 2.77 rad일 때 제1고조파와 제3고조파의 비율과 제2고조파와 제4고조파의 비율은 다음과 같다.

$$\frac{J_1(\phi_m) \sin \Delta\phi_R}{J_3(\phi_m) \sin \Delta\phi_R} = 1.571, \quad \frac{J_2(\phi_m) \cos(\Delta\phi_R)}{J_4(\phi_m) \cos(\Delta\phi_R)} = 4.612 \quad (7)$$

$\Delta\phi_R$ 이 '0' 근처에서는 $\sin\Delta\phi_R$ 에 비하여 $\cos\Delta\phi_R$ 이 크므로 제2고조파와 제4고조파의 비율을, $\Delta\phi_R$ 이 $\pi/2$ 의 홀수배 근처에서는 제1고조파와 제3고조파의 비율을 ϕ_m 의 안정화 신호로 사용할 수 있다. 각 고조파성분(제1~4 고조파)은 광검출기 출

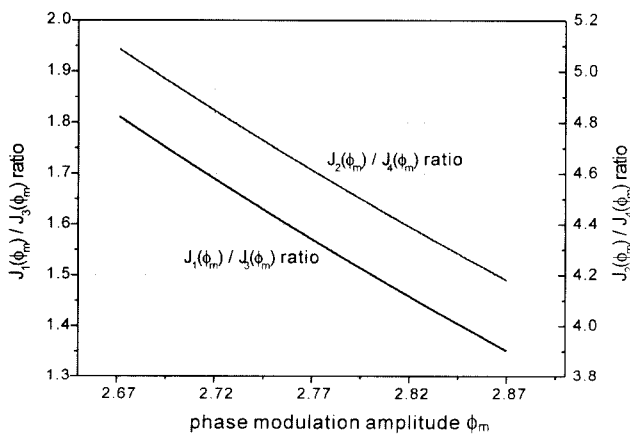


그림 5. 위상변조 진폭 ϕ_m 에 따른 고조파 비율의 변화.

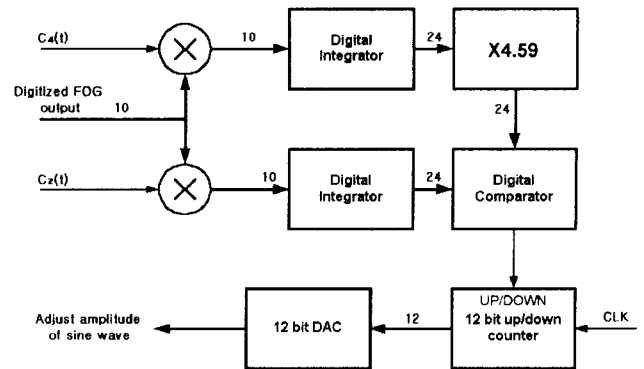


그림 6. 위상변조 진폭 ϕ_m 안정화 회로의 구성도.

력을 주파수가 $\omega_m \sim 4\omega_m$ 인 정현파 또는 구형파와 곱셈하고 저역통과필터를 사용하여 추출 할 수 있다. 본 논문에서는 디지털로 변환된 광검출기 출력을 구형파와 곱한 후 위상변조신호의 1주기 동안 적분하여 제 1~4 고조파 성분을 추출하였으며, 이 경우 ϕ_m 이 2.77 rad일 때 IC₁과 IC₃의 비율과 IC₂와 IC₄의 비율(IC₁-IC₄은 주파수가 $\omega_m \sim 4\omega_m$ 인 구형파를 이용하여 구한 고조파성분)은 다음과 같다.

$$\frac{IC_1}{IC_3} \cong 1.93, \quad \frac{IC_2}{IC_4} \cong 4.59 \quad (8)$$

그림 6은 $\Delta\phi_R$ 이 '0' 근처일 때 사용되는 위상변조 진폭 안정화 회로의 구성을 보인 것으로 IC₂/IC₄가 4.59보다 크면 위상변조신호의 진폭을 증가시키고, IC₂/IC₄가 4.59보다 작을 경우 위상변조신호의 진폭을 감소시켜 위상변조진폭이 2.77 rad이 되도록 유지하도록 동작하며, $\Delta\phi_R$ 이 $\pi/2$ 의 홀수 배 근처일 때는 IC₁과 IC₃을 이용하여 위상변조진폭을 고정시킨다.

광섬유 위상변조기는 온도변화에 따라 ϕ_m 뿐만 아니라 위상 지연 ε 도 변화하며, 이 변화가 측정오차를 유발하고 동시에 드리프트의 원인이 되기도 한다. 위상지연 ε 의 제어는 I_D(t)과 A(t, δ)의 대칭점이 일치하는지 위상비교를 하고 일치하지 않으면 위상변조신호의 지연을 조정하여 I_D(t)를 이동시키거나 A(t, δ)를 이동하여 일치시킨다.

본 실험에 사용한 안정화 회로는 광검출기 출력과 A(t, δ)에 동기된 구형파의 곱셈으로 위상비교를 하고, 이 위상변조신호의 지연을 조정함으로써 광검출기 출력을 이동하여 가변사각

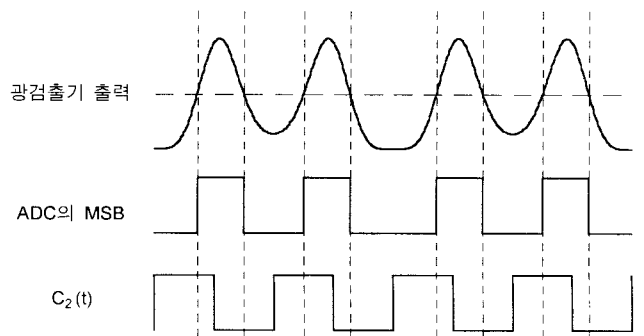


그림 7. $\varepsilon = 0$ 일 때 위상비교를 위한 곱셈.

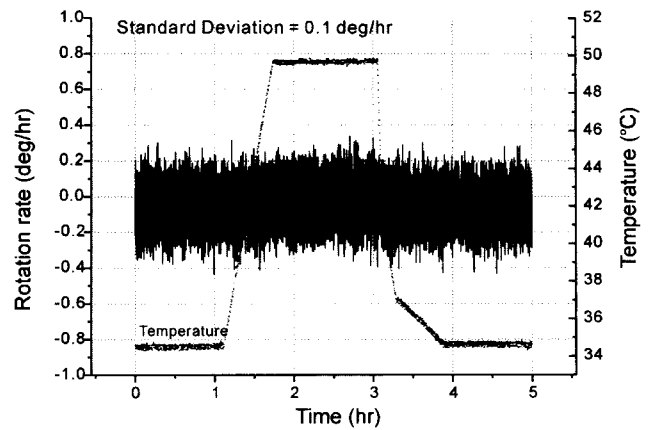
파와 위상을 일치시키는 케환회로로 구성되며 PLL(phase locked loop)회로처럼 위상비교기를 사용하였으나 VCO(voltage controled oscillator)대신에 지연(delay)량이 조절가능한 지연회로를 사용하였다. 위상비교기는 그림 7과 같이 디지털로 변환된 광검출기 출력의 최상위비트(ADC의 MSB, $I_D(t)$ 의 구형파 변환)와 duty cycle이 50%이고 주파수가 $2\omega_m$ 인 구형파 $C_2(t)$ 와 곱한 다음 ω_m 의 1주기 동안 적분하여 얻은 DC 성분의 부호로 $I_D(t)$ 와 $A(t, \delta)$ 중에서 어느 것이 앞서는지 판별하고 위상변조신호의 지연을 조절해서 $I_D(t)$ 를 이동시키고 $I_D(t)$ 와 $A(t, \delta)$ 의 대칭점을 일치시킨다. $A(t, \delta)$ 를 이동시켜 일치시킬 수도 있으나 $A(t, \delta)$ 의 이동은 이산적인 값이며 수 mrad의 최소 스텝을 갖기 때문에 정확히 일치시키기가 어려우므로 디지털 가변저항(digital potentiometer)이 포함된 지연회로를 사용하고 위상비교기는 디지털 가변저항 값을 증가 또는 감소하여 위상 변조신호를 이동시킨다.

IV. 실험결과

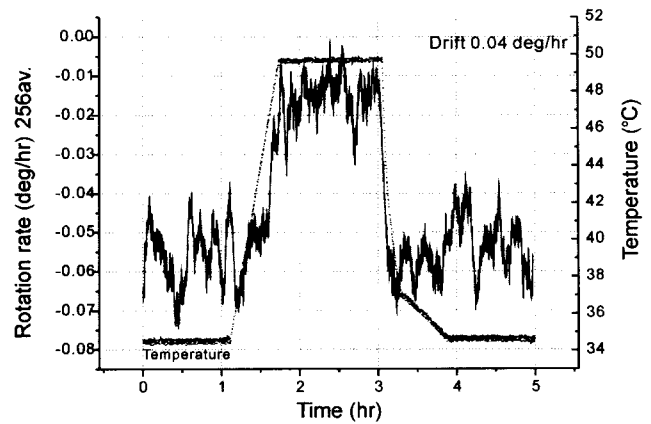
위상 변조 안정화 회로를 채택한 ADCL 신호처리기는 광검출기의 신호를 주 클럭 32 MHz의 속도로 샘플링하여 디지털 값으로 변환하였으며, 정현파가 프로그램 된 ROM(read only memory)과 DAC(digital to analog convertor)를 사용하여 주파수가 주 클럭의 1/1024인 31.25 kHz이고 전고조파 일그러짐(total harmonic distortion)이 약 -70 dB인 정현파를 만들어 위상변조신호로 사용하였다. 가변사각파의 한 주기는 위상변조신호의 주기와 같고, 펄스 간격 δ 에 9 bit를 할당하여 분해능(1 LSB)은 $2\pi/512 = 12.27$ mrad이 되며, 2π rad 이상의 $\Delta\phi_R$ 을 측정하기 위하여 7 bit 카운터로 된 fringe 카운터를 추가하였다. $I_D(t)$ 와 $A(t, \delta)$ 을 곱한 출력을 위상변조신호의 16주기 동안 적분한 24 bit의 $S^D(\delta, \Delta\phi_R)$ 를 PC로 전송된다. PC에서는 약 1초간 평균을 취하여 Sagnac 위상차를 구하고 여기에 scale factor K를 곱하여 회전율을 측정한다. 디지털 회로는 FPGA (field programmable gate array)칩(EP1K100, Altera 사)에 프로그램 하여 구현하였다.

이상적인 FOG의 신호를 발생시킬수 있는 FOG신호 에뮬레이터(emulator)를 제작하고, 이를 이용하여 ADCL 신호처리기의 만의 특성을 측정하였다. 그림 8은 정지상태로 설정된 FOG의 에뮬레이터 출력을 안정화 회로가 빠진 ADCL 신호처리기에 입력한 후 ADCL 신호처리기의 출력 잡음과 온도 드리프트를 측정한 것으로 적분시간을 1초로 하였을 때 잡음은 약 0.1 deg/hr(0.4 μ rad)로 측정되는 것을 보이고 있다. 그림 8(b)는 그림 8(a)에서 잡음 속에 묻혀 있는 드리프트 성분을 쉽게 확인하기 위해 측정된 회전율 값을 평균하여 다시 그린 것으로 15°C의 온도 변화에 대해 0.04 deg/hr(0.16 μ rad)의 드리프트를 갖는 것을 확인할 수 있다.

그림 9는 위상안정화 회로를 채용한 ADCL 신호처리기를 부착한 FOG의 광출력과 가변사각파를 측정한 것이다. 회전시 광검출기의 출력에 홀수고조파 성분이 나타남을 알 수 있으며 가변사각파의 펄스간격 δ 가 회전율에 따라 변함을 확인할 수 있다.



(a) ADCL 신호처리기의 잡음



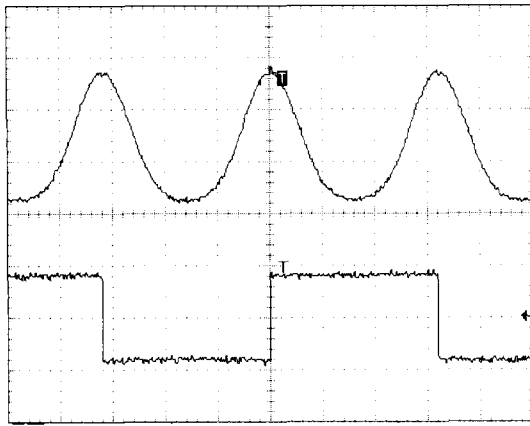
(b) ADCL 신호처리기의 온도 드리프트

그림 8. Emulation 신호를 사용하였을 때 ADCL 신호처리기의 출력.

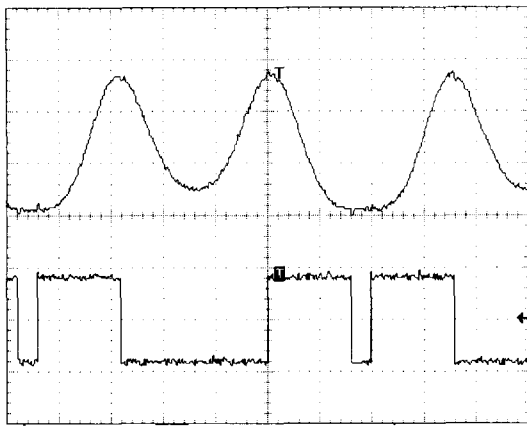
본 실험에 사용한 FOG는 (주)도남시스템에서 제작한 것으로 Panda형 편광유지광섬유 210 m를 직경 16 cm의 스펀에 감아 제작한 것으로 광원은 파장 840 nm의 SLD(Anritsu사, SD1S306P)를 사용하였고 1 deg/hr의 회전율에 대한 Sagnac 위상차는 약 4.05 μ rad이다. 여기에 사용된 위상변조기는 공진 주파수가 약 26 kHz인 PZT에 광섬유를 감아 만들었으며 31.25 kHz의 정현파로 2.77 rad의 위상변조진폭을 얻기 위한 전압은 약 1.8 V이다.

그림 10은 FOG와 결합한 ADCL 신호처리기의 출력 값을 보인 것으로 광검출기에서의 광출력이 약 1.6 μ W일 때 잡음이 약 2 μ rad/ $\sqrt{\text{Hz}}$ (0.5 deg/hr/ $\sqrt{\text{Hz}}$), 오프셋은 약 16.24 μ rad (4 deg/hr)로 측정되었다(지구자전에 의한 회전율은 약 -9 deg/hr이다).

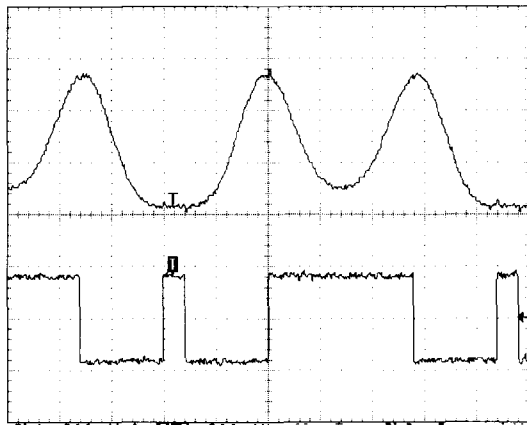
그림 11(a)는 FOG의 온도를 약 15°C 변화시키고 광섬유 위상변조기의 안정화 회로를 사용하지 않은 ADCL 신호처리기의 출력 드리프트를 측정한 것이다. 온도가 변화하는 과도기를 제외한 온도 드리프트는 약 4 μ rad(1 deg/hr)로 측정되었으며, 이는 FPM의 온도변화에 의한 위상변조 진폭과 위상 지연의 변화가 합쳐진 결과이다. 온도변화의 과도기에서 나타나는 드리프트는 광섬유 코일의 온도변화가 균일하지 않아서 발생하는 Shupe 효과에 의한 위상차로 FOG의 광섬유 코일이



(a) 정지시



(b) 시계 방향으로 회전시



(c) 반시계방향으로 회전시

그림 9. 광검출기 신호와 가변사각파의 파형.

완벽하게 대칭적으로 감겨 있지 않아 발생한 것으로 신호처리 외는 무관한 것이며 FOG 제작시 광섬유 코일을 대칭적으로 감는 것으로만 해결될 수 있는 오차이다. 그림 11(b)는 FOG의 온도변화를 주었을 때 안정화회로를 채용한 ADCL 신호처리기로 측정된 결과로 드리프트가 제거된 것을 확인할 수 있다. 그림 12는 위상변조 안정화기의 동작을 확인하기 위해 lock-in 증폭기로 온도변화에 따른 제2고조파와 제4고조파의 비율을 측정하는 것으로 진폭안정화 회로가 두 고조파의 비율을 일

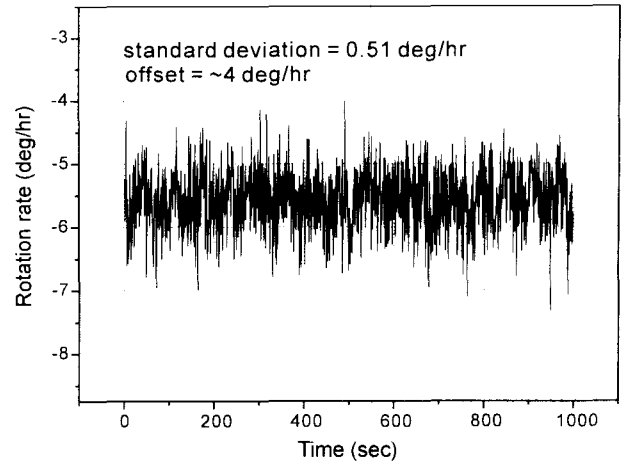
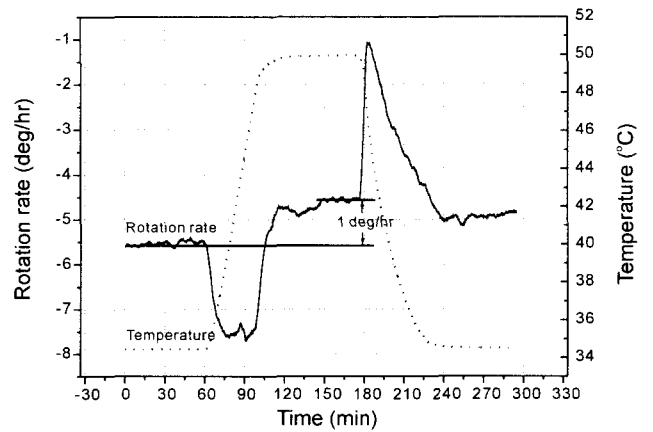
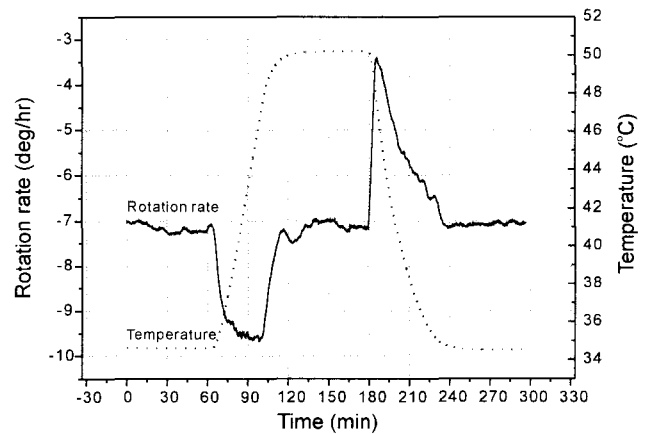


그림 10. FOG를 연결한 ADCL 신호처리기의 출력 잡음.



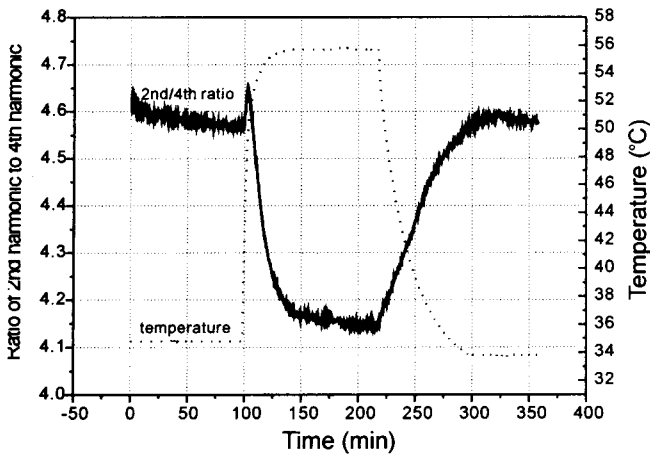
(a) 안정화 회로를 사용하지 않을 때



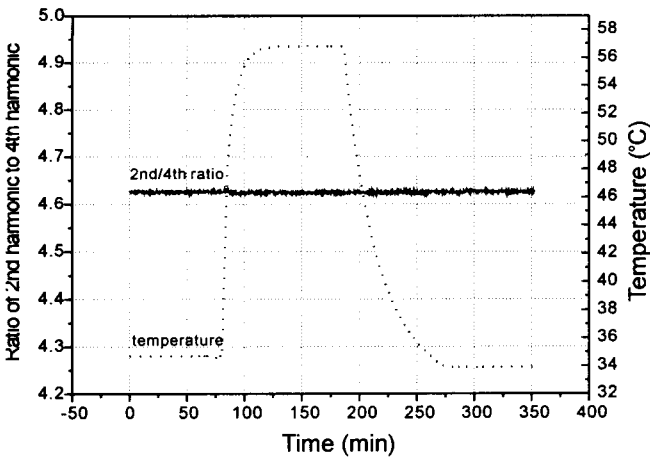
(b) 안정화 회로 사용

그림 11. ADCL 신호처리기 출력의 온도 드리프트.

정하게 유지시킴을 확인할 수 있으며 그림 13은 온도변화에 대한 제 2고조파와 제 4고조파의 위상변화를 측정하는 것으로 안정화 회로가 온도에 따른 위상변화를 제거함을 알 수 있다. 위상변조기의 온도드리프트가 없는 조건에서 stabilizer를 사용한 ADCL 신호처리기는 위상변조 신호의 진폭과 위상지연이 일정한 값으로 고정되어 stabilizer가 없는 경우와 동일하게 동



(a) 안정화 회로를 사용하지 않을 때



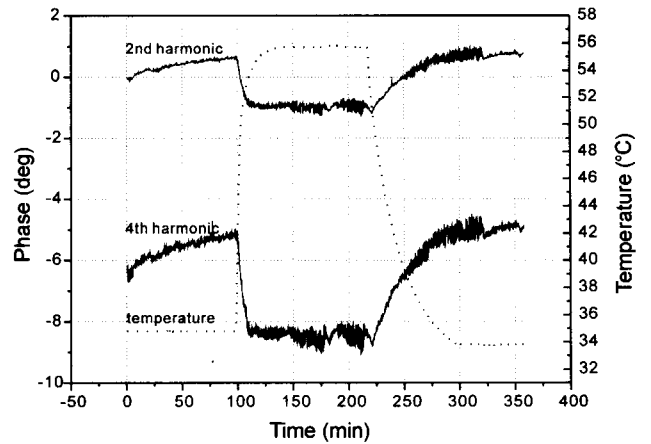
(b) 안정화 회로 사용

그림 12. 온도변화에 대한 제 2고조파와 제 4고조파의 비율변화.

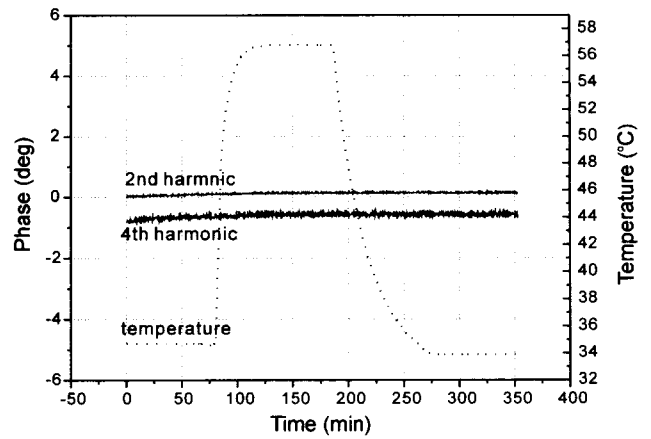
작하며, 그림 11에서 온도를 일정하게 유지한 부분의 ADCL 신호처리기 출력은 안정화 회로가 있는 경우와 없는 경우가 거의 동일하게 측정되어 안정화 회로가 ADCL 신호처리기의 성능을 저하시키지 않음을 알 수 있다. 그러나, 위상변조진폭과 위상지연의 변화는 위상변조기의 온도드리프트와 위상변조신호를 처리하는 회로의 온도드리프트가 복합된 결과로서 위상변조기만의 온도제어로는 이 논문에서의 성능을 얻을 수 없으며, 동시에 온도이외의 원인과 장기간 사용으로 인한 위상변조기의 특성변화는 제어 불가능하다. 또한, 부피가 큰 위상변조기의 온도를 일정하게 유지하기 위해서는 대전력이 요구되고, 부피가 큰 온도제어 장치를 사용해야 하기 때문에 실효성이 없다.

V. 결 론

저가의 광섬유 위상변조기를 사용하는 개회로 구성으로도 안



(a) 안정화 회로를 사용하지 않을 때



(b) 안정화 회로 사용

그림 13. 제 2고조파와 제 4고조파의 위상변화.

정적이며 해상도가 높은 FOG를 구현하는 것을 가능케 하는 ADCL 신호처리기를 완성하였다. 안정화회로를 채용한 이 신호처리기를 사용하여 광검출기에 수신된 광출력이 1.6 μW인 FOG에서 잡음은 약 2 μrad/√Hz(0.5 deg/hr/√Hz)이고 드리프트는 무시가능할 정도로 작게 측정되었다.

참고문헌

- [1] H. Lefevre, The Fiber-Optic Gyroscope Boston: Artech House, 1993.
- [2] K. Toyama, K. A. Fesler, B. Y. Kim, and H. J Shaw, "Digital integrating fiber-optic gyroscope with electronic phase tracking," *Opt. Lett.* vol. 16, no. 15, pp. 1207-1209, 1991.
- [3] Y. Yeh, D. I. Kim, and B. Y. Kim, "New Digital Closed-Loop Processor for a Fiber-Optic Gyroscope" *IEEE photonics technology letter* vol. 2, no. 3, pp. 361-363, 1999.
- [4] 김도익, 예윤해, 개회로 FOG 폐회로 신호처리의 구현, 한국광학회지 vol. 8, no. 5, pp. 426-430, 1997.

A digital closed-loop processor with a stabilizer for an open-loop fiber-optic gyroscope

D. I. Kim and Y. Yeh[†]

School of Electronics and Information, Institute for Laser Engineering, Kyung Hee University, KyungKi 449-701, KOREA

[†]*E-mail: yhyh@khu.ac.kr*

(Received August 5, 2002 ; Revised manuscript received September 23, 2002)

An all-digital closed-loop (ADCL) signal processor for an open-loop FOG was developed to replace the analog circuitry of a Digital Phase Tracking (DPT) signal processor with new digital circuitry. When the ADCL signal processor without a stabilizer for fiber phase modulator (FPM) was attached to the FOG, temperature drift of FOG was about $0.26 \mu\text{rad}/^\circ\text{C}$, which makes the FOG unusable in medium or higher-grade applications. This drift was due to variations of phase modulation amplitude and phase delay of the FPM. The stabilizer controls its phase modulation amplitude and phase delay by regulating the ratio of harmonics of the FOG output. Thus, the stabilizer reduces the drift of the FOG to negligible.

Classification code : FO.030.