

SiGe BiCMOS 기술

심규환, 송영주, 민봉기, 강진영

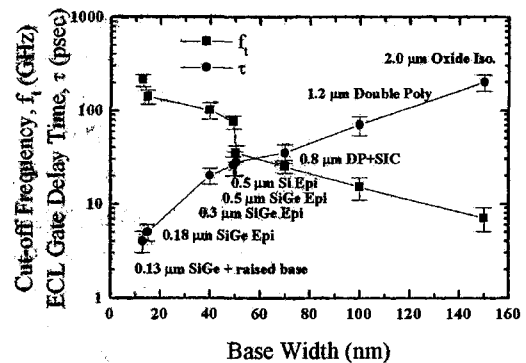
한국전자통신연구원

I. 서론

최근 십여 년 사이에 달성된 Si CMOS와 SiGe BiCMOS의 Radio LSI 기술개발에 의해 2~5 GHz RF 집적회로가 상품화되어 이동통신 단말기에 들어가는 부품의 수와 크기를 현격히 줄이고 있다. 특히 실리콘 BJT(Bipolar Junction Transistor)는 <그림 1>과 같이 베이스와 에미터의 폭을 감소시키는 진화를 통해 발전하였고, 에미터 폭이 0.5 μm 인 수준에서 SiGe HBT(Heterostructure Bipolar Transistor)가 도입되어 차단주파수(f_t)를 포함한 소자성능을 대폭 높였다. 그리하여 <그림 1>과 같이 에미터 폭이 0.13 μm 인 수준에서 최고의 차단주파수로 207 GHz가 발표되었다. 이러한 반도체기술의 발전을 기반으로 캐리어주파수 2~10 GHz 대 RF 통신은 물론이고, 데이터 전송속도가 10~40 Gbps인 광통신 고속디지털회로에 활용이 증대하고 있다^[1-3].

미래의 유무선 및 이동통신 시스템은 RF, 아날로그, 디지털을 모두 통합하는 기술의 형태로 발전할 것이다. 즉, 셀룰러폰 이동통신의 GSM, PDC, IMT-2000, 그리고 RF 네트워크의 Bluetooth, Wireless 1394, IEEE 802.11b, IEEE 802.11a와 같이 각종의 통신기술을 수용하는 단말기가 필요로 되었다. 이러한 기술의 최적 솔루션으로 SiGe BiCMOS가 선정되는 이유는 초고속, 다기능, 고집적화를 극소의 소비전력과 최상의 잡음특성으로 구현할 수 있기 때문이다.

세계적으로 SiGe BiCMOS 기술은 실리콘반



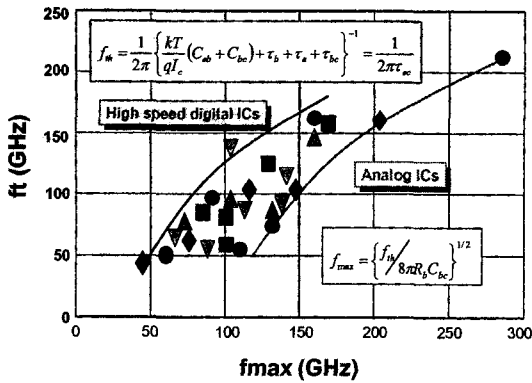
<그림 1> Si BJT, SiGe HBT의 소자 scaling과 고속동작 특성

도체 업체에게 필히 갖추어야 할 기술로 자리매김되고 있다. 그리고 SiGe 반도체의 시장규모는 2003년에 1.2조원, 2005년에 2.2조원으로 고속소자의 10%를 차지하고, 2010년에 거의 90조원으로 증가된다고 한다. 지난 반세기 동안 IT 산업의 진화를 선도해 온 실리콘반도체가 SiGe을 통해 더 빠르고 다양한 응용으로 미래의 산업발전에 기여할 수 있을 것이다. 본 고에서는 이러한 SiGe BiCMOS의 소자, 공정, 회로설계 및 제작과 관련된 기술을 검토하고, 대표적인 결과를 위주로 기술발전 동향과 부상하는 신기술을 살펴보았다.

II. SiGe 소자 기술

1. SiGe HBT 소자

우선, SiGe HBT는 동작속도와 잡음특성이

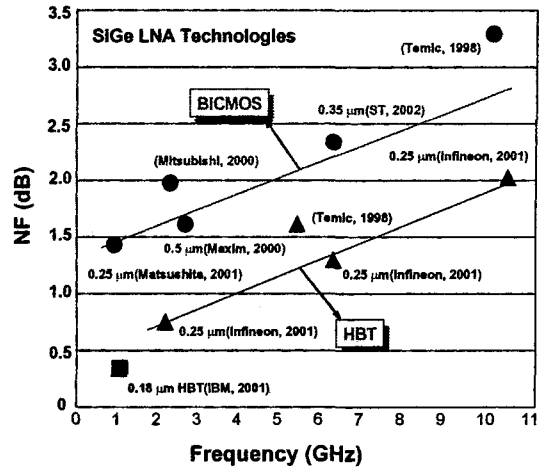


〈그림 2〉 근래에 발표된 SiGe HBT의 f_t 와 f_{max}

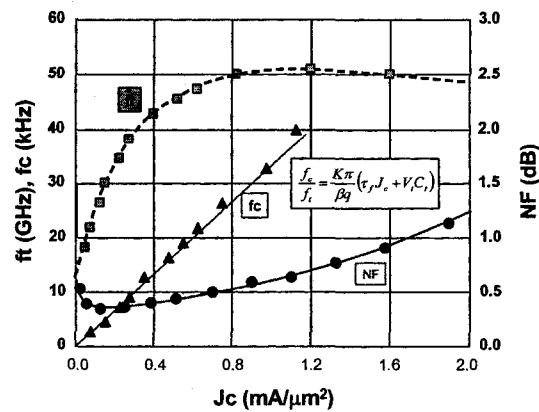
탁월하여 RF회로에 적용된다. 에미터로 주입되는 전자가 콜렉터로 도달하는 시간(τ_{ec})은 차단주파수 f_t 를 결정하므로 베이스의 폭을 줄여서 전자의 이동시간을 줄이고, R_b 와 C_{bc} 를 작게 설계하여 〈그림 2〉와 같이 f_{max} 를 50~200 GHz 대로 높인다. SiGe HBT의 높은 f_{max} 와 실리콘 BJT에 비해 큰 이득은 아날로그회로에 중요한 장점이며, FOM(Figure of Merit)인 전류이득과 Early voltage의 곱($\beta \times V_A$)이 25,000까지 커서 RF 회로의 선형성을 확보하는데 특히 유리하다.

HBT에서 고주파 잡음의 소스는 E-B 접합과 B-C 접합을 통하여 일어나는 전자-정공의 재결합(shot noise)과 베이스 저항과 에미터 저항에 의한 열잡음으로 구성된다. 이상적인 접합($n_e = n_e = 1$)을 만들고, $I_e/W_e > 10$ 인 구조로 베이스와 에미터의 저항과 콜렉터 정전용량을 감소시키고, 이득을 높임으로써 고주파잡음을 최소화할 수 있다. 〈그림 3〉은 SiGe HBT를 이용함으로써 Si BiCMOS보다 NF가 1dB 정도 작은 LNA가 제작됨을 보여준다.

디지털회로의 지터잡음과 공진기의 위상잡음에 원인이 되는 저주파잡음이 작은 것도 SiGe HBT의 큰 장점이다. 저주파잡음이 증대되는 주파수인 코너주파수(f_c)는 〈그림 4〉와 같이 Flicker 잡음상수(K)와 콜렉터 전류밀도(J_c)에 비례하여 커지고, DC 전류이득에 반비례한다^[4]. 〈그림 4〉에서와 같이 콜렉터 전류밀도가 $J_c \sim 0.1 \text{ mA}/\mu\text{m}^2$



〈그림 3〉 BiCMOS와 HBT LNA의 NF 특성 비교



〈그림 4〉 SiGe HBT의 콜렉터 전류에 따른 f_t , f_c , NF 특성

에서 잡음지수는 최소가 되고, 차단주파수는 $J_c \sim 1 \text{ mA}/\mu\text{m}^2$ 에 위치하므로 저잡음증폭기의 설계에 NF, f_c , f_t 관계가 적절히 고려되어야 한다. GaAs계 화합물반도체와 비교하면 작은 콜렉터 전류로 구동하여 전력소모를 극소화 할 수 있는 것이 SiGe HBT의 큰 장점이 된다.

2. 수동소자

수동소자로 저항, 커패시터, 인덕터, 다이오드, 패드 및 ESD 소자가 있다. 우선, 저항의 경우 먼 저항이 다른 여러 종류를 사용하는데, 공차와 기생 정전용량과 온도계수, 전압계수 등이 회로에

적합하도록 제작되어야 한다. 다결정의 저항은 증착조건에 따라 저항특성이 변하게 되며, 이온 주입으로 형성된 저항은 전압계수가 크고, 후공정의 저온열처리에 의해 불순물이 비활성화 되어 15% 이하의 공차를 보이기 힘들다. 이러한 이유로 IBM의 경우 TaN 박막으로 공차 10%, 기생정전용량 1/5배로 감소시켜 이용한다.

인덕터의 주된 FOM은 Q-factor, 인덕턴스, 면적이 된다. 실리콘 위에 제작된 인덕터의 Q는 배선저항과 기판의 유도전류에 의한 손실로 결정되는데 대체로 10~20의 최대치를 보인다. Q를 높이기 위해 두꺼운 산화막이나 트랜치 소자격리, Au 또는 Cu 금속배선, 칩의 패시베이션 후에 두꺼운 금속배선을 추가하는 방식을 사용한다. 대개 인덕터는 면적이 트랜지스터의 1000배 정도이고, 모델링의 정확도는 10% 이내이므로 2~3회의 모델링과 추가 설계가 요구된다. 그리고, 필터에 사용할 온칩 인덕터의 Q는 가능한 높아(~10배)야 한다. VCO칩의 경우 공진기에 사용된 인덕터의 낮은 Q 때문에 위상잡음이 대체로 크다.

커패시터의 FOM으로 단위면적당의 정전용량, 하부층의 기생정전용량, Q를 들 수 있다. CMOS 공정의 경우 신뢰성이 뛰어난 열산화막을 이용하여 MIM 구조보다 우수한 정전용량의 커패시터 제작이 가능하다. MIM 커패시터는 열산화막을 이용한 커패시터 보다 단위 면적당 정전용량은 낮지만, 신뢰성은 높다. 커패시터의 Q는 직렬저항에 반비례하므로 MIM 구조가 유리하며, MOS 구조에서는 이온주입으로 고농도를 형성하는 것이 중요하다. 더불어 커패시터 산화막의 누설전류와 기판에 의한 기생 성분은 효과적으로 제거되어야 한다.

다이오드는 다양한 형태로 구현될 수 있는데, 쇼트키 다이오드, 벡터 다이오드, 편 다이오드가 그것이다. 특히 벡터 다이오드는 전압제어 발진기의 공진부를 구성하는 핵심 소자로 높은 Q가 요구된다. PN 접합의 제한적인 Q를 극복하

기 위해 최근에는 게이트 산화막을 이용한 accumulation과 depletion 모드의 벡터를 사용하기도 한다. 특히 이런 형태의 벡터는 공정 스케일링이 될수록 더 우수한 특성을 값을 가지는 특징이 있다. 비교적 넓은 튜닝 범위의는 달리 MOS 벡터는 선형성이 부족한 단점이 있다. 한편, 접합 다이오드의 경우 이온주입 조건으로 튜닝범위를 제어하는 방식으로 선형성과 Q를 동시에 개선할 수 있다.

3. BiCMOS 집적회로 공정기술

다수의 세계적인 반도체 회사들이 SiGe BiCMOS 기술을 개발하고 있어 대부분 HBT의 f_t/f_{max} 가 50~70 GHz인 기술이 정립된 상황이다. 아래의 <표 1>에 정리된 바와 같이 SiGe HBT과 BiCMOS를 이용하여 무선 및 유선 통신회로와, 초고속 디지털/아날로그회로를 발표하였다.

IBM사의 Meyerson은 최초의 SiGe HBT를 1987년에 개발하였고, 1992년 생산으로 연결했다. 오랜 기술 개발로 2001년에는 에미터가 $0.12 \times 2.5 \mu m^2$ 인 $0.13 \mu m$ SiGe BiCMOS 공정(8HP)을 발표하였다. SiGe HBT의 $f_t/f_{max} = 207/285 GHz$, $BV_{ceo} = 1.7 V$, $BV_{cbo} = 5.5 V$, DC 전류이득은 400이 되어 100 Gbps급 통신용 집적회로의 개발을 시도한다고 한다.

Atmel의 TEMIC사는 다양한 제품에 이미 SiGe BiCMOS 공정 기술을 적용하고 있다. 2002년 70 GHz BiCMOS 기술로 파운드리 서비스를 시작했는데 주로 12 GHz 대의 고속데이터 처리용 칩의 개발을 목표로 하고 있다. Conexant사는 현재 $0.18 \mu m$ SiGe BiCMOS 기술을 보유하고 있으며, 소자는 최대 130 GHz의 차단주파수와 150 GHz의 최대공진주파수를 가진다. 이 공정은 Cu 라인을 사용하여 능동소자와 수동소자의 특성을 개선하고 있다. 그 밖에 AMS, TSMC, Agere 등에서 SiGe BiCMOS 기술을 설립하여 파운드리 서비스나 제품개발을 진행하고 있다.

〈표 1〉 SiGe BiCMOS 기술 및 제품개발 현황

COMPANY	SIGE BICMOS TECHNOLOGY AND PRODUCT
IBM	MUX/DeMUX (SONET), ADC; 10 Gbps SONET (2000), Power PC401 Embedded Processor (90 GHz BiCMOS, 2000), GPS Receiver; PRML read channel (6HP), 0.13um SiGe BiCMOS 8HP (2001)
Atmel's TEMIC	Tx/Rx (Cellular, 1998); PA (GSM, 1999); DECT (1999), Bluetooth & IMT-2000, 40 Gbps 2:1 MUX (2000), 70 GHz SiGe BiCMOS (2002)
Maxim	LNA, Mixer (0.4 GHz~2.5 GHz, 1998); Power HBT (1998), Dual Band LNA, Mixer (1999) Mixer; 400-2500 MHz LNA; 2.5 Gbps TIA; VCO; GSM900, DCS1800, PCS1900 Dual band, LNA
Stanford Microde.	General Purpose Amp (0.9 GHz~2 GHz, 1999) 0.8~2.4 GHz LNA (2000)
CommQuest	Tri-band LNA, Power Amp, VCO (Cellular+GSM+PCS, 1999) SiGe Phone on a Chip (2001)
Intersil (Harris)	PRISMII (2.4 GHz RF/IF converter and Synthesizer; AGC Modem and Synthesizer; PA)
Hitachi	Optical Coupler (10 Gbps~40 Gbps, 1999) AGC Amp (10 Gbps~40 Gbps, 2000)
NEC	Limiting Amp, Mux, DeMux (10~40 Gbps, 2000)
SiGe Microsystems	1.8~1.9 GHz DECT PA (2000), Frequency Divider PA (2400-2500 MHz Bluetooth & HomeRF, ISM)
National Semicon.	Frequency synthesizer (BiCMOS, 2000)
Qualcomm	CDMA chipset (2002)
Lucent	0.25um BiCMOS Wireless and 10 Gbps SONET
DSP Comm.	LNA, Mixer, Freq syn, VCO, IF Amp, Modulator, Demodulator (PDC, 2000)
SGS Thomson	LNA, Mixer, PLL, Attenuator (CDMA, BiCMOS, 2000) GSM Tx/Rx (2000)
Alcatel	10 Gbps SONET (2000); 40 Gbps SONET (2001)
Nortel Networks	5.2 GHz WLAN Receiver, Burst Mode Optical Receiver (1998)
AMCC	TIA (WDM, TDM), 2.5 Gbps OC-48 (1999), 3.2 Gbps (68x69) Crosspoint Switch, OC-192 Limiting Amp. SONET-DWDM (2000)
Anadigics	Wireless ICs; 3G PA
Conexant	0.18um BiCMOS (2001), LNA, Mixer, Power Amp, Prescaler (2002)
Motorola	SiGe: C Wireless ICs
Tyco (MA/COM)	Microwave/RFICs
Texas Ins.	Wireless ICs BiCMOS
GM Hughes	Satellite telecom ICs, 3.5 GHz Digital network switch (2001)
Textronics	SiGe four channel, digital storage oscilloscope (6 GHz, 2.5 Gbps)
Infineon	UMTS Zero-IF Receiver, 0.35 SiGe BiCMOS production
Philstar	GPS receiver ICs (2001)
Arizona Microtek,	3V VCSEL Driver and Post Amp (2002)

III. SiGe 회로기술

1. SiGe RF 기본회로

RF 시스템설계에서 저잡음증폭기의 성능은 수신부의 특성을 결정짓는 중요한 요소이다. 특히 최근 수요가 증가하는 이동통신 부품으로 사용되기 위해서는 낮은 소비전력에서도 높은 이득과 선형성, 낮은 잡음지수를 동시에 만족하도록 요구되고 있다. 수신부의 앞 부분에 위치하고 있는 저잡음증폭기는 수신기의 선형동작 동작 구간을 결정하는 잡음 레벨과 비선형 특성에 직간접적인 영향을 주기 때문에 우수한 설계가 필요한 부분이다. 이러한 특성을 만족하기 위하여 다양한 공정으로 설계되고 있으며, SiGe BiCMOS는 다른 기술에 비해 탁월한 잡음특성과 함께 높은 집적도가 가능한 이점이 있다.

〈표 2〉에 정리된 바와 같이 NF가 극히 작은 저잡음증폭기가 발표되고 있다. 다른 소자기술을 이용하는 경우보다, 저전력에서 높은 이득과 우수한 잡음 성능을 보여준다. 더불어 비교적 저렴한 바이폴라 공정에서 베이스층의 Ge 물분율을 조절할 경우 소자의 잡음특성과 이득특성을 원하는 형태로 조절할 수 있어^[6], 소자의 개선과 함께 저잡음증폭기 특성의 개선이 가능하며, 다른 공정 기술을 이용하는 경우보다 좀 더 자유로운 설계가 가능하다.

휴대용 기기에 적용되기 위해서 전력증폭기는 낮은 전원전압에서도 이득, 출력, 전력부가효율, 선형성을 만족하여야 한다. 화합물반도체 소자와

비교하면 SiGe 소자는 3배의 기판 열전달 특성 ($150 \text{ W/m}^2\text{-}^\circ\text{C}$), 높은 디바이스 동작 속도 ($f_{\text{max}}=50\sim 300 \text{ GHz}$), 낮은 턴-온 전압 ($\sim 0.75 \text{ V}$), 낮은 공정 비용과 같은 강력한 장점이 있는 반면 낮은 기판 저항으로 인한 손실, 낮은 Early 전압, 능동 및 수동 소자에 존재하는 큰 기생성분의 영향으로 인한 단점도 존재한다. AlGaAs/GaAs HBT의 경우 25V의 전원전압에서는 $10 \text{ mW}/\mu\text{m}^2$ 과 같은 높은 출력을 낼 수 있으나, 휴대용 기기에서 일반적으로 사용되는 3.3V의 전원전압에서는 $1 \text{ mW}/\mu\text{m}^2$ 이하의 출력으로 특성이 저하되는 경향이 있는 반면 SiGe HBT 소자를 이용할 경우 저전압에서도 $4 \text{ mW}/\mu\text{m}^2$ 이상의 출력이 가능하다(표 3). 따라서 낮은 공정 단가와 높은 직접도가 가능한 장점을 살려 전력증폭기를 설계할 경우 소자의 뛰어난 성능 및 다양한 동작 모드를 이용하여 우수한 전력증폭기 제작이 가능하다.

혼합기(Mixer)는 RF신호를 DC 혹은 임의의 중간주파수로 주파수 변조시키거나 그 반대의 작용을 하게 된다. 최근 다양한 표준을 수용하기 위하여 직접 변환 방식의 수신기 개발이 필요하게 되는데, 이 때 가장 핵심적인 부분을 담당하는 모듈이 하향 혼합기이다. 하향주파수변조에서는 소자의 1/f 노이즈 특성 뿐만 아니라, 이차 고조파 왜곡(2nd order distortion) 및 국부 발진기의 자가혼합특성(self-mixing)이 영향을 크게 미치게 된다. 이러한 문제점도 여러 방식을 통해서 해결이 되고 있는데, 해결책으로 SiGe BiCMOS는 다양한 응용분야를 보여주고 있다. 특히 5

〈표 2〉 SiGe 공정 기술을 이용한 저잡음증폭기

Author	Freq(GHz)	NF(dB)	Gain(dB)	IIP3(dBm)	Pdc(mW)
Nakatani ^[6]	0.85	1.4	15.3	1.6	16.52
Schmidt ^[7]	0.9/1.9	1.2/1.5	17/15	-9/-4.5	13.5
Shana ^[8]	1.8	1.3	17	-2	12.15
Long ^[9]	2.5	1.75(0.75)	11(10.5)	-4.5	2.5
Sadowy ^[10]	5.8	2.3	17	0	21
Erben ^[11]	5.7/10	1.6/3.3	>12	-	42.12

〈표 3〉 SiGe 공정 기술을 이용한 전력증폭기

Author	Freq (MHz)	Gain (dB)	Psat (dBm)	PAE (%)	Match /Filter	Vdd (V)
Tseng ^[12] (CDMA/AMPS)	850	22.5	28	36	Input on-chip	3
		22.5	31	49		3
Zhang ^[13]	1800	23	33	52	Off-chip	3.4
Bischof ^[14]	1800	32	33	48	On-chip	3.5
Burghartz ^[15]	2400	20	28	48	External	3.5
Raghavan ^[16]	2400	35	27.5	47	LTCC	3.3
Erben ^[17]	5700	7.5	20	30	Off-chip	4
Ma ^[18]	8400	8.7	25	16	On-chip	7.8

〈표 4〉 SiGe 공정 기술을 이용한 하향 혼합기

Author	Freq(GHz)	IF(GHz)	NF(dB)	Gc(dB)	Pdis(mW)
Aparin ^[19]	0.9	0.183	6.7	10.9	25.2
Rogers ^[20]	1.9	0.3	4.5	28.8	48.3
Max2683 ^[21]	3.5	0.0-0.4	12	6.7	40.5
Long ^[22]	5.1-5.8	0.25	6.8	14	24/18.5
Durr ^[23]	5.7	0.14	5.7	18.5	45
	11.2	1.25	9.4	16.1	53

〈표 5〉 SiGe 공정 기술을 이용한 전압제어 발진기

Author	Freq(GHz)	BW(MHz)	Ph. N(dBc/Hz)	Offset(kHz)	Pdis(mW)
Stadius ^[26]	1.4	450	-80	10	25
Rogers ^[27]	2.04	200	-103	100	3.5
Shin ^[28]	6	300	-106	1000	3.24
	9	450	-104	1000	3.24

GHz 대역의 ISM 밴드에서는 일반 바이폴라 공정에서 이득특성의 한계로 인하여 SiGe BiCMOS 로의 응용은 활발하게 이루어지고 있다. 〈표 4〉에서 Long의 믹서는 변환이득 14dB, IIP3 -5.5 dBm, SSB NF 6.8dB, 전력소모 24mW, 전원전압 0.9V의 우수한 결과를 보였다. 이 믹서는 IBM의 비교적 저렴한 0.5 μ m SiGe BiCMOS 공정을 이용한 결과이며, 이미지 주파수 제거(36 dB)가 가능한 구조를 채택하고 있다.

VCO의 위상잡음을 줄이기 위해서는 HBT의 저주파잡음(1/f)이 작아야 하고, 공진부를 구성

하는 수동소자의 Q가 커야 한다. 이 때 잡음은 HBT의 NF와 공진기의 Q값에 의해 동시에 좌우된다^[24]. 예전에는 Si BJT의 이득을 높이는 방법으로 에미터-베이스 계면에 산화막을 이용했으나, SiGe HBT는 자체의 이득이 높아 에미터-베이스 사이에 산화막을 완벽히 제거할 수 있어 저주파잡음을 감소시킬 수 있다^[25].

전압제어발진기의 중요한 특성인 튜닝범위 및 전압-주파수 변환특성은 주로 버랙터의 커패시턴스 변화비와 특성에 의하여 결정되며, 더불어 공진부를 형성하는 인덕터의 Q값과 기생성분들에

의하여도 영향을 받는다. 종래 온칩 인덕터의 최대 Q값은 12정도이었는데 Cu를 사용하여 Q값을 크게 개선함으로써 집적화에도 높은 Q의 공진기를 구현할 수 있게 되었다. <표 5>는 일부 SiGe 소자를 이용한 전압제어발진기의 예이다. IBM의 SiGe HBT는 낮은 코너 주파수를 이용하여 전송주파수 $f_0=4.7\text{GHz}$ 에서 10 kHz 오프셋 주파수에서 위상잡음 -135dBc/Hz 의 결과를 보인 바 있다.

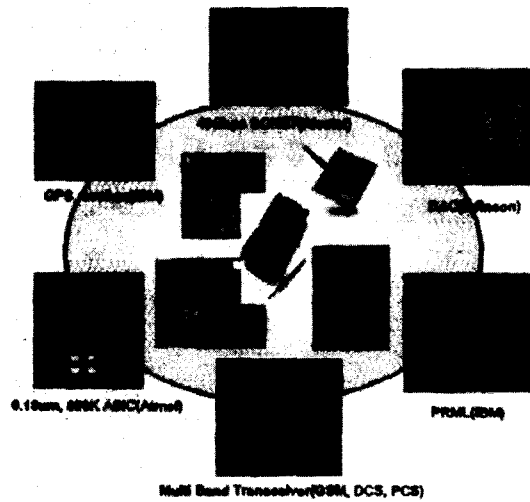
2. RFIC 기술

<표 1>과 같이 많은 회사가 SiGe BiCMOS를 이용한 집적회로를 개발하고 있고, <그림 5>의 예와 같이 SiGe칩의 상용화가 수 없이 이루어지고 있다. 주목할 만한 최근의 동향을 보자면, TEMIC은 CMOS, BiCMOS, SiGe의 기초기술에 기반하여 통신, 자동차, 고속 데이터 처리, 우주항공의 부가가치가 높은 비메모리 집적회로를 공급한다. 특히 셀룰러 전화의 전력증폭기 및 Tx/Rx, DECT, Bluetooth용 IC를 주로 개발하고 있다.

QUALCOMM사는 SiGe BiCMOS RFIC 기술을 이용하는 CDMA 칩세트를 개발했다. CDMA용 RF-to-IF 수신프로세서를 1999년도에 발표한 이래로, 2002년 2월에는 radioOne 6200 Tx/Rx 칩세트(RTR6200, RFL6200, RFR6200)를 발표하여 WCDMA, UMTS, GSM, GPRS에 모두 사용할 수 있음을 밝혔다. 이들은 Mobile Station Modem(MSM) 칩인 MSM 6200에 직접 연결되며, 삼중밴드(GSM-900, -1800, CDMA/UMTS)를 지원한다.

Conexant는 $0.35\mu\text{m}$ SiGe BiCMOS를 이용한 셀룰러와 PCS의 Dual Band-Tri Mode 전송칩을 개발하였다. 제작된 IQ(In-Phase Quadrature) 변조기는 베이스밴드 신호를 2단계로 하여 RF신호까지 변조하여 전력증폭기로 연결되도록 하였다. 고집적과 저소모전력의 특징을 가지고 CDMA의 TIA/EIA 98-D 사양을 만족시킨다¹³⁰⁾.

Leica는 1999년 GPS 디지털 라디오 칩을 개발하였다. 수 mm^2 크기의 GPS 라디오 단일칩



<그림 5> SiGe HBT, BiCMOS IC

은 전력증폭기와 고성능 아날로그-디지털 변환 회로로 구성되어 Mixing이나 down-conversion이 필요 없어 크기와 가격을 줄인다. 수신되는 RF 신호를 적절한 속도와 정확도로 디지털 변환하는 소프트-라디오를 구현했다.

Infineon사는 $f_t/f_{max}=75/75\text{GHz}$ 인 SiGe BiCMOS(B7HFc) 기술을 공개하였다¹³¹⁾. UMTS Zero-IF 수신기용으로 저잡음 버퍼, 채널선택 필터, 프로그램 가능한 이득증폭기, 아날로그-기저대역 체인을 발표하였다. 그리고 10GHz 대의 PLL도 개발했는데, 속도/전력소모가 CMOS나 Si BiCMOS에 비해 100% 증대되었으며, GSM이나 UMTS의 4.7GHz에 극히 작은 9mW의 전력을 소모한다.

CommQuest사는 SiGe로 Tri-band LNA, PA, VCO를 개발하여 GaAs에서의 inflexible 문제를 해결하였다. SiGe BiCMOS의 고성능과 집적화 능력을 활용하여 Tri-band의 LNA와 PA를 집적함으로써, 휴대전화 칩의 수를 200~300개에서 100개 정도로 60% 가량 감소시켰으며, PA의 전력부가효율 60%로 사용시간을 20% 정도 증가시켰다. 그 밖에도 수 많은 기술 개발에 대한 보고가 나오고 있지만, 여기에서는 간략히 최근의 사례에 대해 소개하였다. 더욱 상세한 기술내용에 대한 참고논문으로 Lie and

Wang의 리뷰를 추천한다^[32].

IV. 신기술

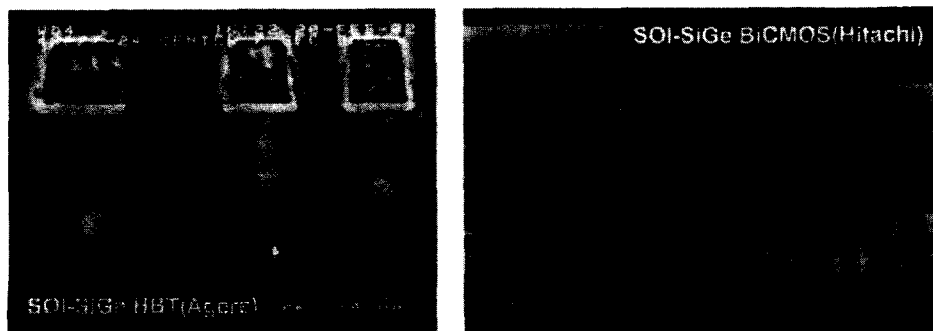
현재까지 휴대폰은 대부분 범용 DSP와 마이크로 컨트롤러, IF 혼성신호 소자들로 구성되어 있으나, RF-Analog-Digital의 집적화에 의한 새로운 아키텍처로 변모되고 있다. 그리하여 통신 시스템의 아키텍처와 SiGe RFIC 기술은 상호의 기술발전에 상승효과로 작용하고 있다. 현재 SiGe BiCMOS에서 문제점은 빌딩블럭 사이의 격리, 칩내 상호간섭, 전력공급선이나 기생성분을 통한 혼선발생을 들 수 있다. 그리고 CMOS에서 소스-드레인 접합에 존재하는 capacitance를 통한 손실이 배선에서의 손실과 비교될 정도로 증가하여 SOI의 적용이 저전압 및 저소비전력형 구동에 필요하게 되었다^[35]. 그리고, 수동소자의 성능도 역시 중요하여 두꺼운 저유전상수의 유전체 물질과 두꺼운 저저항 Cu 금속배선이 무엇보다 필요로 된다.

한편, 데이터 양의 증가 및 고속 압축 알고리즘 등의 요구로 FPGA 분야에서도 SiGe 기술이 사용되고 있다. 수 백(250MHz)의 영역에서 동작하는 FPGA 기술을 SiGe BiCMOS로 수 GHz 대역으로 높이고 있다. 디지털 회로도 이제는 수기가 대역에서 동작할 필요가 있고, 앞으로 더 빠른 디지털회로에 대한 요구가 거세질 것으로 예

상된다. 차단주파수 207GHz SiGe HBT를 이용하는 BiCMOS는 수 십 GHz로 동작하는 FPGA도 실현시킬 수 있어 보인다.

SiGe RFIC와 고속 HMOS(Heterostructure MOS), HFET이 개발되면서 실리콘반도체를 30GHz 이상의 밀리미터파 대역에 적용하려는 시도도 증가하고 있다. 실리콘 헤테로 반도체의 발전으로 30~150GHz 대역에 활용이 가능하다. 우선 고저항 Si 기판, 뛰어난 신뢰성과 수명, Skin 효과, GaAs와 유사한 포화표류속도, 산화막 패시베이션의 장점이 있다. 그리고 능동소자의 RTD, IMPATT, 쇼트키 다이오드와 수동소자의 커패시터, 인덕터, 레지스터, MEMS 기술을 응용한 저손실 마이크로 전송선, 마이크로 안테나를 하나의 칩에 집적화함으로써 초소형 밀리미터파 부품의 부가가치를 높일 수 있다.

특히, 고속소자인 SiGe HMOS는 Si CMOS에 비교하여 동작속도가 빠르고, DIBL과 임계전압의 변화가 작아 단채널효과에 강한 성능을 배경으로 개발되고 있다. SiGe HMOS는 채널층에 SiGe를 넣어 운반자를 집속시키고, 이동도를 2배 이상 높이며, 채널의 변조폭을 감소시켜 동작의 선형성을 높인다. 그리고 Si/SiGe 계면에서 유전상수가 조금만 차이가 나도 이종접합계면에서 전자의 파동함수의 침투가 매우 적어 계면 산란 효과가 감소한다. 즉, SiGe HMOS는 Si CMOS의 최대 약점인 1/f 잡음을 1/10로 격감시킨다. 따라서 flicker 잡음이 작은 초고속 디지털 회로와 고주파 온칩 VCO의 고성능화에 적합하다.



〈그림 6〉 SOI-SiGe HBT, BiCMOS^[33,34]

V. 맺음말

단일칩 RF-analog-digital 혼성회로 설계에 가장 유용한 SiGe BiCMOS의 공정 및 RF 집적회로 기술에 대해 살펴보았다. SiGe HBT의 f_t/f_{max} 는 $0.13 \mu\text{m}$ 수준에서 207/285 GHz까지 발표되고 있다. 소자기술개발의 주축인 축소 기술이 발전되어 sub-100 nm 스케일로 진입하고 있으므로 0.1~1 THz 회로도 바라볼 수 있게 되었다. 동시에 무선통신용 집적회로의 성능을 결정짓는 요소로 블리크간의 격리와 수동소자의 특성이 중요하다. 특히, 단일칩화를 위해서 Q를 높이는 금속배선 및 유전체박막에 대한 기술개발이 요구된다. 현재 SiGe BiCMOS는 고성능 RF, 저가, 저소비전력, 단일칩, 다기능 회로집적의 주요 장점을 제공하여 각종 통신시스템에 적용된다. 향후 통신용으로 단일칩 셀룰러폰, 다 표준폰, 소프트웨어-라디오, 이동광대역 통신폰이 거론되고 있다. 이러한 응용에 SiGe BiCMOS를 기반으로 하는 RF-SoC의 구축이 필요해 보인다. 그리고 멀지 않은 시기에 각종 단일칩 RFIC는 물론 수 십 GHz대의 FPGA, DSP, ADC/DAC들도 성취될 것으로 기대된다.

참 고 문 헌

- [1] B. Jagannathan et al., IEEE Electron Device Lett. 23, 258, 2002.
- [2] S. C. Jain et al, Semicond. Sci. Technol. 16, R67, 2001.
- [3] J. Sevenhans, et al, IEEE Trans. on Microwave Theory and Techniques, 50, 235, 2002.
- [4] J. Tang et al., 2002 IEEE Radio Frequency Circuits Symposium, TU3B-3, 333, 2002.
- [5] Bongki Mheen et al., IEEE International Microwave Symposium, 2002.
- [6] Nakatani et al., IEEE Radio Frequency Integrated Circuits Symposium, 2001.
- [7] Schmidtl et al., IEEE Journal of Solid-State Circuits, vol.36, no.7, Jul. 2001.
- [8] Shana et al., IEEE Journal of Solid-State Circuits, vol.36, no.6, Jun. 2001.
- [9] Long et al., IEEE Solid-State Circuits Conference, 1996.
- [10] Sadowy et al., Silicon Monolithic Integrated Circuits in RF Systems, Digest of papers, 2001.
- [11] Erben et al., Silicon Monolithic Integrated Circuits in RF Systems, Digest of papers, 1998.
- [12] Tseng et al., IEEE Journal of solid-state circuits, vol.35, no.9, Sept. 2000.
- [13] Zhang et al., IEEE MTT-S digest, 2000.
- [14] Bischof et al., IEEE Radio Frequency Integrated Circuits Symposium, 2001.
- [15] J. N. Burghartz et al., IEEE Electron Device Lett. 46, 661, 1998.
- [16] Raghavan et al., IEEE MTT-S digest, 2002.
- [17] Erben et al., IEEE Microwave and Guided Wave Letters, vol.5, no.12, Dec., 1995.
- [18] Ma et al., IEEE Microwave and Wireless Components Letters, vol.11, no.7, July, 2001.
- [19] Aparin et al., IEEE Radio Frequency Integrated Circuits Symposium, 2002.
- [20] Svitek et al., IEEE Radio Frequency Integrated Circuits Symposium, 2002.
- [21] from Maxim product datasheet.
- [22] Long, IEEE Journal of Solid-State Circuits, vol.35, no.9, Sept., 2000.
- [23] Durr, Electronics Letters, vol.34, no. 21, Oct., 1998.
- [24] J. D. Cressler, IEEE Trans. Micro-

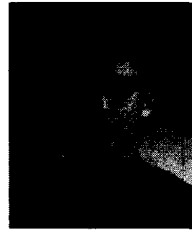
- wave Theory and Technol. 46, 572, 1998.
- [25] Li, IEEE Microwave and Wireless Components Letters, vol.12, no.3, Mar., 2002.
- [26] Stadius, IEEE Radio Frequency Integrated Circuits Symposium, 2002.
- [27] Rogers, IEEE Transactions on Microwave Theory and Technology, vol.50, no.1, Jan., 2002.
- [28] Shin, IEEE Radio Frequency Integrated Circuits Symposium, 2002.
- [29] D. Harame et al., The Forth IEEE International Caracas Conference on Devices, Circuits and Systems, April 17-19, D052-1, 2002.
- [30] M. Reddy et al., IEEE Radio Frequency Integrated Circuits Symposium, MO2 A-5, 35, 2002.
- [31] S. Brigati et al., IEEE Journal of Solid-State Circuits, 37, 887, 2002.
- [32] D. Y. Lie and K. L. Wang, "Handbook of Advanced Electronic and Photonic Materials and Devices," Academic Press, 2002.
- [33] S. J. Jeng, et al, IEEE Electron Device Letters, 542, 2001.
- [34] T. Hirose et al, 2001 International Electron Devices Meeting Technical Digest, 332, 2001.
- [35] K. Washino et al., IEEE Trans. on Electron Devices, 49, 271, 2002.

저자 소개



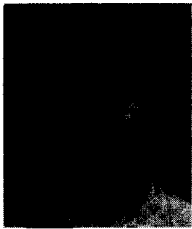
沈 揆 煥

1984년 2월 고려대학교 공과대학 졸업(공학사), 1986년 2월 고려대학교 대학원 졸업(공학석사), 1997년 10월 미국 University of Illinois at Urbana-Champaign 대학원 졸업(공학박사), 1986년 1월~현재: 한국전자통신연구원, 책임연구원, <주관심 분야: SiGe 화합물반도체 소자, Nanotechnology>



閔 奉 基

1996년 2월 충남대학교 공과대학 전자공학과 졸업(공학사), 2000년 2월 포항공과대학교 대학원 전기및전자공학과 졸업(공학석사), 2002년 3월~현재: KAIST 전자전산학과 박사과정, 2000년 3월~현재: 한국전자통신연구원 근무, <주관심 분야: 실리콘 초고주파 소자 및 회로, mm-Wave Application>



宋 泳 周

1993년 2월 서강대학교 전자공학과 졸업, 2000년 5월 SUNY at Buffalo 대학원 졸업(공학박사), 2000년 6월~2001년 4월: 삼성반도체 AMLCD사업부 선임연구원, 2001년 4월~현재: 한국전자통신연구원 선임연구원, <주관심 분야: TFT-LCD, SiGe 화합물반도체 소자, Nanotechnology>



姜 鎭 榮

1975년 2월 서울대학교 문리과대학 졸업(이학사), 1979년 2월 과기원 대학원 졸업(이학석사), 1991년 2월 과기원 박사졸업(이학박사), 1979년 2월~현재: 한국전자통신연구원, 책임연구원, <주관심 분야: SiGe 반도체 소자 및 집적회로>