

교류 입력측 *LCL* 필터 구조 전압형 PWM 컨버터의 설계

盧載錫*, 崔載昊

Design of Voltage Source PWM Converter with AC Input *LCL* Filter

Jae-Seok Noh and Jaeho Choi

요 약

본 논문에서는 전압형 PWM 컨버터의 교류 입력측 *LCL* 필터의 설계기법을 제안한다. 기존의 전압형 PWM 컨버터에서 전원계통으로 흘러 들어가는 스위칭 고조파전류를 억제하기 위해 교류 입력측에 *LCL* 필터를 설치하는 것은 매우 경제적이고 효과적인 방법이다. 필터 커패시터로 스위칭 고조파전류를 흡수하며 공진을 억제하기 위해 수동 댐핑 저항을 이용한다. UPS용의 *LCL* 필터 구조 PWM 컨버터의 설계예시를 보였으며 제안한 설계기법의 타당성을 입증하기 위해 PSIM을 이용한 시뮬레이션을 행하였다.

ABSTRACT

In this paper, a design method of *LCL* filter at the AC input side of a voltage source PWM converter is proposed. Effective method to prevent pollution of the utility caused by high frequency current ripple is to use a AC input *LCL* filter. The *C* elements in the filter provide a low impedance path for the high frequency component, preventing them from entering the utility. The resistors in series with the capacitors are used for damping the resonance in the filter. The design examples are shown and the validity of the proposed design method is verified through the PSIM simulation.

Key Words : *LCL* filter, PWM converter, Modeling, Design

1. 서 론

PWM 컨버터의 2~15[kHz]의 스위칭 주파수에 따른 스위칭 고조파전류는 동일 계통전원에 접속된 EMI에 민감한 타 부하나 장비의 전원장애를 일으키는 요인이 되고 있으며 특히 정격이 수십 kVA에서 수백 kVA의 시스템 설계시에는 스위칭 고조파전류에 의한

*THD*가 매우 중요하게 고려되는 사항이다. 따라서 기존 PWM 컨버터의 교류 입력측 인덕터에 의한 승압 동작 및 전원전류를 정현파화 하는 기본적인 목적 이외에 부가적으로 스위칭 고조파전류를 억제하여 전류의 *THD*를 효과적으로 줄여 전원품질을 향상시키고자 최근에는 전원과 인덕터 사이에 *LC* 필터를 추가적으로 설치하여 PWM 컨버터 입력단을 *LCL* 필터로 구성하고 있다^[1-3]. 그러나 인덕터에 흐르는 전원전류가 전원 전압과 동상으로 제어되는 기존의 PWM 컨버터에서 *LC* 필터가 추가 설치될 때 커패시터로 흐르는 무효전류의 영향으로 전원전류가 진상이 되고 경우에 따라서는 공진 현상이 발생할 수 있는 문제점이 있다. 전원전류가 진상이 되는 문제를 억제하기 위해 전원전류를 직접 검출하여 이로부터 단위역률 제어를 하거나 커패

*충북대학교 전기전자공학부 석사과정 수료

E-mail : jsnoh@power.chungbuk.ac.kr

접수일자 : 2002. 7.25

1차심사 요청일 : 2002. 7.30

심사완료일 : 2002. 9.10

시터에 흐르는 무효전류를 검출하고 이를 능동필터의 경우처럼 전원측에 반대방향으로 주입하여 단위역률 제어를 하는 방법들이 있었다^[4]. 그리고 Blasko는 LC 필터의 공진 문제를 능동적으로 억제하기 위하여 제어기를 이용하였다^[1]. 한편 Svensson, Lindgren 등은 LCL 3차 시스템 상태방정식으로부터 시스템을 모델링하고 디지털제어기에 의해 제어성능을 개선하고자 하였다^[5~6]. 그러나 제어기법에 관한 연구에 앞서 근본적으로 전원전류의 진상문제와 공진 문제를 해결하고 제어가 적절히 되기 위한 가장 경제적이고 효과적인 방법은 최적의 필터를 설계하는 것이다. 불행히도 대부분의 선행 연구들은 앞서 언급한 바와 같이 제어기법에 관한 것이 주를 이루며 LCL 필터의 직접적인 설계에 대해서는 연구가 거의 이루어지지 않았다. 그의 이유는 PWM 컨버터의 교류 입력측 고조파 및 전류제어 특성은 컨버터의 파라미터들이 상호 복합적으로 작용하여 적정 값을 설계하는데 어려움이 있어서 종래에는 경험적인 방법에 의존하여 설계하고 이에 따르는 오차는 제어기로써 극복하고자 하였기 때문이다. 그러나 이상적으로 LC 필터에 의해 커패시터측이 스위칭 고조파전류만 억제하고 기본파전류에 대해서는 크기나 위상의 영향을 미치지 않는다면 설계사양을 만족하는 범위 내에서 PWM 컨버터의 기본적인 동작인 직류 출력전압 제어와 단위역률 제어 이외에 스위칭 고조파 전류 억제도 가능하다.

본 논문에서는 교류 입력측이 인덕터 구조인 기존 PWM 컨버터의 파라미터를 먼저 설계하고 이를 바탕으로 이상적인 경우에 근사한 최적의 LCL 필터를 설계하는 기법을 제시한다. 그리고 본 논문에서는 용어의 통일성을 위해 기존의 교류 입력측이 인덕터만으로 구성된 PWM 컨버터와 구별하여 교류 입력측이 LCL 필터로 구성된 PWM 컨버터를 LCL 필터 구조 PWM 컨버터로 명명한다.

2. PWM 컨버터의 기본동작

그림 1의 PWM 컨버터를 불연속적인 스위칭 함수 d_k^* ($k = 1, 2, 3 \in (1,0)$)로 표현하면 전원 기본주파수 (60Hz) 상태방정식과 스위칭 고조파 상태방정식을 얻을 수 있다.

2.1 기본파 정상상태 해석

시스템의 동작특성을 알 수 있는 기본파 정상상태 해석으로부터 직류 출력전압 V_{dc} 와 교류 인덕턴스 L 을

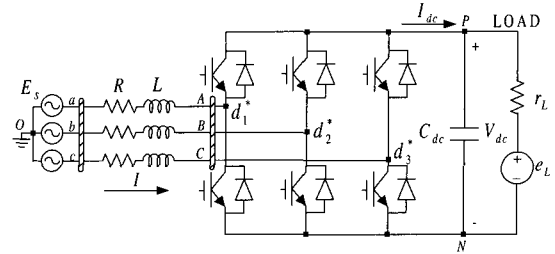


그림 1 전압형 PWM 컨버터
Fig. 1 Voltage source PWM converter

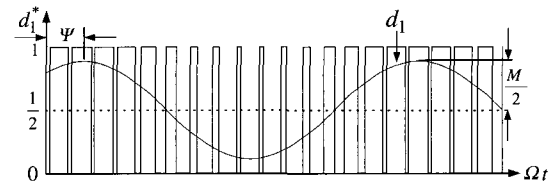


그림 2 a상의 스위칭 함수
Fig. 2 Switching function of phase a

설계한다. 컨버터 입력단 전압이 정현파 PWM으로 제어될 때 d_k^* 의 평균치, 즉 듀티비 d_k 는 그림 2에서 다음과 같이 정상상태로 표현이 가능하다.

$$d_k = \frac{M}{2} \cos \left\{ \Omega t - \Psi - (k-1) \frac{2\pi}{3} \right\} + \frac{1}{2} \quad (1)$$

여기서, M 은 정현파 PWM에서의 크기 변조지수이고 Ψ 는 $\Omega t = 0$ 일 때 최대값을 가지는 전원전압에 대한 d_k 의 지연 위상이다. 즉, Ψ 는 그림 3의 기본파 페이저도에서 나타낸 바와 같이 컨버터 입력단 전압의 위상이다.

기본파 상태방정식을 d_k 로 표현하면 다음과 같다^[7].

$$Z\dot{x} = Ax + Bu \quad (2)$$

여기서

$$x = [i_a \ i_b \ i_c \ v_{dc}]^T \quad (3)$$

$$u = [e_{sa} \ e_{sb} \ e_{sc} \ e_L]^T \quad (4)$$

$$Z = \begin{bmatrix} L & 0 & 0 & 0 \\ 0 & L & 0 & 0 \\ 0 & 0 & L & 0 \\ 0 & 0 & 0 & C_{dc} \end{bmatrix} \quad (5)$$

$$A = \begin{bmatrix} -R & 0 & 0 & -(d_1 - \frac{1}{2}) \\ 0 & -R & 0 & -(d_2 - \frac{1}{2}) \\ 0 & 0 & -R & -(d_3 - \frac{1}{2}) \\ d_1 & d_2 & d_3 & -\frac{1}{r_L} \end{bmatrix} \quad (6)$$

$$B = \begin{bmatrix} 1 & 0 & 0 & 0 \\ 0 & 1 & 0 & 0 \\ 0 & 0 & 1 & 0 \\ 0 & 0 & 0 & 1/r_L \end{bmatrix} \quad (7)$$

그림 3(a)는 PWM 컨버터의 기본과 등가회로이다. 여기서 선로의 누설저항 R 은 인덕터의 리액턴스에 비해 매우 작기 때문에 정상상태 해석에 의한 파라미터 설계시 그 영향이 미비하므로 R 을 생략하기로 하며 시뮬레이션시에만 적용한다. 그리고 전원은 평형 3상 3선의 이상적인 정현파 전압원이라고 가정하여 모든 해석은 a상에 대해서만 수행한다. 그림 3(b)는 정상상태에서 컨버터 교류 입력단의 a상에 대한 페이저도이며 크기는 실효치, 위상은 코사인을 기준으로 한다. 여기서 Φ 는 시스템의 역률이다.

기본과 상태방정식으로부터 전원의 중성점 O 를 기준으로 a상의 컨버터 입력단 전압 V_{pA} 의 페이저 V_{pA} 를 듀티비 d_1 의 제어변수인 M 과 Ψ 로 나타내면 다음과 같다.

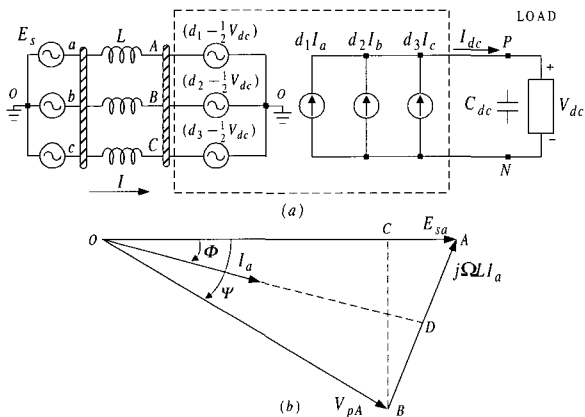


그림 3 기본주파수에서 PWM 컨버터의 모델링
 (a) 기본과 등가회로 (b) 기본과 페이저도
 Fig. 3 Fundamental frequency modeling of PWM converter
 (a) Equivalent circuit (b) Phasor diagram

$$V_{pA} = (d_1 - \frac{1}{2})V_{dc} = \frac{MV_{dc}}{2\sqrt{2}} \angle -\Psi \quad (8)$$

$\angle ABC = \Phi$ 와 식 (8)로부터

$$|\overline{BC}| = \Omega L I_a \cos \Phi = \frac{MV_{dc}}{2\sqrt{2}} \sin \Psi \quad (9)$$

따라서 a상 전류 또한 M 과 Ψ 로 나타내면 다음과 같다.

$$I_a = \frac{MV_{dc} \sin \Psi}{2\sqrt{2}\Omega L \cos \Phi} \quad (10)$$

2.2 Ψ , M 의 제어범위와 V_{dc} , L 의 설계

역률 Φ , 직류 출력전압 V_{dc} , 그리고 교류 입력전류 I_a 를 제어변수인 M 과 Ψ 로 나타내면 시스템이 단위역률 및 원하는 직류 출력전압으로 제어될 때 M 과 Ψ 의 제어범위 설정과 경제적인 관점에서 V_{dc} 와 L 을 설계할 수 있다. 그림 3(b)에서 Φ 는 다음과 같이 표현 할 수 있다.

$$\Phi = \tan^{-1} \frac{|\overline{AC}|}{|\overline{BC}|} = \tan^{-1} \left(\frac{E_{sa} - \frac{MV_{dc}}{2\sqrt{2}} \cos \Psi}{\frac{MV_{dc}}{2\sqrt{2}} \sin \Psi} \right) \quad (11)$$

단위역률로 운전될 때 V_{dc} 는 다음과 같다.

$$V_{dc} = \frac{2\sqrt{2}E_{sa}}{M \cos \Psi} \quad (12)$$

식 (10)으로부터 이 때의 교류 입력전류는 다음과 같다.

$$I_a = \frac{MV_{dc}}{2\sqrt{2}\Omega L} \sin \Psi \quad (13)$$

또는 식 (12)를 식 (13)에 대입하면 다음과 같다.

$$I_a = \frac{E_{sa}}{\Omega L} \tan \Psi \quad (14)$$

식 (14)로부터 인덕터의 피상전력은 다음과 같다.

$$S_L = I_a^2 \Omega L = \frac{E_{sa}^2}{\Omega L} \tan^2 \Psi \quad (15)$$

식 (14)와 식 (15)로부터 전원의 피상전력을 기준으로 S_L 을 P.U.(Per Unit)단위로 나타내면 다음과 같다.

$$S_L [P.U.] = \frac{S_L}{E_{sa} I_a} = \tan \psi = \frac{|AC|}{|BC|} \quad (16)$$

이 식으로부터 ψ 가 클수록 인덕터의 용량이 커져야 됨을 알 수 있다. 실제 시스템에서는 인덕터의 용량과 부피를 줄이기 위해 $S_L[P.U.]$ 는 0.1~0.3정도가 적당하며 이때의 ψ 는 5.7~16.7[°]이다. ψ 가 결정되고 나면 식 (12)로부터 V_{dc} 는 M 에 반비례하여 결정된다. 입력 전류를 정현파로 유지시키는 선형영역에서 $M \leq 1$ 이므로 V_{dc} 의 최소값 V_{dmin} 은 다음과 같다.

$$V_{dmin} = \frac{2\sqrt{2} E_{sa}}{\cos \psi} \quad \text{at } M = 1 \quad (17)$$

V_{dc} 가 가변 직류전압을 출력하는 DC초퍼의 입력 직류전압이나 가변전압 가변주파수를 요구하는 교류 전동기 구동용 인버터의 입력 직류전압으로 사용될 경우에는 단지 전압링크 역할만 하므로 시스템의 원활한 동작을 위해서 V_{dc} 를 최소 10[%]이상 V_{dmin} 보다 높게 설정된다.

그러나 본 논문에서는 UPS의 AC/DC용으로 PWM 컨버터를 설계하였으며 이 경우에는 배터리의 플로팅 전압을 고려하여 이보다 좀 더 높게 설정하는 것이 일반적이다.

ψ 와 V_{dc} 가 결정된 후 식 (12)에 의해서는 M 을 구할 수 있고 식 (14)에 의해서는 L 을 구할 수 있으며 각각 다음과 같다.

$$M = \frac{2\sqrt{2} E_{sa}}{V_{dc} \cos \psi} \quad (18)$$

$$L = \frac{E_{sa}}{\Omega I_a} \tan \psi \quad (19)$$

2.3 시스템 설계예시

직류 출력전압 V_{dc} 1000[V], 교류 선간전압 E_{sLL} 440[V], 용량 200[kVA]의 단위역률로 운전되는 UPS용 3상 전압형 PWM 컨버터의 설계는 다음 순서와 같다.

1. $S_L[P.U.] = 0.1995$ 로 설정한다.
2. 식 (16)으로부터 $\psi = \tan^{-1} S_L[P.U.]$ 이므로 $\psi = 11^\circ$ 이다.

3. 식 (18)로부터 $M = \frac{2\sqrt{2} E_{sa}}{V_{dc} \cos \psi} = 0.73$ 이다.

4. 식 (19)에서 $L = \frac{E_{sa}}{\Omega I_a} \tan \psi = 0.5$ [mH]이다.

여기서, $I_a = 262.4$ [A]이며 V_{pA} 의 크기 $|V_{pA}|$ 는 식

$$(8)로부터 $|V_{pA}| = \frac{MV_{dc}}{2\sqrt{2}} = 258.1$ [V]이다.$$

스위칭 주파수 F_s 와 직류 커패시턴스 C_{dc} 는 고조파 정상상태 해석으로부터 구할 수 있다^[7]. L 이 먼저 설계되고 난 후 F_s 에 의해 스위칭 리플이 결정된다. 본 시스템에서는 직류 출력전압이 일정하다고 가정했을 때 교류 입력전류의 THD 즉, THD_i 가 3[%]이하인 임의의 사용자 설계조건을 만족시키는 F_s 는 6.9[kHz]이다. 또한 교류 입력전류를 스위칭 고조파가 존재하지 않는 완전한 정현파 전류라 가정할 때 직류 출력전압의 변동치 V_{dcr} 이 1[V]이하인 사용자 설계조건을 만족시키는 C_{dc} 는 5800[uF]이다.

3. LCL 필터

앞서 설계된 PWM 컨버터 교류 입력측의 L 값을 전 원등가 인덕턴스 L_s 와 컨버터 입력단 인덕턴스 L_x 로 나누고 그 사이에 병렬로 커패시터 C_f 와 저항 R_f 를 추가적으로 설치하여 LCL 필터를 구성한다. 여기서 R_f 는 공진을 수동으로 억제하기 위한 댐핑저항이며 대부분의 경우 $R_f \gg R_x, R_s$ 이고 또한 기본주파수에서 C_f 의 리액턴스가 R_f 에 비해 매우 크다.

3.1 전달함수

그림 4(a)는 LCL 필터 구조 PWM 컨버터 교류 입력단의 기본파 등가회로이며 페이지도는 그림 4(b)와 같다. 2개의 전압원이 존재하므로 중첩의 원리를 적용하여 전류의 전달함수를 구하면 각각 다음과 같다.

$$H_1(S) |_{V_{pA}=0} = \frac{I_{sa1}}{I_{xa1}} = \frac{S^2 + 2\xi_1 \omega_{n1} S + \omega_{n1}^2}{2\xi_1 \omega_{n1} S + \omega_{n1}^2} \quad (20)$$

$$H_2(S) |_{E_{sa}=0} = \frac{I_{sa2}}{I_{xa2}} = \frac{2\xi_2 \omega_{n2} S + \omega_{n2}^2}{S^2 + 2\xi_2 \omega_{n2} S + \omega_{n2}^2} \quad (21)$$

여기서, I_{sa} 와 I_{xa} 는 각각 L_s 와 L_x 에 흐르는 전류이고 절점주파수 ω_n 과 댐핑계수 ξ 는 다음과 같다.

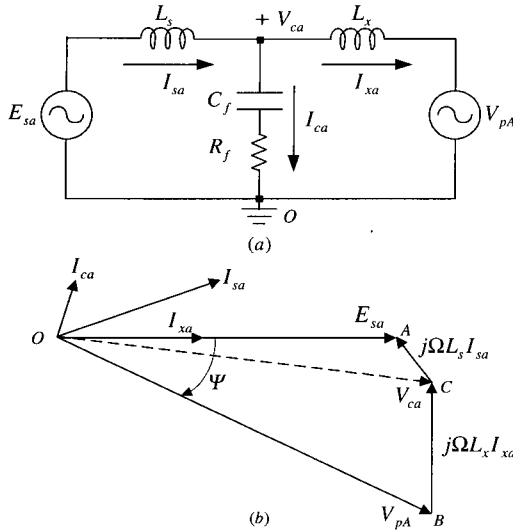


그림 4 LCL 필터 구조 PWM 컨버터의 교류 입력단
 (a) 기본파 등가회로 (b) 기본파 페이저도
 Fig. 4 AC input side of the LCL filter PWM converter
 (a) Fundamental frequency equivalent circuit
 (b) Fundamental frequency phasor diagram

$$w_{n1} = \frac{1}{\sqrt{L_x C_f}}, \quad \zeta_1 = \frac{R_f}{2} \sqrt{\frac{C_f}{L_x}} \quad (22)$$

$$w_{n2} = \frac{1}{\sqrt{L_s C_f}}, \quad \zeta_2 = \frac{R_f}{2} \sqrt{\frac{C_f}{L_s}} \quad (23)$$

그리고 고조파 등가회로는 E_{sa} 가 0인 기본파 등가회로의 형태와 동일하므로 전달함수는 $H_2(S)$ 와 같다.

3.2 설계조건

추가된 LC 필터가 기본파전류에 대해서는 크기나 위상의 영향을 미치지 않고 스위칭 고조파전류만 억제하는 이상적인 경우의 전달함수는 각각 다음과 같다.

$$H_1(jw_e) = H_2(jw_e) = 1 \angle 0^\circ \quad (23)$$

$$H_2(jw_s) = 0 \angle 0^\circ \quad (24)$$

여기서, w_e 는 기본 각주파수이고 w_s 는 스위칭 각주파수이다. 실제 시스템에서는 다음과 같은 설계조건을 만족하는 최적의 파라미터를 설계하며 설계사양이 엄격하여 전달함수의 크기만 고려하고 위상에 의한 영향은 고려하지 않기로 한다.

- 조건 1. $1/a \leq |H_1(jw_e)|$
- 조건 2. $|H_2(jw_e)| \leq a$
- 조건 3. $|H_2(jw_s)| \leq b$

여기서, $a \geq 1$ 이고 $0 \leq b \leq 1$ 이다. a 는 $H_2(jw)$ 가 2차 LPF 이므로 그림 5에서 w_{n2} 와 ζ_2 가 작을 때 공진에 의한 영향으로 w_e 에서 $|H_2(jw_e)|$ 가 증대될 경우 즉, 기본파 성분의 I_{sa} 가 커패시터의 영향으로 인해 I_{xa} 보다 커질 경우 이에 대한 허용치이다. $1/a$ 는 $H_1(jw)$ 가 2차 HPF 이므로 $H_2(jw)$ 와는 반대로 w_{n1} 과 ζ_1 이 작을 때 공진에 의한 영향으로 $|H_1(jw_e)|$ 가 작아질 경우 이의 허용치이다. b 는 스위칭 고조파전류의 감쇄량으로 I_{sa} 의 THD 즉, THD_{is} 를 결정한다. a 가 1일 경우는 기본파에서 I_{sa} 와 I_{xa} 의 크기가 동일함을 의미하고 b 가 0일 경우는 I_{sa} 가 스위칭 성분이 없는 순수한 정현파 전류를 의미한다. 따라서 a 가 1에 가깝고 b 가 0에 가까울수록 설계사양이 엄격하게 되어 이상적인 경우에 근접한다.

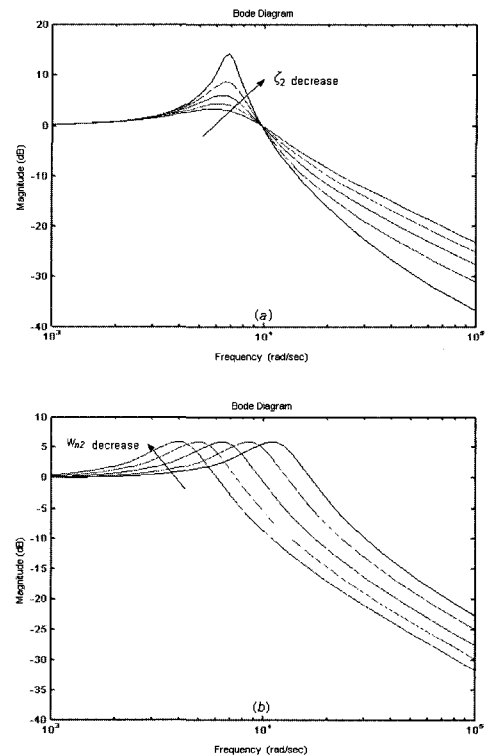


그림 5 $H_2(S)$ 의 크기 보드선도
 (a) w_{n2} 가 일정할 때 (b) ζ_2 가 일정할 때
 Fig. 5 Bode plot of $H_2(S)$
 (a) when w_{n2} is constant
 (b) when ζ_2 is constant

3.3 설계순서

앞서 설계된 L 을 L_s 와 L_x 로 나누면 L_x 가 L 보다 작기 때문에 동일한 스위칭 주파수에서 LCL 필터 구조 PWM 컨버터에서 I_{xa} 의 스위칭 고조파 성분이 기존 PWM 컨버터의 L 에 흐르는 전류 I_a 의 스위칭 리플 성분보다 커진다. 따라서 L_x 가 작게 설정되면 상대적으로 I_{xa} 의 THD 즉, THD_{ix} 가 증가하기 때문에 2차 LPF인 L_s, C_f 에 의해 필터링을 하더라도 L_x 가 너무 작게 설정되었을 때는 비록 LCL 필터 구조이지만 교류 입력측이 L 구조인 기존 PWM 컨버터의 THD_i 보다 더 작은 THD_{is} 를 기대하기가 어렵다. 또한 THD_{ix} 가 증가하면 고조파 정상상태 해석에서, 특히 직류 출력 전압 리플 해석시에 입력전류가 완전한 정현파라는 가정을 더 이상 적용할 수가 없으며 직류 출력전압의 리플을 증가시키게 된다. 따라서 위의 사항을 고려하여 본 연구에서는 필터링의 효과를 충분히 얻고 입력전류가 순수한 정현파라는 가정이 타당하기 위해 앞서 THD_i 가 3[%]이하일 때 THD_{ix} 가 5[%]이하가 되도록 L_x 를 설계하며 설계순서는 다음과 같다. 그리고 그림 6은 설계순서도이다.

1. 조건 3의 전류 전달함수로부터 스위칭 주파수에서의 임피던스 크기 관계식은 전류 분배법칙에 의해 $|Z_f(j\omega_s)| \leq b \cdot \{Z_s(j\omega_s) + Z_f(j\omega_s)\}$ 이다. b 가 매우 작을 때 $|Z_f(j\omega_s)| \ll \{Z_s(j\omega_s)\}$ 이므로 $|Z_f(j\omega_s)|$ 와 $|Z_s(j\omega_s)|$ 의 병렬 등가임피던스의 크기는 $|Z_f(j\omega_s)|$ 이고 또한 $|Z_f(j\omega_s)| \ll |Z_x(j\omega_s)|$ 이므로 스위칭 주파수에서 교류 입력측에서 바라본 LCL 필터의 등가 임피던스 크기는 근사적으로 $|Z_x(j\omega_s)|$ 이다. 기존의 PWM 컨버터 설계에서 교류 입력측 L 이 먼저 설계되어 일정한 값을 가질 때 스위칭 주파수 F_s 에 반비례하여 THD_i 가 결정되었다. 이와 반대로 만일 스위칭 주파수가 먼저 결정되어 일정하다면 교류 입력측 L 에 반비례하여 THD_i 를 결정할 수도 있다. 따라서 기존 PWM 컨버터와 동일한 스위칭 주파수를 가지는 LCL 필터 구조 PWM 컨버터에서 THD_{ix} 조건을 만족하는 L_x 는 다음과 같이 결정된다.

$$L_x \approx L \cdot \frac{THD_i}{THD_{ix}} \quad (25)$$

2. a 가 1에 가까울수록 기본주파수에서 Z_f 의 영향이 작으므로 L_x 가 결정된 후 L_s 는 근사적으로 다음과 같이 구할 수 있다.

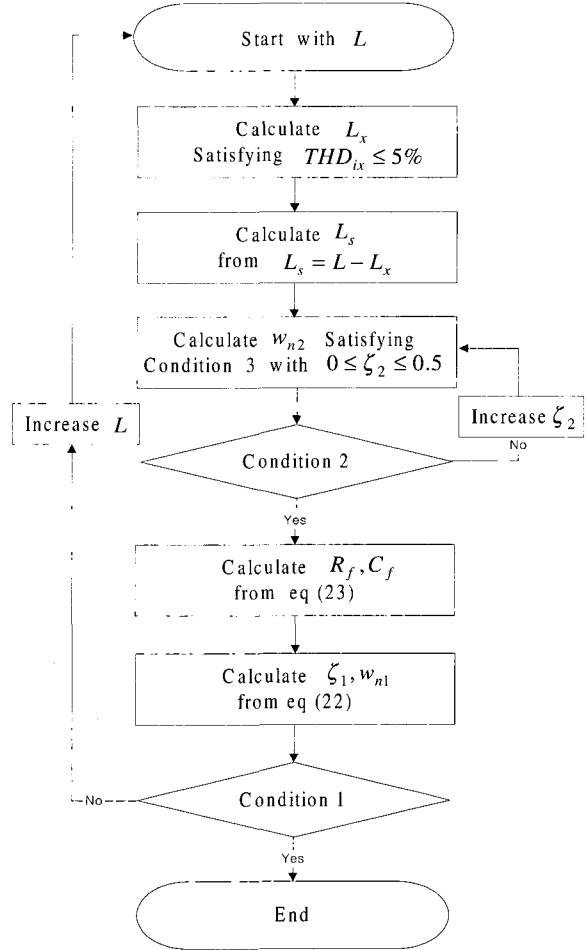


그림 6 LCL 필터 설계순서도
Fig. 6 Flowchart for designing the LCL filter

$$L_s \approx L - L_x \quad (26)$$

3. 식 (21)과 같이 분모에 영점($2\zeta_2/w_{r2}$)이 존재하는 경우에 영점은 스위칭 주파수에서 $H_2(j\omega_s)$ 의 이득을 증가시켜 스위칭 고조파 억제력을 감소시키므로 될 수 있는 한 높은 주파수에 위치시키는 것이 유리하다. 이는 결과적으로 $0 \leq \zeta_2 \leq 0.5$ 범위의 값이 타당함을 의미한다. $0 \leq \zeta_2 \leq 0.5$ 범위의 ζ_2 에 대응하여 조건 3을 만족하는 w_{r2} 의 범위를 구할 수 있다. ζ_2 가 작을수록 조건 3을 만족하는 w_{r2} 가 증가하므로 동일한 고조파 억제조건에서 필터의 용량을 줄일 수 있다. 따라서 초기 ζ_2 를 작게 설정하는 것이 유리하다.

4. w_{n2}, ζ_2 로부터 조건 2의 만족 여부를 알아본다. 만일 만족하지 않는다면 이는 앞 단계에서 초기 ζ_2 가 너무 작게 설정되었기 때문이여 이때는 ζ_2 를 증가시킨다.
5. 식 (23)으로부터 C_f, R_f 를 구한다.
6. 식 (22)로부터 w_{n1}, ζ_1 을 구한다.
7. w_{n1}, ζ_1 으로부터 조건 1의 만족여부를 알아본다. 만일 이를 만족하지 못하면 $THD_{ix} \leq 5\%$ 조건을 만족하기 위해서 L_x 가 너무 큰 것으로 설정되어 상대적으로 L_s 가 작아져서 식 (22)에서 w_{n1} 을 만족하는 C_f 가 크게되어 비록 조건 2와 조건 3을 만족하더라도 기본주파수에서 Z_f 의 영향을 무시할 수 없기 때문에 전원전류의 위상이 전원전압보다 앞서게 된다. 이럴 경우에는 L 을 키워 처음부터 다시 반복 계산한다. 이는 L 을 키우면 상대적으로 L_s 가 증가하므로 조건 1을 만족시킬 수 있기 때문이다.

실제로 L_s 는 변압기와 선로의 인덕턴스에 의한 전원등가 인덕턴스이므로 이는 설계하는 값이 아니고 이미 정해져 있는 값이지만 본 연구에서는 필터설계의 일반적인 해를 구하기 위해 L_s 를 설계한다. 실제의 전원등가 인덕턴스 L_s' 이 설계한 L_s 보다 작을 경우에는 전원측에 직렬로 인덕터를 삽입하고 L_s' 이 L_s 보다 클 경우에는 $0.3[P.U.]$ 이하의 $S_L[P.U.]$ 의 범위내에서 L 을 증가시키면 이때 L_s 도 이에 비례적으로 증가하므로 L_s 가 L_s' 와 같을 때까지 L 을 계속 증가시켜 초기 설계된 L 보다 크도록 한다. 그러나 L 이 증가하면 동일한 THD_i 조건을 만족시키기 위해서 스위칭 주파수를 높여야 한다.

3.4 설계예시

a 가 1.01이고 b 가 0.1이며 그리고 $THD_{ix} \leq 5\%$ 인 사용자 설계사양을 만족하는 파라미터 설계는 2.3절을 참고하여 다음순서에 따른다.

1. 2.4절에서 $THD_i \leq 3\%$ 를 만족하는 L 은 0.5[mH]이므로 $THD_{ix} \leq 5\%$ 를 만족하는 L_x 는 식 (25)로부터 $L_x = L \cdot 3/5 = 0.3[mH]$ 이다.
2. 식 (26)으로부터 $L_s = L - L_x = 0.2[mH]$ 이다.
3. $\zeta_2 = 0.2$ 일 때 식 (21)로부터 조건 3을 만족하는 w_{n2} 범위는 9185[rad/sec]이하이다.
4. $\zeta_2 = 0.2, w_{n2} = 9185[rad/sec]$ 일 때 $|H_2(jw_e)|$ 가 1.002이므로 조건 2 또한 만족시킨다.
5. 식 (23)으로부터 C_f, R_f 는 다음과 같다.

표 1 설계사양을 만족하는 파라미터 값들

Table 1 Parameter Values satisfying the design specifications

ζ_2	w_{n2} [rad/sec]	R_f [Ω]	C_f [μF]	ζ_1	w_{n1} [rad/sec]
0.1	11858	0.47	36	0.08	9623
0.2	9158	0.73	60	0.16	7453
0.3	6849	0.82	107	0.24	5581
0.4	5300	0.85	178	0.33	4327
0.5	4293	0.86	271	0.41	3507

$$C_f = \frac{1}{L_s w_{n2}^2} = 60[\mu F],$$

$$R_f = 2\zeta_2 \sqrt{\frac{L_s}{C_f}} = 0.73[\Omega]$$

6. 식 (22)로부터 $w_{n1} = 7453[rad/sec], \zeta_1 = 0.16$ 이다.

7. w_{n1}, ζ_1 을 식 (20)에 대입하면 $|H_1(jw_e)|$ 이 0.997이 되어 조건 1을 만족시켜 파라미터 설계가 끝난다.

$0 \leq \zeta_2 \leq 0.5$ 범위 내에서 설계사양을 만족하는 파라미터 값들은 표 1과 같다.

4. 시뮬레이션

직류 출력전압 V_{dc} 1000[V], 입력 교류 선간전압 E_{sLL} 440[V], 용량 200[kVA]의 단위역률로 운전되는 UPS용 LCL 필터 구조 전압형 PWM 컨버터의 시뮬레이션에 이용된 파라미터 값들은 2.3절과 3.4절에서 설계되었으며 표 2와 같다.

그림 7의 전체시스템 회로에서 스위칭 주기의 지연 보상 또는 진상 역률 조정을 위한 지령치 전류의 가변 위상 θ_c 를 전원전압의 위상보다 $\tan^{-1}(\Omega/F_s)[^\circ]$ 만큼 진상이 되도록 예측제어를 하게 되면 자동적으로 단위역률 운전이 되어 전압제어기 하나만 구성하면 되므로 시스템의 동특성이 빠르고 구현이 쉬운 장점이 있다^[7].

표 2 시뮬레이션에 사용된 시스템 파라미터

Table 2 System parameter values for simulation

Parameter	Value	Parameter	Value
Power	200[kVA]	V_{dc}	1000[V]
E_{sLL}	440[Vrms]	L, R	0.5[mH], 0.12[Ω]
Ω	377[rad/sec]	L_s, R_s	0.2[mH], 0.048[Ω]
F_s	6900[Hz]	L_x, R_x	0.3[mH], 0.072[Ω]
C_{dc}	5800[μF]	C_f, R_f	60[μF], 0.73[Ω]

그림 8은 정상상태에서 PWM 컨버터 a상의 전원전압 E_{sa} , 3%의 THD_i 인 전원전류 I_a , 그리고 컨버터 입력단 전압 V_{pA} 의 파형이다.

그림 9는 정상상태에서 LCL 필터 구조 PWM 컨버터에 흐르는 I_{sa} 와 I_{xa} 의 파형이다. 커패시터전류의 기본파 성분인 I_{ca} 는 I_{xa} 의 기본파 성분 I_{xat} 의 약 1[%] 정도가 되어 a 가 1.01인 기본파에 대한 설계사양을 만족하므로 I_{sa} 는 전원전압 E_{sa} 와 거의 동상임을 알 수 있다. 그리고 I_{ca} 와 R_f 가 매우 작기 때문에 댐핑저항 R_f 에 의한 손실은 작다. I_{xa} 의 스위칭 고조파전류 I_{xah} 와 I_{sa} 의 스위칭 고조파전류 I_{sah} 를 I_{sa} 에 대해 주파수영역에서 정규화 시킨 그림 10에서 THD_{ix} 는 약 5[%]이며 THD_{is} 는 약 0.5[%]가 되어 b 가 0.1인 스위칭 고조파에 대한 설계사양을 만족시킴을 알 수 있다.

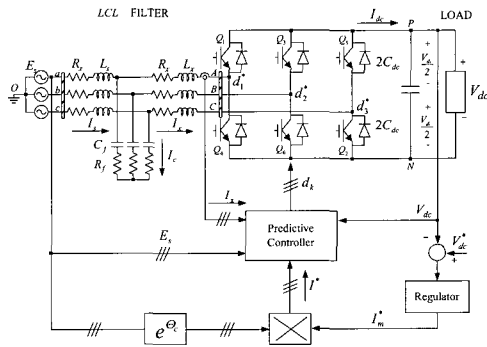


그림 7 시스템 블록 다이어그램
Fig. 7 System block diagram

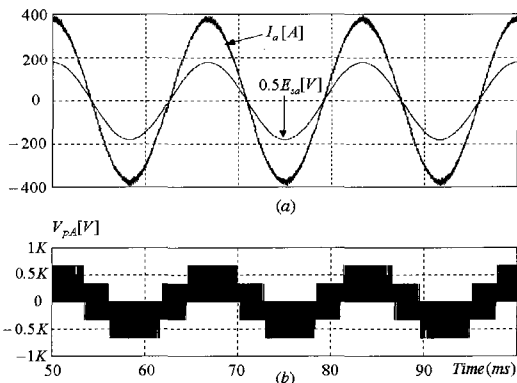


그림 8 PWM 컨버터의 정상상태 파형
(a) 전원전압과 전원전류
(b) 컨버터 입력단 전압
Fig. 8 Steady state waveform of the PWM converter
(a) AC source voltage and current
(b) Converter input voltage

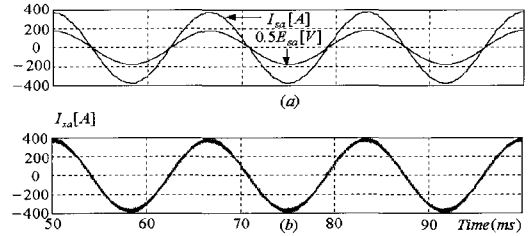


그림 9 LCL 필터 구조 PWM 컨버터의 정상상태 파형
(a) 전원전압과 전원전류
(b) 컨버터 입력단 전류
Fig. 9 Steady state waveform of the LCL filter PWM converter
(a) Source voltage and current
(b) Converter input current

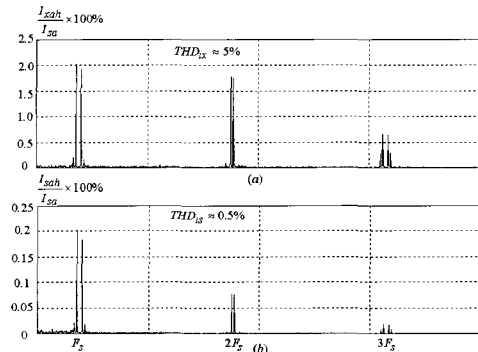


그림 10 LCL 필터 구조 PWM 컨버터의 주파수 영역에서 정규화된 스위칭 고조파전류
(a) 컨버터 입력전류의 고조파 스펙트럼
(b) 전원전류의 고조파 스펙트럼
Fig. 10 Switching harmonic current of the LCL filter PWM converter
(a) Harmonic spectrum of the converter input current
(b) Harmonic spectrum of the AC input current

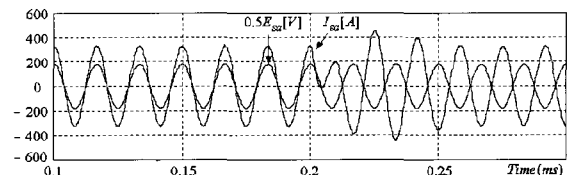


그림 11 LCL 필터 구조 PWM 컨버터의 정격 정류모드에서 회생모드 전환시 동특성 응답
Fig. 11 Dynamic response of the LCL filter converter for Load change from rated rectifying current to rated regenerating current

그림 11은 *LCL* 필터구조 PWM 컨버터가 정류 동작영역에서 운전되어 부하 정격전류 I_{dc} 가 흐르고 있는 상태에서 0.2초시에 부하변동에 의해 회생 동작영역에서의 정격부하전류 $-I_{dc}$ 로 전환될 때의 시스템의 동특성을 나타내는 것으로 약 4주기 이내에 V_{dc} 와 I_{sa} 가 정상상태로 됨을 알 수 있다.

5. 결 론

본 논문에서는 교류 입력측이 인덕터 구조인 기존의 전압형 PWM 컨버터에서 전원계통으로 흘러 들어가는 스위칭 고조파전류에 의해 전원품질이 저하되는 문제점을 해결하고자 새로이 사용되는 *LCL* 필터 구조 PWM 컨버터의 설계기법을 제시하였다. 먼저 PWM 컨버터에서 L 의 피상전력 $S_L[P.U.]$ 가 0.1~0.3 범위를 만족하도록 L 을 설계한 후 적절한 사용자 설계사양($a = 1.01, b = 0.1$)을 만족하는 범위 내에서 컨버터 입력단의 스위칭 고조파전류는 컨버터 입력단의 10[%]이하로 현저히 줄이고 커패시터 필터에 의한 전원전류의 증대는 1[%]이하가 되도록 함으로써 경제적이고도 효과적으로 전원품질을 향상시킬 수 있었다. 위의 설계사양에 따른 설계순서는 첫째, 전원 등가 인덕턴스 L_s 와 컨버터 입력단 인덕턴스 L_a 의 비율은 2 : 3 으로서 둘째, 댐핑계수 ζ_2 는 0.5이하로 하고 셋째, 절점 주파수 w_{n2} 는 ζ_2 에 의존하여 스위칭 각주파수 w_s 의 0.1~0.3배가 되게 설계한다.

UPS용 200[kVA] 3상 *LCL* 필터 구조 PWM 컨버터의 전체시스템을 설계하고 시뮬레이션 행하여 제안한 설계기법의 타당성을 입증하였다.

참 고 문 헌

[1] V. Blasko and V. Kaura, "A Novel Control to Actively Damp Resonance in Input LC filter of a Three-Phase Voltage Source Converter", IEEE Trans. on Ind. Appl., Vol. 33, No. 2, pp. 542~550, March/April 1997.
 [2] W.A. Hill and S.C. Kapoor, "Effect of Two-Level PWM Sources On Plant Power System Harmonics", IEEE-IAS '98 Rec., pp. 1300~1306, 1998.

[3] M. Liserre, F. Blaabjerg, and S. Hansen, "Design and Control of an LCL-filter based Three-phase Active Rectifier", IEEE-IAS '01 Rec., pp. 299~307, 2001.
 [4] E. Kim, K. Joe, Y. Kang, K. Suh, S. Kwon, and H. Lee, "Three Phase PWM AC/DC Converter with Leading Current Compensation Control", ICPE '95 Rec., pp. 319~324, 1995.
 [5] M. Lindgren and J. Svensson, "Control of a voltage-source converter connected to the grid through an LCL-filter-application to active filtering", IEEE PESC '98 Rec., Vol. 1, pp. 229~235, 1998.
 [6] M. Lindgren, "Feed forward-time efficient control of a voltage source converter connected to the grid by a lowpass filters", IEEE-PESC '95 Rec., pp. 1028~1032, 1995.
 [7] R. Wu, S.B. Dewan, and G.R. Slemon, "Analysis of a PWM ac to dc Voltage Source Converter under the Predicted Current Control with a Fixed Switching Frequency", IEEE Trans. on Ind. Appl., Vol. 27, No. 4, pp. 756~764, July/August 1991.

저 자 소 개



노재석(盧載錫)

1974년 2월 18일생. 2000년 충북대 전기전자공학부 졸업. 2002년 동 대학원 전기공학과 졸업(석사).



최재호(崔載昊)

1955년 9월 27일생. 1979년 서울대 전기공학과 졸업. 1981년 동 대학원 전기공학과 졸업(석사). 1989년 동 대학원 전기공학과 졸업(박사). 1981년~1983년 중경공업전문대학 전자과 전임강사. 1983년~2002년 현재 충북대학교 전기전자공학부 교수. 1993년~1994년, 1997년~1998년 University of Toronto (Visiting Professor). 당 학회 편집이사