

論文2002-39SP-1-10

# 소프트웨어 라디오 수신기의 구현을 위한 효율적인 Programmable Down Converter 설계

## (An Efficient Design of Programmable Down Converter for Software Radio)

郭承炫, 金在錫

(Seung Hyun Kwak and Jae Seok Kim)

### 요 약

본 논문에서는 소프트웨어 라디오 수신기의 programmable down converter(PDC) 구현을 위한 효율적인 데시메이션 필터 구조를 제안한다. 제안된 데시메이션 필터는 개선된 cascaded integrator-comb(CIC) 필터, cascaded comb, modified halfband 필터 및 halfband 필터, 프로그램 가능한 FIR 필터로 이루어져 있다. 새롭게 제안된 구조는 보상필터를 사용하여 CIC 필터의 통과대역 주파수 감쇠를 보완하고 aliasing 억제 능력을 높여, CIC 필터에서 더욱 많은 데시메이션을 담당하도록 설계되었다. 또한 CIC의 보상필터로 인해 cascaded comb 및 modified halfband 필터를 사용 가능토록 하였다. 이러한 구조는 곱셈기가 필요 없기 때문에 연산량을 줄일 수 있고, FIR 필터의 계수를 줄일 수 있다. 실제 구현에서는 기존의 해리스사의 하드웨어에 비해, 곱셈 연산시 연산자 개수는 약 20%, 연산량은 약 50%의 복잡도를 줄일 수 있었다.

### Abstract

This paper proposes an efficient decimation filter structure in programmable down converter for software radio. The decimation filter consists of the cascaded integrator-comb(CIC) filter, a compensation filter for CIC, cascaded comb and modified halfband filters, and programmable FIR filter. Since the compensation filter is used in CIC, the passband drooping is compensated and stopband attenuation is improved. Therefore the more decimation can be implemented in CIC filter. The compensation filter in CIC reduced the computational complexity of other decimation filters and the coefficients of PFIR, thereby achieving a significant hardware reduction over existing approaches. We can reduce the multiply operator by 20% in hardware and operation by 50% as compared with PDC of Harris.

### I. 서 론

궁극적인 소프트웨어 라디오의 목표는 최소의 아날

로그 요소를 사용하기 위하여 1차 로컬 오실레이터를 거치지 않고 바로 RF신호가 ADC에 의해서 디지털 신호로 변환된 후, 디지털 다운 컨버터를 이용하여 신호가 처리되어지는 개념을 말한다<sup>[1]</sup>.

\* 正會員, 三星電子(株)

(Telecom Systems Division)

\*\* 正會員, 延世大學校 電氣電子工學科

(Electrical & Electronic Eng., Yonsei University)

接受日字:2001年1月31日, 수정완료일:2001年10月22日

그러나 이러한 기술은 고속의 ADC 기술을 필요로 하며 디지털 다운컨버전을 처리하기 위한 고속의 DSP 기술을 필요로 하기 때문에 현재의 기술로는 구현하기가 거의 불가능하다. 따라서 그림 1과 같이 로컬 오실레이터를 사용하여 1차 중간주파수로 주파수를 떨어뜨

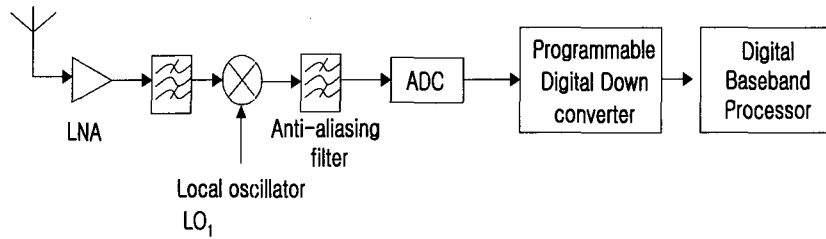


그림 1. 소프트웨어 라디오 수신기의 개념 블록도

Fig. 1. The conceptual diagram of software radio receiver.

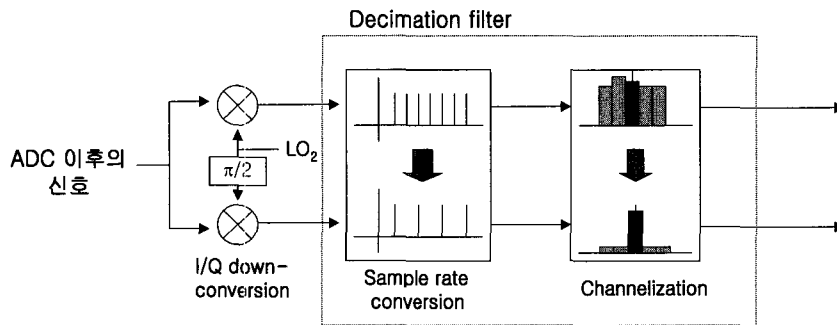


그림 2. Software radio에서의 digital down converter 기능

Fig. 2. The functional diagram of digital down converter in SR.

린 후 ADC를 거치는 기술이 현실적인 방법으로 제안되고 있다<sup>[1~3]</sup>.

Programmable down converter(PDC)는 그림 2에서 보여주는 것처럼 digital local oscillator를 사용한 down mixer 부분과 데시메이션 필터로 구성된다. 그리고 데시메이션 필터는 sampling rate converter와 채널 선택기의 기능으로 이루어져 있다. 따라서 PDC는 ADC 이후의 RF 또는 IF 신호들을 기저대역으로 떨어뜨리고 채널을 분리해내는 역할을 감당한다.

이때 각 통신 시스템마다 요구되는 주파수의 대역폭이 다르기 때문에 요구되는 표본화율(sampling rate)도 각각 다르다. 이러한 표본화율은 기저대역의 심볼 전송율(symbol rate) 또는 칩 전송율(chip rate)과 다르기 때문에 이러한 두 개의 전송률을 일치시켜줄 필요가 있다. 따라서 이러한 불일치를 해결하기 위하여 전송률 변환이 필요한데 이를 sampling rate conversion(SRC)이라고 부른다<sup>[1]</sup>. 일반적으로 이러한 SRC는 데시메이션 필터(decimation filter)를 사용하여 구현한다. 데시메이션 비율(decimation ratio)은 각 통신 시스템마다 상이하게 요구되기 때문에, 프로그램이 가능한 필터가 요구된다. 일반적으로 데시메이션을 수행하면 aliasing

이 일어나기 때문에 이를 방지하기 위해 필터링을 해주어야하는데 소프트웨어 라디오 수신기를 구성하기 위해 일반적으로 가장 적합한 필터는 cascaded integrator-comb (CIC) 필터라고 평가되고 있다<sup>[1]</sup>.

CIC 필터는 Hogenauer에 의해 제안된 필터로<sup>[4]</sup>, 곱셈기가 필요 없는 구조로 되어있으며 파라미터에 의해 데시메이션 비율을 변화시킬 수 있고, 데시메이션에 의해 발생하는 aliasing을 효과적으로 억제할 수 있다. 그러나 통과대역(passband)에서 고주파수의 감쇠(droop)가 급격히 일어난다는 단점을 가지고 있다<sup>[5]</sup>. 따라서 협대역에서는 좋은 특성을 가지나 광대역에서는 고주파 성분이 감쇠되는 현상이 일어난다.

이러한 단점들을 해결하기 위해 지금까지 제안된 방법으로는 해리스사에서 제안한 방법이 주로 사용되고 있는데, 이는 CIC 필터로 적은 수의 데시메이션을 수행한 후 halfband 필터를 통해 2n의 데시메이션을 수행하는 방법이다<sup>[6]</sup>. 이 방식은 halfband 필터에서 많은 연산량을 필요로 한다는 단점이 있다. 이러한 종류의 보조 필터들을 사용하는 방법을 취하면서 CIC 필터 자체의 성능을 개선시킨 방법으로 sharpened CIC 방식이 있다<sup>[5]</sup>. 이 방식은 통과대역의 고주파 성분 감쇠를

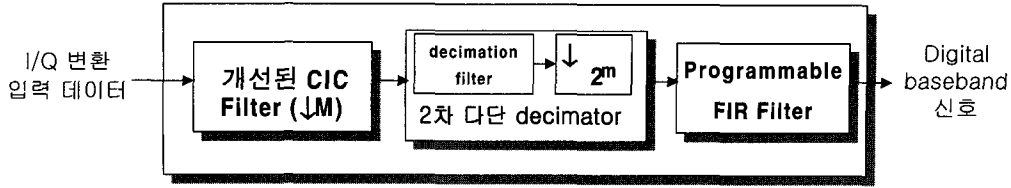


그림 3. 전체적인 필터 블록도  
Fig. 3. Block diagram of decimation filter.

어느 정도 줄였으나 여전히 고정된 halfband 필터를 사용하고 있으며, CIC 필터를 조합한 sharpened CIC 필터는 CIC 필터에 비해 많은 연산량 및 하드웨어 복잡도를 가진다는 단점이 있다. 또 하나의 방식은 interpolated second order polynomial(ISOP) 필터를 사용하는 방식이다<sup>[7]</sup>. 이 방식은 CIC 필터 및 뒷단 필터들의 단조 감소 부분을 ISOP 필터라는 일종의 등화기를 사용하여 보상하는 방식이다. 그러나 이 방식 또한 앞단에 위치한 ISOP 필터에서 곱셈기가 사용되어 연산량이 늘어나며, 많은 지연(delay) 소자를 필요로 한다는 단점이 있다.

따라서 본 논문에서는 곱셈기가 필요 없는 개선된 CIC 필터를 제안하였다. 이러한 구조는 간단한 산술 연산만으로 CIC 필터의 성능을 개선시킬 수 있다. 개선된 CIC 필터는 aliasing 억제능력이 향상되었으며, 통과 대역의 주파수 감쇠현상이 개선되었다. 따라서 제안된 구조는 개선된 CIC 필터단에서 더욱 많은 데시메이션이 수행되도록 하여 연산량을 줄일 수 있도록 설계되었다. 제안된 전체적인 데시메이션 필터 구조는 그림 3과 같이 개선된 CIC 필터, 2차 다단 데시메이션 필터, 프로그램 가능한 FIR 필터로 구성되어있다.

개선된 CIC 필터는 CIC 필터의 단점을 개선하여, 좀 더 많은 데시메이션을 CIC 필터단에서 수행할 수 있도록 하였다. 나머지 데시메이션을 2차 다단 데시메이터에서 수행하고, 특정한 사양을 만족시키기 위하여 마지막으로 프로그램 가능한 FIR 필터를 사용하여 원하는 대역폭만 필터링하게 된다.

II장에서는 개선된 CIC 필터를 사용한 새로운 방식의 데시메이션 필터를 제안하고, 기존 방식들과의 연산량을 비교하였다. III장에서는 2차 데시메이션 필터 구조를 설명하였고, IV장에서는 programmable FIR 필터를 사용한 전체적인 필터 구조를 제시하였다. V장에서는 실제 설계 예제를 보이고 기존의 구조와 연산량을 비교하였다.

## II. 개선된 CIC 데시메이션 필터의 설계

이 장에서는 CIC 데시메이션 필터, sharpened CIC 필터 및 ISOP 필터를 사용한 CIC 필터에 관해 간단히 소개하고, 새롭게 개선된 CIC 필터 구조를 제안한다.

### 1. CIC 필터의 개요

CIC 필터는 Hogenauer에 의해서 제안된 일종의 FIR 필터이다<sup>[4]</sup>. 이 필터는 그림 4와 같이 크게 N개의 직렬 연결된 integrator와 comb 부분으로 구성되어 있으며, 그 가운데 decimator가 위치해있다.

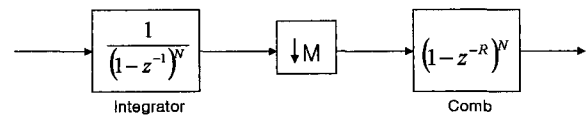


그림 4. CIC 데시메이션 필터  
Fig. 4. CIC decimation filter.

CIC 필터의 전달 함수는 식 (1)과 같다.

$$H(z) = \left( \frac{1}{MR} \frac{1-z^{-RM}}{1-z^{-1}} \right)^N \quad (1)$$

여기서 M은 데시메이션 인자이고, R은 comb 필터의 지연 인자이다. 1/RM은 필터의 DC 이득을 1로 맞추어 주기 위한 것이다. H(z)의 주파수 응답은 식 (2)와 같다.

$$H(e^{j\omega}) = \left\{ \frac{\sin \frac{\omega RM}{2}}{RM \sin \frac{\omega}{2}} e^{j\omega \frac{(M-1)N}{2}} \right\}^N \quad (2)$$

가장 안 좋은 aliasing은  $f_{A1}=1/RM-f_c$ 에서 발생하는데 여기서  $f_c$ 는 통과 대역의 대역폭이다. 따라서 통과대역의 주파수 감쇠정도와  $f_{A1}$ 에서의 aliasing 억제 정도가 필터의 성능을 좌우하는 중요한 요소가 된다.

2. Sharpened CIC 필터 및 ISOP를 사용한 CIC 필터 개요

Sharpened CIC 필터는 기존의 CIC 필터들을 조합하여 특성이 좋은 필터를 만든 것이다<sup>[6]</sup>. CIC 필터를  $H(z)$ 라고 했을 때 sharpened CIC 필터는  $H_s(z) = H^2(z)(3-2H(z))$ 가 된다<sup>[5]</sup>. 그러나 CIC 필터에 비해 매우 복잡하여 연산량이 매우 많다는 단점이 있다.

ISOP 필터는 식 (3)과 같이 정의되며 CIC 필터 뒤에 위치한다<sup>[7]</sup>.

$$P(z) = \frac{1}{|c+2|} (1 + cz^{-l} + z^{-2l}) \quad (3)$$

여기서  $l$ 는 양의 정수이며,  $c$ 는  $-2$ 보다 작은 실수이다. 이는 CIC 필터의 고주파수 성분의 감쇠 부분을 보상하지만,  $c$ 가 실수여서 곱셈기가 사용되어야 한다는 단점이 있고,  $l$ 가 커질 경우 레지스터를 많이 사용해야 한다는 단점을 가지고 있다.

3. 보상 필터를 사용한 개선된 CIC 필터 설계

위에서 언급한 CIC 필터의 결점을 보상하기 위해, 본 논문에서는 보상 필터를 사용한 개선된 CIC 필터를 제안하였다. 보상 필터는 CIC 필터의 단점인 통과대역의 감쇠 효과를 보상하고 aliasing 억제력을 개선시키기 위해 사용되었다. 이때 사용되는 보상 필터는 식 (4)와 같은 전달 함수를 갖는다.

$$H(z) = \frac{1}{8} (1 + 2z^{-k} + z^{-2k})(1 - 4z^l + z^{-2l}) \quad (4)$$

여기서  $k, l$ 은 양의 정수를 나타낸다. 식 (4)의 주파수 특성 함수는 식 (5)와 같다.

$$|H(e^{j\omega})| = \frac{1}{2} (1 + \cos k\omega)(2 - \cos l\omega) \quad (5)$$

식 (5)의 등호 오른편의 첫 번째 항은 통과대역에서 단조 감소하는 특성을 갖는다. 이는 CIC 필터가 좀더 많은 정지대역(stopband)을 제거하도록 한다. 따라서 aliasing 억제력을 향상시킨다. 두 번째 항은 통과대역

에서 단조 증가하는 특성을 갖는다. 그림 5는  $k$ 와  $l$ 값의 변화에 따른 주파수 특성 곡선을 보여주고 있다. 첫 번째 항의 제약 때문에  $l$ 값이 커짐에 따라 특성 곡선의 증가가 커짐을 알 수 있다. 따라서  $k, l$ 값의 변화에 의해서 주파수 성분을 프로그램 가능하게 할 수 있다.

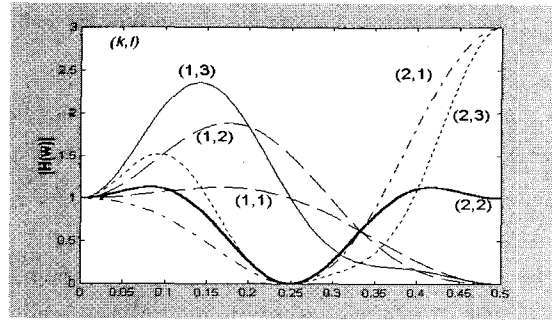


그림 5.  $k, l$ 의 변화에 따른 보상필터의 주파수 응답 곡선

Fig. 5. The frequency response of the compensation filter

이 보상 필터는 CIC 필터의 주파수 감쇠 부분을 보상하며 CIC 필터의 aliasing 억제 효과를 증진시킨다. 그림 6은 개선된 CIC 필터의 블록도를 보여주고 있다.

보상필터1은 integrator와 comb 사이에 위치해 있으며, 보상필터2는 comb 뒤에 위치시켰다. 위 필터를 보면 데시메이션을  $M_1, M_2$ 에 걸쳐 수행하며, 총 데시메이션은  $M = M_1 \times M_2$ 가 됨을 알 수 있다. 따라서  $M_1, M_2, k, l$  값을 조정함으로써 필터의 특성을 프로그램화 할 수 있게 된다. 그림 6의 전달 함수를 식으로 나타내면 식 (6)과 같다.

$$H(z) = \left( \frac{1}{8MR} \frac{1-z^{-RM}}{1-z^{-1}} \right)^N (1 + 2z^{-kM_1} + z^{-2kM_1})(1 - 4z^{lM} + z^{-2lM}) \quad (7)$$

식 (6)에서 알 수 있듯이 보상 필터의 주파수 특성은  $M_1, M_2$  값에 큰 영향을 받는 것을 알 수 있다.

제안된 필터의 특성을 관찰하기 위해서,  $N$ 과  $fc$ 에 따

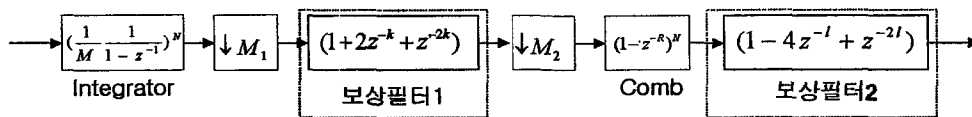


그림 6. 개선된 CIC필터 블록도

Fig. 6. The block diagram of modified CIC filter.

라 필터를 설계하였다. 또한 제안된 방식과 기타 다른 방식들간의 주파수 감쇠와 aliasing 억제에 대한 성능을 비교하였다. 여기서 N은 식 (6)에서 알 수 있는 것처럼 CIC 필터의 차수를 나타낸다. CIC 필터는 N이 커짐에 따라 aliasing 억제력은 좋아지지만 통과대역의 주파수 감쇠는 커지는 단점이 있다. 또한 통과대역(fc)이 클수록 통과대역의 주파수 감쇠가 커지고, aliasing 억제 능력이 떨어지게 된다. 이러한 특성은 아래 표에 잘 나타나 있다.

표 1에서는 각 필터들의 통과대역에서의 aliasing 감소 특성을 비교하였다. 동급의 N차 CIC를 비교하면 제안된 방식이 aliasing 억제면에서 좋은 성능을 보여줌을 알 수 있다. 제안된 구조는 CIC 방식 및 ISOP 방식에 비해 약 25dB의 성능 향상이 있음을 알 수 있다. 물론 sharpened CIC 필터의 성능이 가장 좋은 것처럼 보이지만, N=4일 때의 복잡도가 다른 필터의 N=6일 때 보다 더 크기 때문에 단순 비교는 힘들다. 여기에서 aliasing 억제는 식 (6)에서 주파수 성분이 fA1일 때 필터의 주파수 응답(frequency response)을 측정하였다.

표 1. 각 필터들의 통과대역의 aliasing 감소 특성 비교(w=fA1에서의 dB값)

Table 1. Aliasing attenuation of the various methods.

Filters with M=8	CIC 방식	ISOP 사용 방식	Sharpened CIC	제안된 방식	
N=4	fc = 1/8M	67.82	66.96	126.1	93.98
	fc = 1/4M	41.32	38.14	73.14	48.46
N=6	fc = 1/8M	101.73	100.45	193.91	127.8
	fc = 1/4M	61.97	57.33	114.41	69.12

표 2는 각 필터들의 통과대역에서의 주파수 성분 감쇠를 보여주고 있다. (+)기호는 필터의 주파수 크기의 증가분을 나타낸다. 표 2에서 알 수 있는 것처럼 제안된 구조에서는 통과 대역에서의 주파수 감쇠가 없고

오히려 주파수 응답의 크기가 커지는 것을 알 수 있다. 이러한 특성 때문에, CIC 뒷단에 주파수 응답곡선이 단조 감소하는 필터들이 사용될 수 있다. 이러한 종류의 필터들은 적은 탭수 및 연산자로도 구성이 가능하기 때문에 전체 연산량이 줄어들 수 있다. 또한 이러한 aliasing 억제력의 향상 및 통과 대역의 주파수 감쇠 특성 보상으로 인해, CIC 필터단에서 더욱 많은 데시메이션 수행이 가능해진다. 따라서 뒷단의 필터들이 낮은 표본화율에서 연산이 수행되므로 연산량을 줄일 수 있다.

표 2. 각 필터들의 통과대역의 주파수 감쇠 특성 비교 (w=fc에서의 dB값)

Table 2. Passband droop of the various methods.

Filters with M=8	CIC 방식	ISOP 사용 방식	Sharpened CIC	제안된 방식	
N=4	fc = 1/8M	0.88	0.0248	0.231	(+)1.89
	fc = 1/4M	3.59	0.41	2.692	(+)8.17
N=6	fc = 1/8M	1.33	0.046	0.486	(+)1.89
	fc = 1/4M	5.39	0.754	5.09	(+)8.17

(+)는 통과 대역의 ripple을 나타냄, fc : passband의 대역폭

### III. 2차 다단 데시메이션 필터 설계

본 장에서는 2차 다단 데시메이션 필터의 전체 구조 설계 및 각 세부 구성 필터의 설계를 설명한다.

#### 1. 2차 다단 데시메이션 필터의 구조

그림 7은 데시메이션율이 2인 필터들로 이루어진 2~23 데시메이션 필터의 구조를 보여주고 있다. 각각의 필터들은 Mux를 통해서 사용 여부를 조절할 수 있기 때문에, 2n으로 데시메이션을 수행할 수 있다. Cascaded comb 필터들은 aliasing 방지를 위한 데시메이션 필터들로 사용되었으며, modified halfband 필터는

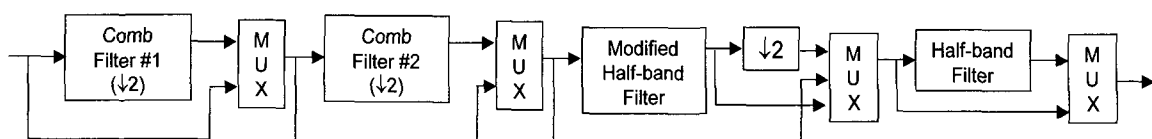


그림 7. 2차 다단 데시메이션 필터 구조

Fig. 7. The block diagram of 2nd multistage decimation filter structure.

데시메이션 또는 prefilter로, halfband 필터는 prefilter 로만 사용되었다. 여기서 prefilter는 뒷단에 연결된 프로그램 가능한 FIR 필터의 계수 부담을 덜어주는 기능을 갖는다. 각 필터들은 정규화된 주파수의 stopband가 100dB에서 각각 {0.4, 0.375, 0.35} 정도가 되도록 설계되었다.

다음 장에서 설명할 프로그램 가능한 FIR 필터의 부담을 덜어주기 위해, 가능한 많은 데시메이션을 CIC 와 2차 다단 데시메이션 필터에서 수행하여 표본화율을 떨어뜨려 주어야 한다. 우선 주어진 통신 사양의 aliasing이 허용되는 범위 내에서 CIC 필터로 데시메이션을 수행한다. 이때 CIC 필터에서 보아야할 요소는  $f_{AI}$ 이다.

그림 8은 데시메이션이 이루어진 후의 필터 특성 변화를 보여주고 있다.  $f_s$ 는 데시메이션 전의 표본화율이고  $f'_s$ 는 후의 표본화율을 나타내고 있다. 그림에서 보여주고 있는 것처럼 통과대역 안으로 정지대역의 성분이 들어와서는 안된다. 이 부분에 aliasing 억제 (attenuation)를 해 주어야 한다. 따라서 이러한 aliasing 억제 사양을 만족시키는 CIC 필터 계수와 2차의 데시메이션 필터를 선택해 주어야 한다.

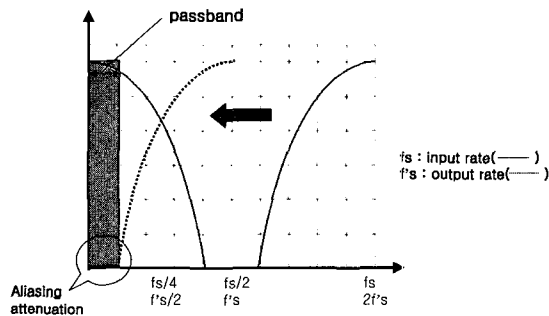


그림 8. 데시메이션 후의 필터 특성 변화  
Fig. 8. Frequency response after decimation.

2. Cascaded Comb 필터 설계

Comb 필터란 다음과 같이 정의된 필터를 말한다<sup>[6]</sup>.

$$h(n) = \begin{cases} 1, & 0 \leq n \leq N-1 \\ 0, & \text{elsewhere} \end{cases} \quad (13)$$

그리고 식 (7)의 주파수 응답 함수는 다음과 같다.

$$|H(e^{j\omega})| = \left| \frac{\sin(\omega N/2)}{\sin(\omega/2)} \right| \quad (14)$$

2:1 데시메이션을 위해서는  $N=2$ 가 사용된다. 높은 정

지대역 억제력(stopband attenuation)을 만족시키기 위해서 직렬화된 L승의 cascaded comb 필터가 필요하다. 따라서 이러한 필터의 전달 함수는 다음과 같다.

$$H_{Comb}(z) = \frac{1}{2^L} (1 + z^{-1})^L \quad (15)$$

이러한 필터는 곱셈기가 필요 없고 구조가 일정하기 때문에 매우 경제적으로 구현될 수 있다는 장점이 있다. 그러나 통과대역 부분에서 CIC 필터처럼 주파수 크기(magnitude)가 단조 감소한다는 단점이 있다. 이러한 단점은 개선된 CIC 블록의 보조필터에 의해서 보상될 수 있다.

그림 9는 L의 변화에 따른 cascaded comb 필터의 주파수 응답 곡선을 [dB] 값으로 보여주고 있다. 4.1에서 제시한 사양을 만족시키기 위해 L은 각각 11과 13을 사용하여 설계하였다.

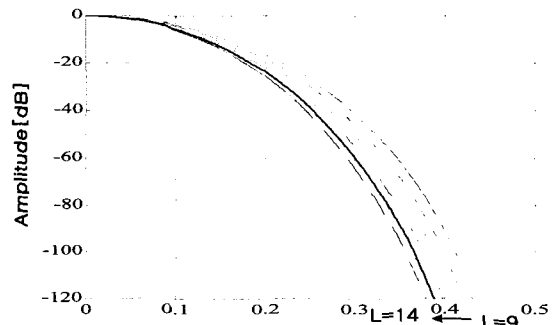


그림 9. Cascaded Comb 필터의 주파수 특성(L=9~14)  
Fig. 9. The frequency response of cascaded comb filter.

2. Modified Halfband 필터 설계

윗절에서 언급한 comb 필터처럼 modified halfband 필터도 passband영역에서 단조 감소하는 성질을 갖는다<sup>[7]</sup>. 높은 정지대역의 대역폭을 얻기 위해서 cascaded comb 필터를 사용할 경우 통과대역의 감쇠가 커지게 된다. 따라서 마지막 데시메이션 필터로 modified halfband 필터를 사용하였다. 4.1에서 제시한 사양을 만족시키기 위해, [7]에서 설계된 필터 중에서 MHB5를 본 논문에서 데시메이션 필터로 사용하였다. 식 (10)은 필터의 전달 함수를 나타내고 있다.

$$H(z) = 2^{-3} [2^{-1} + 2^{-3} + (2^{-1} + 2^{-2})z^{-1} + (2^{-1} + 2^{-3})z^{-2}] [2^{-2} + (2^{-2} + 2^{-3})z^{-1} + 2^{-2}z^{-2}]^2 [1 + z^{-1}]^5 [2^{-2} + 2^{-5} - (2^{-1} + 2^{-2})z^{-1} + (2^{-2} + 2^{-5})z^{-2}] \quad (16)$$

3. Halfband 필터 설계

본 절에서 halfband 필터는 데시메이션 필터로 사용한 것이 아니라 데시메이션을 거쳐 나온 신호들이 광대역일 경우 뒀단에 오는 programmable FIR 필터의 부담을 덜어주기 위한 prefilter로 사용된다. Comb필터나 modified halfband 필터의 경우 통과대역에서 감쇠 현상이 많이 발생하여 광대역용 prefilter로는 부적합하기 때문이다.

Halfband 필터는 계수의 반이 0이기 때문에 계산량이 적다는 장점을 가지고 있다<sup>[9]</sup>. 그러나 각 계수는 실수로 되어있으므로 곱셈기를 사용하여야 한다. 본 논문에서는 CSD코드를 사용하여 단순히 덧셈만을 이용한 halfband 필터를 제안하였다. CSD코드는 0, -1, 1을 사용하여 곱셈 계산시 adder의 수를 줄일 수 있는 방법을 말한다. 임의의 수 A는 다음과 같이 표현될 수 있다<sup>[10]</sup>.

$$A = a_{w-1}a_{w-2} \dots a_1a_0, \text{ where } a \in \{-1, 0, 1\} \quad (17)$$

이러한 방식은 덧셈의 개수를 줄일 수 있으며 각 필터의 탭을 공유할 수 있다.

FIR 필터 구현시 transposed direct-form FIR 필터 구조를 사용하면 각 필터 계수가 CSD 코드로 구성되었을 경우, 공통되는 CSD 코드를 공유하는 것이 가능하다. 여기서는 광대역을 위해서 통과대역의 대역폭과 정지대역의 대역폭을 0.0625로 정하고, Remez 알고리즘<sup>[11]</sup>을 사용하여 필터 값을 초기화시킨 후, minimax 알고리즘을 사용하여 CSD 코드의 수가 최소가 되는 값을 찾아내는 방법을 사용하였다. 이렇게 설계된 필터는 식 (12)와 같다.

$$\begin{aligned}
 H(z) = & (-2^{-9}x_2 - 2^{-13}x_3 - 2^{-17}x_4) + \\
 & (2^{-6} - 2^{-9}x_4 + 2^{-16})z^{-2} + (-2^{-4} - 2^{-11}x_4)z^{-4} \\
 & + (2^{-2}x_3 - 2^{-6}x_2 - 2^{-17}x_3)z^{-6} + 2^{-1}z^{-7} + \\
 & (2^{-2}x_3 - 2^{-6}x_2 - 2^{-17}x_3)z^{-8} \\
 & + (-2^{-4} - 2^{-11}x_4)z^{-10} + (2^{-6} - 2^{-9}x_4 + 2^{-16})z^{-12} \\
 & + (-2^{-9}x_2 - 2^{-13}x_3 - 2^{-17}x_4)z^{-14} \\
 \text{where } & x_2 = 1 - 2^{-2}, \quad x_3 = 1 + 2^{-2}, \quad x_4 = 1 - 2^{-4}
 \end{aligned} \quad (18)$$

식 (12)에서 보여지는 것처럼 x2, x3, x4를 공유하였기 때문에 연산량을 매우 줄일 수 있었다. 이 필터의 주파수 특성 곡선은 그림 10과 같다.

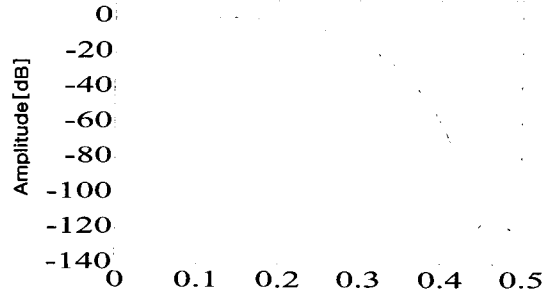


그림 10. Halfband 필터의 주파수 응답 곡선  
Fig. 10. The frequency response of halfband filter.

그림 10에서 알 수 있는 것처럼 halfband 필터의 경우 통과대역에서의 주파수 감쇠가 없는 것을 알 수 있다.

IV. Programmable FIR 필터 설계

프로그램 가능한 FIR 필터는 특정 통신시스템의 수신기에 요구되는 필터 특성을 만족시키기 위해 사용되는 부분이다. CIC 필터와 halfband 필터 등으로는 특정 통신 시스템의 사양을 만족시킬 수 없기 때문에 필터의 모양을 최종적으로 완성시키기 위해 필요한 단계라고 할 수 있다. 따라서 PFIR은 식 (13)과 식 (14)를 만족시켜야 한다.

$$\text{Passband : } |H_{MCIC}(e^{j\omega})H_{2DEC}(e^{j\omega})H_{PFIR}(e^{j\omega}) - 1| \leq \delta_p \quad (19)$$

$$\text{Stopband : } |H_{MCIC}(e^{j\omega})H_{2DEC}(e^{j\omega})H_{PFIR}(e^{j\omega})| \leq \delta_s \quad (20)$$

여기서 HMCIC, H2DEC, HPFIR은 각각 개선된 CIC, 2차 다단 데시메이션 필터, 프로그램 가능한 FIR 필터의 주파수 특성을 나타낸다. 이러한 제약조건을 만족시키면서 필터의 계수를 최소화하는 방향으로 필터를 설계해야 한다. k, l, M1, M2값을 조정하여 필터의 계수가 최소가 되도록 설계한다. 필터의 계수를 도출하는 방법은 비선형 프로그래밍(nonlinear programming) 방법과 선형 프로그래밍(linear programming) 방법 등이 있는데 후자의 방식이 더 적합하다고 할 수 있다[11]. 본 논문에서는 선형 프로그래밍 방식으로 PFIR을 설계하였다.

V. 데시메이션 필터 설계 예제

본 장에서는 설계된 필터를 실제의 통신수신기 필터

에 적용시켜 설계하는 예를 들고, 다른 방식들과 연산량을 비교하였다. 연산량 비교는 하드웨어적인 단순한 연산자와 테시메이션이 다 이루어진 후의 심볼 구간내에 수행된 연산량을 사용하였다.

예제 1. Harris사의 PDC(HSP50214) 사양

[6]의 예제에서 제시한 해리스 세미컨덕터사의 PDC 사양은 표 3과 같다.

표 3. 예제 1의 수신기 필터 사양  
Table 3. The frequency spec. of the receiver of example 1.

사양 parameter	사양 내용
Sampling rate	39MSPS
Passband edge	1. 90kHz from the carrier 2. 0.18dB passband ripple (max[dB]-min[dB])
Stopband edge	1. 115kHz from the carrier 2. 108dB stopband attenuation
Desired decimation ratio	72

- 해리스사 PDC의 경우 : 5-stage로 구성된 18:1 테시메이션 CIC 필터와 2개의 halfband 필터, 90탭 even-symmetric FIR 필터로 위의 사양을 구성하였다.
- ISOP 필터를 사용한 방식 : 4-stage로 구성된 9:1 테시메이션 CIC 필터(ISOP :  $c=-2.4481$ ,  $k=19$ )와 3개의 modified halfband 필터, 1 prefilter, 75탭 odd-symmetric FIR 필터로 위의 사양을 구성하였다.
- 제안된 방식 : 제안된 방식으로는 4-stage(N=4)의 CIC 필터를 사용하였고, aliasing 억제에 대한 사양을 만족시키는 최대 테시메이션 올인  $M=36(M1=18, M2=2)$ 으로 테시메이션을 수행하였다. 이때, 식 (6)에서 PFIR 계수를 최소화시키는 값인  $k=1$ ,  $l=6$ 을 사용하였

표 4. 예제 1의 테시메이션 필터의 연산량 비교

Table 4. Computational complexity comparison of example 1.

	연산자 수				최종 샘플링 구간동안의 연산량			
	Harris사	ISOP	제안된 방법	감소분 (%)	Harris사	ISOP	제안된 방법	감소분 (%)
곱셈	57	39	38	35 / 3	79	46	38	52 / 17
덧셈	119	138	115	4 / 17	525	573	418	20 / 37
지연 소자	135	154	119	13 / 33	569	799	425	25 / 47

감소분 : Harris사 대비 감소분(%) / ISOP 대비 감소분(%)

다. 또한 식 (9)에서  $L=11$ 인 cascaded comb 필터를 사용하여 최소 계수를 가지고 주어진 사양을 만족시켰고, modified halfband 필터를 prefilter로 사용하였다. 마지막으로 75탭 odd-symmetric FIR 필터를 사용하였다. 그림 11은 주파수 응답곡선을 나타냈으며, 제시된 사양을 만족시킴을 보여주고 있다. 표 4는 필요한 연산량을 비교하였다. 하드웨어에서 사용된 연산자의 수(덧셈기와 곱셈기의 수)와 최종적인 표본화율이 결정될 때, 이 구간동안(여기서는  $39\text{MSPS} / 72=541.7\text{KSPS}$ 이므로  $1/541.7\text{ms}$  동안) 계산된 연산량을 지표로 사용하였다.

Harris 방식으로 연산량을 계산해 보면 다음과 같다.  
곱셈 :  $45(\text{PFIR 계수 개수}) + 2(\text{oversampling 계수}) \times 7(\text{halfband 계수 개수}) + 4(\text{oversampling 계수}) \times 5(\text{halfband 계수 개수}) = 79$

덧셈 :  $89(\text{PFIR 덧셈 개수}) + 2 \times 12(\text{halfband 덧셈 개수}) + 4 \times 8(\text{halfband 덧셈 개수}) + 4(\text{oversampling 계수}) \times 5(\text{CIC comb 덧셈 개수}) + 72(\text{oversampling 계수}) \times 5(\text{CIC integrator 덧셈 개수}) = 525$

지연소자도 위와 같은 방식으로 계산한다.

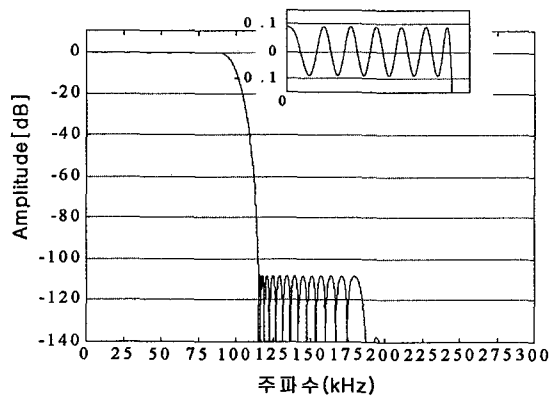


그림 11. 예제 1의 주파수 특성 곡선

Fig. 11. The frequency response of example 1.



감소분 표시 방법은 Harris사 대비 감소분(%) / ISOP 대비 감소분(%)을 나타낸다. 표 4에서 알 수 있듯이 곱셈 연산량에 있어서 다른 두 방식에 비해 52%와 17%가 각각 감소한 것을 알 수 있다.

2. IS-95 CDMA 수신기 사양

본 절에서는 [7, 12]에서 제시하고 있는 IS-95 CDMA 방식의 사양을 가지고 필터를 구성하였다. 사양은 다음과 같다.

표 5. 예제 2의 수신기 필터 사양  
Table 5. The frequency spec. of the receiver of example 2.

사양 parameter	사양 내용
Sampling rate	49.152MSPS
Passband edge	1. 630kHz from the carrier 2. 0.2dB passband ripple (max[dB]-min[dB])
Stopband edge	1. 750kHz from the carrier 2. 80dB stopband attenuation
Desired decimation ratio	20

- 헤리스사의 경우 : 5-stage의 10의 데시메이션 CIC 필터와 1개의 halfband 필터 필터, 그리고 65탭 odd-symmetric FIR 필터로 구성되었다.
- ISOP 필터 : 예제 1과 동일한 CIC stage를 유지하기 위해 [12]의 예제방식을 따랐다. 4-stage 5의 데시메이션 CIC 필터(k=7, c=-2.2241)와 2개의 modified halfband 필터, 1 prefilter, 그리고 54탭 even-symmetric FIR 필터로 구성되었다.
- 제안된 방법 : 4-stage 10:1 데시메이션 CIC 필터 (k=1, l=4, M1=5, M2=2 사용)와 11탭 comb 필터로 2:1 데시메이션, halfband 필터를 prefilter로 사용한 후 57탭 odd-symmetric FIR 필터로 구성하였다.

표 6. 예제 2의 데시메이션 필터의 연산량 비교  
Table 6. Computational complexity comparison of example 2.

	연산자 수				최종 샘플링 구간동안의 연산량			
	Harris사	ISOP	제안된 방법	감소분 (%)	Harris사	ISOP	제안된 방법	감소분 (%)
곱셈	40	27	29	27 / -	47	30	29	48 / 3
덧셈	86	107	97	- / 9	198	240	196	1 / 18
지연 소자	96	105	99	- / 6	218	262	204	6 / 22

감소분 : Harris사 대비 감소분(%) / ISOP 대비 감소분(%)

그림 12와 표 6은 각각 제안된 구조의 주파수 특성 및 연산량 비교를 나타내고 있다. 헤리스사에 비해서는 곱셈 연산량이 각각 27%와 48%가 감소한 것을 알 수 있다. 그러나 ISOP 비해서는 미미한 연산량의 감소가 있었다. 이는 ISOP에 비해 데시메이션이 높은 곳에서는 연산량이 줄어드는 반면 낮은 연산지는 비슷한 성능을 보임을 알 수 있다. 그러나 덧셈 및 지연소자 연산에서는 각각 20% 정도의 연산량 감소가 있음을 알 수 있다.

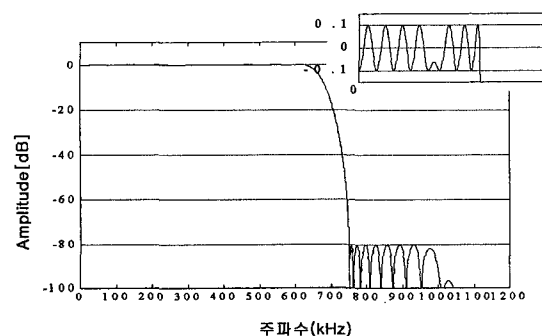


그림 12. 예제 2의 주파수 특성 곡선  
Fig. 12. The frequency response of example 2.

VI. 결 론

본 논문에서는 소프트웨어 라디오 PDC 구조를 위한 효율적인 데시메이션 필터가 제안되었다. CIC 필터단에 사용된 보상 필터는 CIC 필터의 단점을 보완하고, cascaded comb 필터 및 modified halfband 필터의 단조감소 부분을 효율적으로 보상하였다. 또한 PFIR 단 이전까지는 곱셈기가 사용되지 않아 하드웨어의 복잡도 및 연산량을 효율적으로 줄였다. CIC 필터 단에서 대부분의 데시메이션이 수행 가능하므로 2차 단의 필터 개수를 줄일 수 있었으며, 프로그램 가능한 FIR 필터의 계수 또한 줄여 곱셈의 연산량을 줄일 수 있었다.

본 논문의 방식으로 실제 설계에 적용했을 경우 Harris 사의 방식에 비해 곱셈 연산량의 50% 정도를 줄일 수 있었으며, ISOP 방식보다도 적은 연산량을 구현할 수 있었다. 본 논문의 예제에서도 알 수 있듯이, 제안된 구조는 데시메이션 비율이 높은 경우, 큰 연산량의 이득을 볼 수 있었다. 이는 다른 필터에 비해서 CIC 필터에서 높은 데시메이션이 가능하기 때문이다.

앞으로는 제안된 필터를 칩으로 구현하였을 경우 에러를 줄이면서 하드웨어를 줄일 수 있는 방안에 관한 연구와 효율적으로 프로그램 가능한 FIR필터의 설계에 대한 연구가 요구된다.

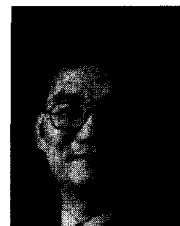
### 참 고 문 헌

- [1] T. Hentschel, M. Henker, and G. Fettweis, "The Digital Front-End of Software Radio Terminals", *IEEE Personal Comm.* August 1999, pp. 40-46.
- [2] A. K. Salkintzis, H. Nie, and P. T. Mathiopoulos, "ADC and DSP Challenges in the Development of Software Radio Base Stations", *IEEE Personal Comm.*, pp. 47-55, August 1999.
- [3] 신원화, 한건희, "SDR 시스템을 위한 ADC의 위치 및 구조 제안", 전자공학회 회지, 2000. 4월, 제 27권 제 4호, pp. 91-98
- [4] E. B. Hogenauer, "An Economical Class of Digital Filters for Decimation and Interpolation", *IEEE Trans. Acoust., Speech, Signal Processing*, Vol. ASSP-29, pp. 152-162, Apr. 1981.
- [5] A. Y. Kwentus, Z. Jiang, and A. N. Willson Jr., "Application of filter sharpening to cascaded integrator-comb decimation filters", *IEEE Trans. Signal Processing*, Vol. 45, pp.457-467, Feb. 1997.
- [6] *HSP50214 Data Sheet*, Harris Semiconductor, 1997.
- [7] H. J. Oh, S. Kim, G. Choi, and Y. H. Lee, "On the Use of Interpolated Second-Order Polynomials for Efficient Filter Design in Programmable Downconversion", *IEEE JSAC*, Vol. 17, No. 4, pp. 551-560, April 1999.
- [8] J. Kaiser and R. Hamming, "Sharpening the response of a symmetric nonrecursive filter by multiple use of the same filter", *IEEE Trans. Acoust. Speech Signal Processing*, vol. ASSP-25, pp.415-422, Oct. 1977.
- [9] R.E. Crochiere and L.R.Rabiner, *Multirate Digital Signal Processing*, Prentice Hall, 1983.
- [10] Keshab K. Parhi, *VLSI Digital Signal Processing Systems*, Prentice Hall, 1999.
- [11] The Math Works Ins., *Matlab Optimization Toolbox, User's Guide Version 5*, May 1997.
- [12] H. J. Oh, "Design of Computationally Efficient Cascade Form Digital Filters and Its Applications to Programmable Downconversion in Software Defined Radios", KAIST 박사학위 논문, May 1999

### 저 자 소 개

#### 郭承炫(正會員)

1972년 10월 9일생. 1999년 2월 연세대학교 공과대학 전자공학과(공학사). 2001년 2월 연세대학교 대학원 전기전자공학과(공학 석사). 2001년 2월~현재 : 삼성전자(주) 연구원. <주관심 분야 : 신호처리 ASIC 설계, Viterbi, Turbo decoder ASIC 설계, 통신 ASIC 설계> 삼성전자 정보통신 총괄 네트워크사업부 ASIC/POWER LAB 연구원



#### 金在錫(正會員)

1955년 10월 1일생. 1977년 연세대학교 전자공학과(공학사). 1979 한국 과학원 전기 및 전자 공학과(M.S). 1988 Rensselaer Polytechnic Institute NY, U.S.A. (Ph.D.). 1974-1984 한국 전자통신 연구소 선임 연구원. 1988-1993 AT&T Bell Lab. Member of Technica staff. 1993-1996 한국 전자통신 연구소 VLSI 연구실장(책임 연구원). 1996~현재 연세대학교 기계전자공학부 교수, 연세대학교 기계전자공학부 학부장. 연세대학교 전기전자공학과 전공 책임, 아식설계공동연구소 소장. 연세대학교 IT특성화 사업부 단장, 시스템 IC 2010 통신분과위원회 위원장