

論文2002-39SD-1-3

## 0.2 $\mu\text{m}$ Wide-Head T-Gate PHEMT 제작에 관한 연구 (Studies on the Fabrication of 0.2 $\mu\text{m}$ Wide-Head T-Gate PHEMT's)

全秉喆\*, 尹容淳\*, 朴炫昶\*, 朴亨茂\*, 李鎮九\*

(Y. S. Yoon, B. C. Jun, H. C. Park, H. M. Park, and J. K. Rhee)

### 요 약

본 논문에서는 서로 다른 dose를 갖는 이중 노광 방법을 사용한 전자빔 묘화 방법을 이용하여 0.2  $\mu\text{m}$ 의 wide-head T-게이트를 갖는 PHEMT를 제작하였다. 0.2  $\mu\text{m}$ 의 게이트 길이와 1.3  $\mu\text{m}$ 의 게이트 머리의 크기를 갖는 wide-head T-게이트를 형성하기 위하여 PMMA/P(MMA-MAA)/PMMA의 3층 레지스트 구조를 사용하였다. 0.2  $\mu\text{m}$ 의 게이트 길이와 80  $\mu\text{m}$ 의 단위 게이트 폭 및 4개의 게이트 핑거를 갖는 PHEMT의 DC 특성으로 323 mA/mm의 드레인 전류 밀도 및 232 mS/mm의 최대 전달 컨덕턴스를 얻었다. 또한 동일한 소자의 RF 특성으로 40 GHz에서 2.91 dB의  $S_{21}$  이득과 11.42 dB의 MAG를 얻었으며, 전류이득 차단 주파수와 최대 공진 주파수는 각각 63 GHz와 150 GHz였다.

### Abstract

In this paper, we have fabricated pseudomorphic high electron mobility transistors (PHEMT) with a 0.2  $\mu\text{m}$  wide-head T-shaped gate using electron beam lithography by a dose split method. To make the T-shape gate with gate length of 0.2  $\mu\text{m}$  and gate head size of 1.3  $\mu\text{m}$ , we have used triple layer resist structure of PMMA/P(MMA-MAA)/PMMA. The DC characteristics of PHEMT, which has 0.2  $\mu\text{m}$  of gate length, 80  $\mu\text{m}$  of unit gate width and 4 gate fingers, are drain current density of 323 mA/mm and maximum transconductance 232 mS/mm at  $V_{gs} = -1.2$  V and  $V_{ds} = 3$  V. The RF characteristics of the same device are 2.91 dB of  $S_{21}$  gain and 11.42 dB of MAG at 40 GHz. The current gain cut-off frequency is 63 GHz and maximum oscillation frequency is 150 GHz, respectively.

### I. 서 론

단지 음성과 문자만을 서로 주고받던 통신 기술이

\* 正會員, 東國大學校 밀리미터파 新技術研究센터  
(Millimeterwave INnovation Technology research center, Dongguk Univ)

※ 본 연구는 동국대학교 밀리미터파 신기술 연구센터  
를 통한 한국과학재단의 우수연구센터 지원금에 의  
하여 수행되었습니다.

接受日字:2001年8月21日, 수정완료일:2001年11月20日

이제는 무선으로 동영상을 처리하는 단계인 IMT-2000  
까지 발전해 왔다. 무선으로 동영상을 처리하기 위해서  
는 방대한 데이터를 송·수신해야만 하며, 이를 위해서  
는 높은 주파수 대역에서 더 우수한 동작특성을 가지  
면서도 높은 신뢰성, 고전력 및 고효율 특성을 갖는 소  
자의 개발이 필수적이다. 이에 따라 MMIC(Monolithic  
Microwave Integrated Circuit)에 관한 연구와 이러한  
MMIC의 개발에 필요한 능동소자의 하나인 HEMT  
(High Electron Mobility Transistor)에 관한 연구가 활  
발히 이루어지고 있으며, 특히 AlGaAs/InGaAs/GaAs

의 이중 접합 구조를 이용하는 PHEMT(Pseudomorphic HEMT)에 관한 연구가 진행되어 왔다.

향상된 성능을 갖고 높은 주파수에서 동작하는 PHEMT를 개발하기 위해서는 무엇보다도 nanometer-scale의 길이를 갖는 T-게이트 제작이 필수적이다. 본 논문에서는 초고주파에서 동작하는 PHEMT를 제작하기 위하여 전자빔 묘화 장비를 이용하여 최적화된 0.2  $\mu\text{m}$ 의 게이트 길이를 갖는 wide-head T-게이트의 제작을 연구하였다.

### II. 0.2 $\mu\text{m}$ T-gate 공정

T-게이트의 재현성과 수율을 높이기 위하여 3층 구조의 레지스트와 서로 다른 dose를 갖는 이중 노광 방법(dose split method)을 사용하여, 전자빔 묘화(electron beam lithography) 공정으로 0.2  $\mu\text{m}$ 의 게이트 길이와 1.3  $\mu\text{m}$ 의 게이트 머리 크기를 갖는 재현성 있는 wide-head T-게이트 제작공정을 최적화하였다<sup>[1]</sup>. 사용된 전자빔 묘화 장비는 Leica Microsystems Lithography사의 EBMF 10.5 장비로서 공정에 사용된 장비의 조건은 표 1과 같다.

표 1. 실험에 사용된 EBMF 10.5 장비의 조건  
Table 1. Conditions of EBMF 10.5 system.

EBMF 10.5	
전자가속에너지(EHT)	30 kV
빔 전류(beam current)	0.5 nA
필드 크기(field size)	1.6384×1.6384 cm <sup>2</sup>
빔 형태(beam shape)	가우시안(Gaussian)
노광방식(writing method)	벡터스캔(vector scan)
정렬도(overlay accuracy)	0.1 $\mu\text{m}$ 이하

T-게이트의 제작에 앞서 재현성 있는 게이트 길이를 구현하기 위하여 dose와 현상시간에 따른 게이트 길이의 변화에 대한 실험을 통하여 공정조건을 확립하였다. 그림 1은 line dose의 변화에 따른 현상된 선폭을 나타낸 것이고, 그림 2는 시간의 변화에 따른 현상된 선폭의 변화를 나타낸 것이다. PMMA 4% 레지스트를 1800 Å의 두께로 코팅하고, dose를 변화시켜서 노광하였다. 이렇게 노광된 웨이퍼를 MIBK (MethylIsoButyl-

Ketone)와 IPA(IsoPropyl Alcohol)를 1:3으로 혼합한 현상액을 사용하여 시간을 1분~4분까지 30초씩 증가시키며 동일한 조건으로 현상하였다. 그림 1과 그림 2에서 볼 수 있듯이 line dose가 4 nC/cm일 때 현상 시간이 90초에서 120초에 이르기까지 가장 작은 선 폭을 나타내고, 현상시간에 따른 선 폭의 변화가 가장 작은 것을 실험을 통해서 확인할 수 있었다. 본 논문에서 사용한 T-게이트의 길이를 결정하게될 line dose를 4 nC/cm로 사용하고, 현상시간은 레지스트의 완전한 현상을 위하여 1분 40초로 하였다.

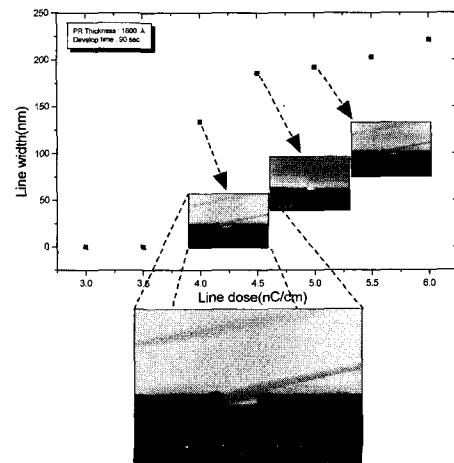


그림 1. Line dose에 따른 현상된 선폭변화  
Fig. 1. Developed line width with the change of line dose.

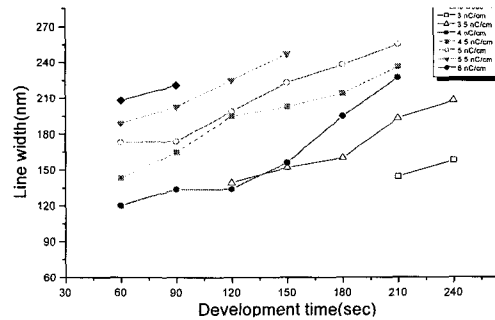


그림 2. 시간의 변화에 따른 현상된 선폭의 변화  
Fig. 2. Developed line width with the change of development time.

상기의 최적 공정 조건을 이용하여 0.2  $\mu\text{m}$ 의 게이트 길이와 1.3  $\mu\text{m}$ 의 게이트 머리를 갖는 wide-head T-게이트 제작에 대한 연구를 수행하였다. TCE(Trichloroethylene) 담금, 아세톤 담금, IPA 담금 및 D.I.

rinse 의 순으로 웨이퍼를 세척한 후 PMMA/P(MMA-MAA)/PMMA 3층 구조의 레지스트를 1800  $\text{\AA}$ /5800  $\text{\AA}$ /1900  $\text{\AA}$ 의 두께로 도포한 후 잔여 솔벤트를 제거하기 위하여 170  $^{\circ}\text{C}$ 의 hot plate에서 각각 10분간 baking 하였다. 레지스트를 도포한 후 line dose가 0.375 nC/cm로 1차 노광을 하고, MCB(Monochlorobenzene) 및 Methanol과 IPA를 1:1로 혼합한 현상액을 이용하여 3층과 2층의 PMMA와 P(MMA-MAA)층을 선택적으로 현상하였다. 레지스트를 오버행 구조로 만들고 또한 게이트의 머리를 크게 하기 위해 3층 PMMA와 2층 P(MMA-MAA)는 현상시 과도 현상(over development) 방법을 사용하였다. 이때 최적의 현상시간은 MCB는 18초, Methanol과 IPA를 1:1로 혼합한 현상액은 22초이다.

2단계로 게이트 길이를 결정하게될 1층의 PMMA는 4 nC/cm의 line dose로 노광한 후 MIBK와 IPA를 1:3으로 혼합한 현상액을 이용하여 1분 40초간 현상하였다. 그림 3은 전자빔 묘화 장비로 노광한 후 앞의 조건들을 이용하여 현상한 후의 T-게이트 레지스트 단면 SEM 사진이다. 그림에서 볼 수 있듯이 과도현상(over development)으로 인하여 게이트의 머리부분이 될 위층과 중간층의 레지스트가 넓게 현상된 것을 확인할 수 있다.

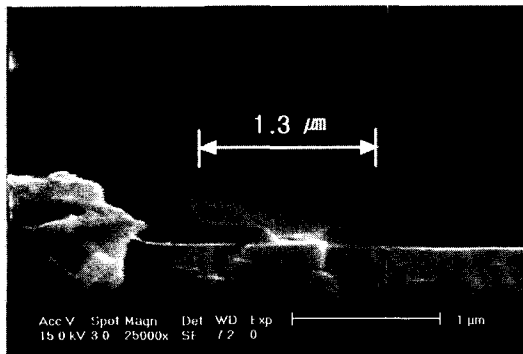


그림 3. T-게이트의 레지스트 단면 SEM 사진  
Fig. 3. T-gate opening cross-sectional view.

상기의 공정을 이용하여 게이트 패턴을 형성한 후 금속이 증착될 게이트부분에 생성된 자연 산화막(oxide)은 염산계열의 식각 용액( $\text{HCl} : \text{H}_2\text{O} = 1 : 5$ )으로 1분 30초 동안 식각하여 제거하고 열 증착기를 이용하여  $1 \times 10^{-6}$  torr 이하의 고진공에서 Ti/Au(500  $\text{\AA}$ /4000  $\text{\AA}$ )를 증착하였다. 그림 4에는 제작된 0.2  $\mu\text{m}$

wide-head T-게이트의 SEM 사진으로 0.2  $\mu\text{m}$ 의 게이트 길이와 1.3  $\mu\text{m}$ 의 게이트 머리를 확인할 수 있다.

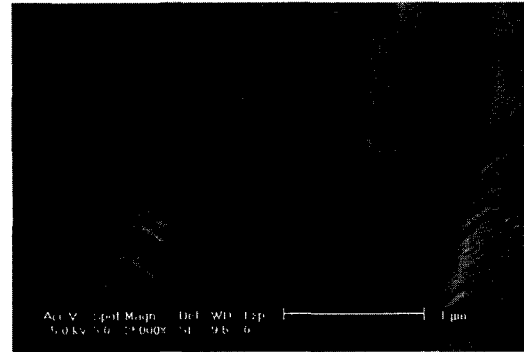


그림 4. 제작된 0.2  $\mu\text{m}$  wide-head T-게이트  
Fig. 4. A fabricated 0.2  $\mu\text{m}$  wide-head T-gate.

본 논문에서 제작된 wide-head T-게이트는 PMMA/P(MMA-MAA)/PMMA 3층의 레지스트 구조, 이중 노광 방법 및 과도 현상 방법을 이용한 것으로 head 형성을 위한 노광 패턴의 크기가 그대로 유지되는 일반적인 T-gate에 비해 더 넓은 게이트 head를 얻을 수 있다. 표 2는 기 발표된 논문에서 제작된 T-게이트의 공정 방법과 결과를 비교한 것으로 일반적으로 T-게이트의 head의 크기를 확장하기 위하여 게이트의 패턴 크기를 증가시키는 방법을 사용하고 있으나<sup>[3-4]</sup>, 본 논문에서는 동일한 패턴의 크기를 사용하고 PMMA와 P(MMA-MAA)의 현상 비율 차이를 이용한 과도 현상 방법을 이용하여 비교적 넓은 게이트 head를 갖는 T-게이트를 제작되었음을 확인할 수 있다.

표 2. T-게이트 공정 비교

Table 2. Comparison of T-gate process.

Item	레지스트의 구조	노광 방법	Gate length( $\mu\text{m}$ )	Gate head size( $\mu\text{m}$ )	Reference
1	PMMA/PMMA-MAA	Double exposure	0.1	0.4	[3]
2	PMMA/PMMA-MAA/PMMA	Double exposure	0.15-0.2	0.7	[4]
3	PMMA/P(MMA-MAA)/PMMA	Double exposure	0.13	1.3	[5]
본 논문	PMMA/PMMA-MAA/PMMA	Double exposure	0.2	1.3	

### III. PHEMT의 제작

그림 5는 PHEMT제작에 사용된 에피 구조로 반 절연성 GaAs 웨이퍼 위에 10000 Å의 진성(intrinsic) GaAs 버퍼층(buffer layer), 120 Å의 InGaAs층, 50 Å의 AlGaAs 스페이서층(spacer layer), 250 Å의 AlGaAs 도너층(donor layer) 및 400 Å의 두께와  $4 \times 10^{18} \text{ cm}^{-3}$ 의 도핑 농도를 갖는 n+ GaAs 캡 층(capping layer)의 순으로 설계하였다. 또한 2DEG층의 면전하 밀도를 높이고 소자의 항복 전압을 증가시키기 위하여 스페이서층과 도너층 사이에 Si planar doping 층을 삽입하였다. 일반적인 planar 도핑 밀도의 상한이  $6 \times 10^{12} \text{ cm}^{-2}$ 로 알려져 있으며<sup>[2]</sup>, 이점을 고려하여 본 논문에서는  $5 \times 10^{12} \text{ cm}^{-2}$ 로 설계하였다. 상기의 PHEMT 제작에 사용된 에피 구조에서 AlGaAs/InGaAs/GaAs 이중 접합 구조를 사용하였는데, 이는 AlGaAs/GaAs 이중 접합 구조에 비해 이중 접합에 의해 형성되는 양자 우물(quantum well)에 더 많은 수의 전자를 구속할 수 있기 때문에 2 DEG 전하밀도 향상과 주파수 특성 향상을 도모하기 위함이다. 또한 채널층과 도너층 사이에서 발생할 수 있는 간접 전이 현상과 deep level 형성으로 인한 잡음지수 증가 등의 소자 특성 저하 방지를 고려하여 Al의 mole fraction을 25 %로 제한하였으며, 전자의 이동도, 2DEG의 면전하 밀도 및 InGaAs와 GaAs와의 격자 부정합으로 인한 InGaAs층의 한계 두께를 고려하여 In의 mole fraction을 20 %로 제한하였다.

상기의 PHEMT 에피 구조는 기발표된 논문<sup>[6]</sup> 및 ATLAS 에피 시뮬레이션 tool을 이용하여 설계하였으며<sup>[7]</sup>, 프랑스 Pico-Giga 사에서 MBE를 이용하여 동일한 구조로 성장된 웨이퍼를 구매하여 사용하였다.

본 논문에서는 식각액을 사용하여 웨이퍼 위의 전도층을 식각하는 방법을 이용하여 메사 공정을 수행하였다. 습식 식각 후 게이트의 끊어지는 현상과 메사 가장자리에서 증착된 금속의 두께가 얇아져서 금속내의 저항이 증가하여 소자 특성이 저하되는 것을 막기 위하여 웨이퍼 방향을 고려하여 패턴가장자리의 단면을 계단형식으로 만드는 공정을 최적화하여 게이트와 게이트 패드 사이의 연결부위가 끊어지는 문제점을 해결하였다. 습식 식각으로 사용한 식각 용액은  $\text{H}_2\text{SO}_4 : \text{H}_2\text{O}_2 : \text{H}_2\text{O} (1 : 8 : 160)$ 을 혼합한 용액이며, 게이트 금속이 끊어지지 않도록 식각과 식각 후 형성되어 있는

메사 패턴을 다시 현상하는 과정을 번갈아 시행하여 전체적으로 식각된 단면이 완만한 경사와 계단 형태를 이루도록 하였다. 그림 6은 식각과 현상과정을 반복하여 수행된 메사의 SEM 사진으로 메사 가장 부분을 계단 형태로 되어있는 것을 확인할 수 있다.

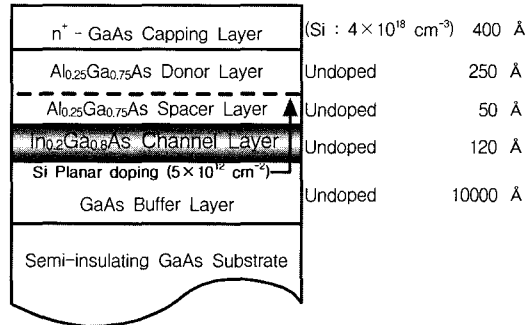


그림 5. PHEMT의 에피구조  
Fig. 5. Epi-structure of PHEMT.

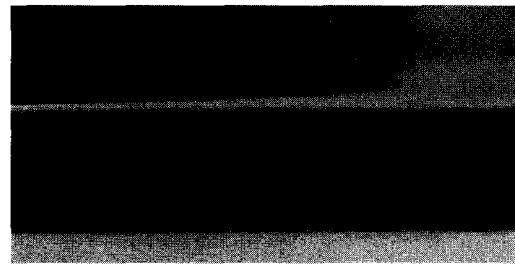


그림 6. MESA 경계면 SEM 사진  
Fig. 6. A SEM photograph of MESA edge.

웨이퍼와 금속의 오믹 접촉을 위하여  $1 \times 10^{-6}$  torr 이하의 진공 조건에서 열적 증착기(thermal evaporator)를 사용하여 AuGe / Ni / Au(1250 Å / 250 Å / 1500 Å)를 증착하였다. 그리고 오믹 형성을 위하여 전기로(furnace)를 사용하여 410 °C의  $\text{N}_2$  분위기에서 7분 동안 열처리를 하였다. 열처리 온도는 전기로에 장착되어 있는 thermocouple의 측정 온도이며, 측정된 specific contact resistance는  $1.2 \times 10^{-6} \Omega \cdot \text{cm}^2$  정도로 비교적 양호한 편이었다.

게이트 리세스(recess) 식각은 endpoint까지 정확한 식각을 가능하게 할 수 있는 etching stop layer를 사용하지 않았으므로 최적의 드레인 포화 전류가 되도록 암모니아 계열의 식각 용액( $\text{NH}_4\text{OH} : \text{H}_2\text{O}_2 : \text{H}_2\text{O} = 1 : 1 : 2000$ )을 사용하여 수행하였다. 본 논문에서 단위 게이트 폭 100  $\mu\text{m}$ 를 기준으로 최대의 드레인 포화 전류

를 얻을 수 있도록 약 34 mA가 되도록 식각하였다. 정확한 전류의 제어를 위해 리세스 식각 시  $100\mu\text{m} \times 100\mu\text{m}$ 의 Test pattern을 사용하여 관찰하였다. 리세스 식각을 거친 후 전자빔 묘화 장비를 사용하여 게이트 길이가 0.2  $\mu\text{m}$ 이고 머리의 길이가 1.3  $\mu\text{m}$ 를 갖는 wide-head T-게이트를 제작하였다. 본 공정에서는 PMMA 계열의 레지스트를 3층 구조로 코팅한 후 재현성을 높이기 위하여 이중 노광방식을 이용하여 T-게이트 패턴을 형성하였다. 전자빔 묘화 공정을 거쳐 형성된 T-게이트 패턴에 게이트 금속을 증착 시키기 전에 자연 산화막을 제거하기 위하여 HCl:H<sub>2</sub>O(1:5)혼합액을 사용하여 식각한 후 열 증착기를 이용하여  $1 \times 10^{-6}$  torr 이하의 진공 상태에서 게이트 금속(Ti/Au = 500/4000 Å)을 증착하였다. 소자의 노출된 활성층을 보호하기 위한 Si<sub>3</sub>N<sub>4</sub> passivation 공정과 격리된 소스 전극의 상호 연결을 위한 air-bridge 공정을 이용하여 PHEMT를 제작하였다<sup>8)</sup>. 그림 7은 0.2  $\mu\text{m}$ 의 wide-head T-게이트를 갖고 단위 게이트 폭이 80  $\mu\text{m}$ , 4개의 게이트 핑거를 갖는 PHEMT의 표면 사진이다.

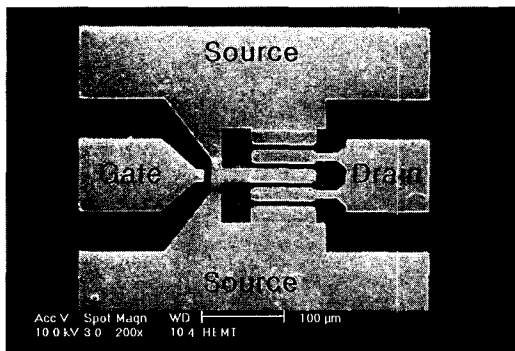
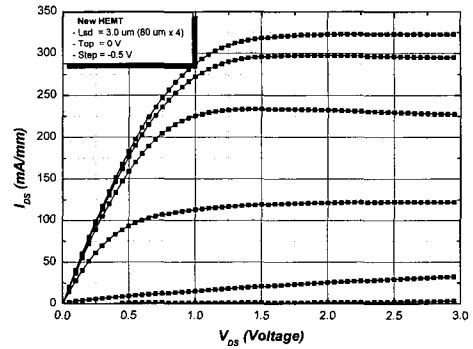


그림 7. 제작된 PHEMT의 SEM 사진(80  $\mu\text{m} \times 4$ )  
Fig. 7. SEM photograph of a fabricated PHEMT.

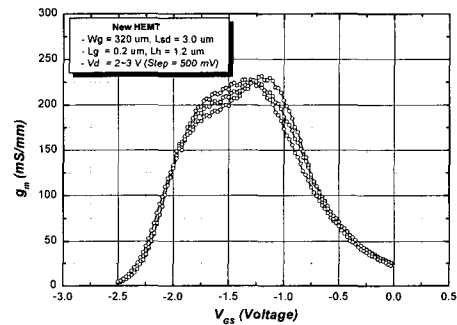
IV. 제작된 PHEMT의 측정 및 특성 분석

제작된 PHEMT의 전류-전압(I-V) 및 전달컨덕턴스(transconductance : gm)특성을 측정하기 위하여 HP 4156A DC 파라미터 분석기를 사용하였다. 그림 8은 게이트 길이가 0.2  $\mu\text{m}$  인 80  $\mu\text{m} \times 4$  PHEMT의 DC 특성 측정 결과로 0.9 V의 무릎전압(knee voltage), -2.5 V의 핀치오프 전압(pinch-off voltage), 103.3 mA의 드레인 포화전류(drain saturation current) 및 322.8 mA/mm의 드레인 전류 밀도(drain current density)를

얻었다. 또한, 3 V의 드레인 바이어스(Vds)와 -1.2 V의 게이트 바이어스(Vgs)에서 231.5 mS/mm의 최대 전달 컨덕턴스를 얻었다.



(a) 전류와 전압 특성  
(a) I-V characteristics



(b) 전달컨덕턴스 특성  
(b) Transconductance characteristics

그림 8. 제작된 PHEMT의 DC 특성(Lg = 0.2  $\mu\text{m}$ , 80  $\mu\text{m} \times 4$ )

Fig. 8. DC characteristics of the fabricated PHEMT (Lg = 0.2  $\mu\text{m}$ , 80  $\mu\text{m} \times 4$ ).

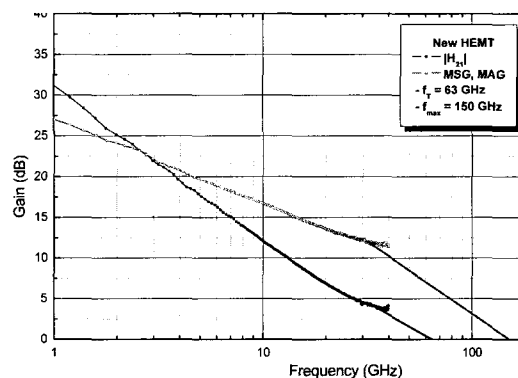


그림 9. 이득 특성 (Lg= 0.2  $\mu\text{m}$ , 80 $\mu\text{m} \times 4$ )  
Fig. 9. Gain characteristics (Lg= 0.2  $\mu\text{m}$ , 80 $\mu\text{m} \times 4$ ).

PHEMT의 소신호 주파수 특성은 HP 8510C 회로망 분석기를 이용하여 측정하였다. 측정범위는 1 GHz~40 GHz이고, 측정시 인가된 바이어스 조건은 드레인 전압을 3 V, 게이트 전압을 -1.2 V로 하였다. 그림 9는 동일한 PHEMT의 이득 특성을 나타낸 것으로 40 GHz에서 2.91 dB의  $S_{21}$  이득 및 11.42 dB의 MAG(Maximum Available Gain)을 얻었다. 또한 제작된 PHEMT의 전류 이득 차단 주파수( $f_T$ ) 및 최대 공진 주파수( $f_{max}$ )는 각각 63 GHz와 150 GHz로 40GHz까지 선형적인 데이터로부터 -6 dB/oct의 기울기로 외삽하여 얻었다.

상기의 제작된 0.2  $\mu\text{m}$  T-게이트 PHEMT의 측정 결과는 기타 발표된 동일한 게이트 길이를 갖는 PHEMT에 비해 상당히 낮은 주파수 특성을 가지는데, 이는 게이트 리세스 공정시 리세스 식각을 위한 별도의 패터닝 공정 없이 증착되어 있는 오믹 금속을 마스크로 사용하였기 때문에 게이트 금속이 형성되어 있지 않은 식각된 표면에 발생된 공핍 영역으로 인해 유효 게이트 길이가 0.2  $\mu\text{m}$  이상이 되어 주파수 특성이 감소된 것으로 사료된다. 표 2는 동일한 게이트 길이를 갖는 PHEMT의 DC 및 주파수 특성을 비교한 것이다.

표 2. 0.2  $\mu\text{m}$  PHEMT의 특성 비교  
Table 2. Comparison of characteristics of 0.2  $\mu\text{m}$  PHEMT's.

Item	Gate length ( $\mu\text{m}$ )	Gate width ( $\mu\text{m}$ )	Idss (mA/mm)	gm (mS/mm)	fT (GHz)	fmsx (GHz)	Reference
1	0.2	200	200	490	75	158	[9]
2	0.25	1120	520	420	50		[10]
3	0.2	200	60	540	58.9		[11]
본 논문	0.2	320	322.8	231.5	63	150	

V. 결 론

본 논문에서는 AlGaAs/InGaAs/GaAs계의 PHEMT를 제작하기 위하여 0.2  $\mu\text{m}$  wide-head T-gate,  $\text{Si}_3\text{N}_4$  passivation 공정 및 air-bridge 공정 등의 단위 공정 연구를 수행하였으며, 이들 단위 공정들을 이용하여 PHEMT를 제작 및 측정하였다. 게이트 길이가 0.2  $\mu\text{m}$ , 게이트 머리 크기가 1.3  $\mu\text{m}$ 이며, 단위게이트 폭이 80  $\mu\text{m}$ , 4개의 핑거수를 가지는 PHEMT의 DC 측정 결과, 소자의 무릎전압은 0.9 V, 핀치오프 전압은 -2.5 V이

며, 103.3 mA의 드레인 포화전류 및 322.8 mA/mm의 드레인 전류 밀도를 얻었다. 또한 3 V의 드레인 바이어스와 -1.2 V의 게이트 바이어스 조건에서 최대 전달 컨덕턴스는 231.5 mS/mm의 값을 얻었다.

1 GHz~40 GHz의 측정 주파수 범위와  $V_{ds}=3$  V 및  $V_{gs}=-1.2$  V의 측정 바이어스 조건에서 동일한 소자의 RF 특성 측정 결과, 40 GHz에서 2.91 dB의  $S_{21}$  이득, 11.42 dB의 MAG, 63 GHz의 전류이득 차단 주파수 및 150 GHz의 최대 공진 주파수를 얻었다.

본 논문에서 제작한 PHEMT는 Ka band(27~40 GHz)용 MMIC 및 시스템의 능동소자로 적용이 가능할 것으로 판단된다.

참 고 문 헌

[1] 전병철, 박덕수, 신재완, 양성환, 박현창, 이진구, "전자선 묘화를 이용한 0.2  $\mu\text{m}$ 의 게이트 길이를 갖는 MMIC용 Wide-Head T-gate 제작," 대한전자공학회 추계 종합학술대회 논문집, 제 22권, 제 2호, pp. 187-190, 1999

[2] P. Mandeville, et. al., "Growth and characteristics of double-heterojunction pseudomorphic MODFET", presentation at Workshop on Compound Semiconductor Devices and Integrated Circuit held in Europe(WOCSDICE 92), San Rafael, Spain 1992.

[3] 최상수, 이진희, 유형준, 유기수, 이상운, "PMMA/P(MMA-MAA) 구조에서 T-gate 형성을 위한 전자빔 리소그래피 공정에 관한 연구", Korea Journal of Material Research, Vol. 5, No. 1, pp. 96-103, 1995

[4] J. D Weiner, et. al., "Fabrication and Performance of Sub-micron T-gate High-speed High Electron Mobility Transistor", Electrochemical Society Proceedings, Vol. 98-12, pp. 288-292, 1998.

[5] Jin-Hee Lee, et. al., "Ultra Low Noise Characteristics of AlGaAs/InGaAs/GaAs Pseudomorphic HEMT's with Wide Head T-shaped Gate", IEEE Electron Device Letters, Vol. 16, No. 6, pp. 271-273, 1995.

[6] A. Ketterson, M. Moloney, W. T. Masselink, C.

K. Peng, J. Klem, R. Fischer, W. Kopp, and Hadis Morkoc, "High Transconductance InGaAs/AlGaAs Pseudomorphic Modulation-Doped Field-Effect Transistors," IEEE Electron Device Lett., Vol. EDL-6, pp. 628-630, 1985.

[7] S. D. Lee, et. al., "Simulation and fabrication of AlGaAs/InGaAs/GaAs PHEMT for MMIC's application at 35 GHz", IEEE TENCON, pp. 1117-1120, 1999.

[8] 이일형, 김성수, 윤관기, 김상명, 이진구, "열적 증착법을 이용한 Air-Bridge 제작과 그 응용에 관한 연구," 대한전자공학회 논문지, 제 33권 A편, 제 12호, pp. 53-57, 1996

[9] Hyung-Sup Yoon, et al., "Low Noise Characteristics of 0.2  $\mu\text{m}$  Al<sub>0.24</sub>Ga<sub>0.76</sub>As/In<sub>0.15</sub>Ga<sub>0.85</sub>As/GaAs Pseudomorphic HEMTs with Wide Head T-shaped Multifinger Gate", International Conference Solid State Devices and Materials, pp. 416-418, 1995.

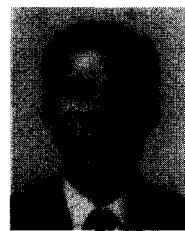
[10] C. S. Wu, et. al., "High efficiency Microwave Power AlGaAs/InGaAs PHEMT's Fabricated by Dry Etch Single Gate Recess", IEEE Transactions on Electron Devices, Vol. 42, No. 8, pp. 1419-1424, 1995.

[11] 이철욱, 배인호 외 5명, "ECR 플라즈마와 습식 식각으로 게이트 리세스한 AlGaAs/InGaAs/GaAs PHEMT 소자의 전기적 특성 연구", Journal of the Korean Institute of Electrical Material Engineerings, Vol. 11, No. 5, pp. 365-370, 1998.

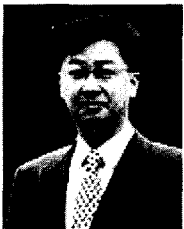
저 자 소 개



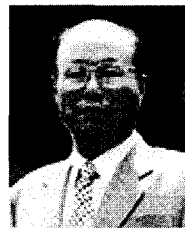
全秉喆(學生會員)  
1999년 2월 : 국립한경대학교 전자공학과 졸업(공학사). 2001년 2월 : 동국대학교 대학원 전자공학과 졸업(공학석사). <주관심분야> 초고주파 능동소자 제작 및 E-beam lithography



尹容淳(正會員)  
1988년 2월 : 서울산업대학교 전기공학과 졸업(공학사). 1990년 8월 : 동국대학교 정보산업대학원 정보통신과 정보통신 전공(공학석사). 1997년 3월~현재 : 동국대학교 대학원 전자공학과 박사과정. <주관심분야> RFIC 및 밀리미터파 무선전송 시스템, MIMIC 설계 등



朴炫裃(正會員)  
1995. 9~현재 : 동국대학교 전자공학과 부교수. 1992. 11~1995. 8 : University of Virginia 연구원. 1986. 2. : 서울대학교 전자공학과 졸업(공학사). 1989. 1. : Cornell University 전자공학과 졸업(공학석사). 1993. 1. : Cornell University 전자공학과 졸업(공학박사)



李鎭九(正會員)  
1969 : 국립항공대학교 전자공학과(공학사). 1975 : 서울대학교 전자공학과(공학석사). 1982 : Oregon State University 전기공학과(공학박사). 1985 : Cray Research, USA, Research Scientist. 1985 : Microwave Semiconductors, USA, Senior Engineer. 1990~1991 : University of Michigan, Visiting Research Scientist. 1999~현재 : 대한전자공학회 상임이사. 1995~현재 : 한국 전자과학회 이사. 1996~현재 : 한국산업인력관리공단, 기술사 검정 심의위원. 1985~현재 : 동국대학교 공과대학 전자공학과 교수. 1999~현재 : 밀리미터파 신기술 연구센터 소장



朴亨茂(正會員)  
1999. 12~현재 : 동국대학교 전자공학과 부교수. 1978. : 서울대학교 전자공학과 졸업(공학사). 1980. : 한국과학기술원(KAIST) 전자공학과 졸업(공학석사). 1984. : 한국과학기술원(KAIST) 전자공학과 졸업(공학박사)