

전자세라믹스의 C-V 특성평가

조성길
경상대학교 전기전자공학부
sgcho@nongae.gsnu.ac.kr

1. 서론

전자세라믹스의 독특한 전기적 특성은 종종 결정립계에 형성되는 전위장벽에 기인하며, ZnO 바리스터와 PTC 서미스터가 대표적인 예이다. 쇼트키 장벽이라고도 부르는 전위장벽은 소자의 전기적 특성을 결정하는 중요한 요소로 제품의 개발 및 품질관리 차원에서 모니터링해야 할 물리적인 값이다.

전위장벽의 높이를 측정하는 방법의 하나로 입계당 인가한 전압에 대해 커패시턴스 값을 도시하여 구하는 방법이 있다. 소위 C-V 특성으로부터 전위장벽을 구하는 것으로 처음 이 방법은 단결정 반도체와 금속전극 간의 쇼트키 접합에서 전위장벽을 구하는데 사용되었다. 그러나 다결정체인 세라믹의 입계에 형성되는 전위장벽은 반도체-금속 접합과는 달리 두 개의 전위장벽이 등을 마주댄 상태(이중 쇼트키장벽; Fig. 1 참조)이므로 반도체-금속 접합에서 유도된 관계식을 바로 이용하는 것은 무리가 있다. Mukae는 ZnO 바리스터의 전위장벽을 구

하기 위해 반도체-금속 접합에서 사용하는 식을 변형하여 새로운 C-V 관계식을 제안하였고 이 변형된 관계식은 ZnO 바리스터의 연구자들에게 널리 이용되고 있다.

본 연구실에서는 PTC 세라믹의 전위장벽을 측정하기 위해 Mukae의 C-V 관계식을 적용하여 보았으나 좋은 결과를 얻지 못하였다. 이에 PTC 세라믹에 적합한 C-V 관계식을 구하기 위한 연구를 진행하여 적절한 관계식을 구하였다. 본고에서는 기존의 Mukae의 C-V 관계식을 적용하여 전위장벽을 구하는 방법을 소개하고 본 연구실에서 제안한 PTC 세라믹에 적합한 새로운 C-V 관계식을 소개하고자 한다.

2. 본론

2-1. Mukae의 C-V 관계식

금속-반도체 간 쇼트키 접합에 적용되는 C-V 관계식은 다음과 같다.

$$\frac{1}{C^2} = \frac{2}{q\epsilon N_d} (\phi_b + V) \quad (1)$$

여기에서 C는 커패시턴스, q는 전자의 전하량, ε은 반도체의 유전율, N_d는 반도체 도너이온의 농도, φ_b는 전위장벽의 높이, V는 결정립계당 인가된 전압이다.

그러나 ZnO 바리스터의 경우에는 입계에 2개의 전위장벽이 등을 맞대고 형성되기 때문에 상기 쇼트키 접합에 적용되는 관계식을 그대로 사용하기는 곤란하다. Mukae는 ZnO 바리스터의 입계에 인가되는 전압이 대부분 역방향에 걸린다고 가정하여 다음과 같은 수정된 C-V 관계식을 제안하였다. 이 식에는 인가전압이 0일 때

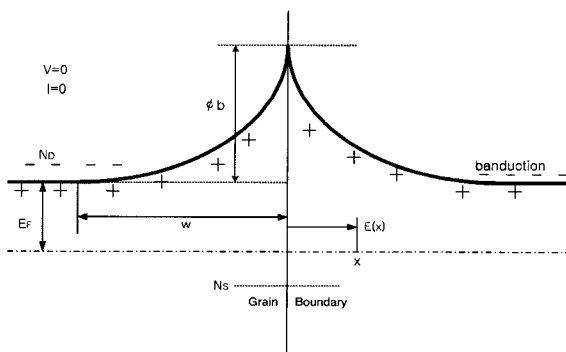


Fig. 1. 전자세라믹스의 결정립계에 형성된 이중 쇼트키 전위장벽 모델.

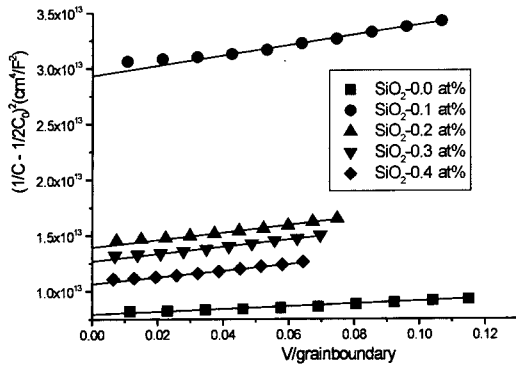


Fig. 2. Mukae의 C-V 관계식을 ZnO 바리스터에 적용한 예.

의 커패시턴스 C_0 가 식에 나타나며 이 관계식을 이용한 C-V 플롯은 Fig. 2와 같다. $(1/C - 1/2C_0)^2$ 을 y축에 전압 V 를 x축으로 하여 플롯을 하며 데이터 점을 연결한 직선의 기울기로부터 N_d 를 구하고, y-축과의 교차점으로부터 전위장벽 ϕ_b 를 구할 수 있다.

$$\left(\frac{1}{C} - \frac{1}{2C_0}\right)^2 = \frac{2}{q\epsilon N_d} (\phi_b + V) \quad (2)$$

$$\frac{1}{C_0} = \left(\frac{2\phi_b}{q\epsilon N_d}\right)^{1/2} \quad (3)$$

여기에서 C 는 결정립계당 커패시턴스이며, V 는 결정립계당 인가된 전압이다.

Mukae의 변형된 C-V 관계식은 ZnO 바리스터에 대해 비교적 잘 부합되어 여러 연구자들에 의해 이용되고 있다.

2-2. PTCR 세라믹에 적합한 C-V 관계식

본 연구실에서는 PTCR 세라믹의 전기적 특성이 입계에 형성되는 전위장벽에 기인하는바가 크기 때문에 Mukae의 변형된 C-V 관계식을 이용하여 전위장벽의 높이를 구하고자 하였다. 그러나 직선관계는 Fig. 3에서 보는 바와 같이 고전압 영역에서만 관찰되었으며 이로부터 구한 전위장벽의 크기는 비정상적으로 크게 나타났다.

이 변형된 C-V 관계식은 인가된 전압이 역방향 전위장벽에 걸린다는 가정 하에 유도된 것으로 이 가정을 만족시키는 높은 인가전압에서는 PTCR 세라믹의 유전율

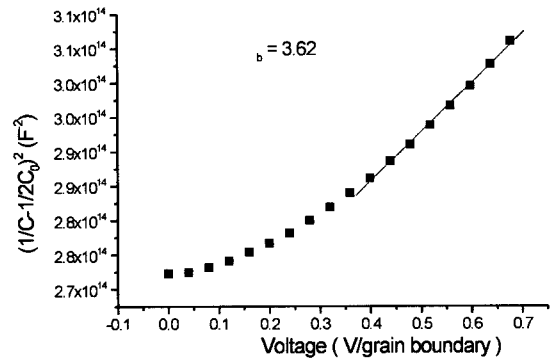


Fig. 3. Mukae의 C-V 관계식을 PTCR 세라믹에 적용한 예.

이 변하기 때문에 PTCR 세라믹에 적용하는 것이 적절하지 않다고 판단된다. 따라서 PTCR 세라믹에 적합한 새로운 C-V 관계식을 유도하였다.

$$\left(\frac{1}{C^2} - \frac{1}{2C_0^2}\right)^2 = \frac{4}{(\epsilon A^2 q N_d)^2} (4\phi_b^2 + V^2) \quad (4)$$

이식은 형식상 Mukae의 식과 비슷하다. (4)식에서 알 수 있듯이 $(\frac{1}{C^2} - \frac{1}{2C_0^2})^2$ 을 y축으로 V^2 을 x축으로 놓고 플롯하면 데이터 점들의 직선관계를 얻을 수 있다. 본고에서는 유도과정은 생략하고 결과만을 제시하였으며 상세한 유도과정은 참고문헌에 나타나 있다.

본 저자들이 제안한 C-V 관계식을 PTCR 세라믹에 적용한 예는 Fig. 4와 같다. 모든 전압 범위에서 직선관계가 성립되며 이 직선에 의해 구한 전위장벽의 크기는 0.61 V로 본 연구의 시편과 비슷한 조건의 PTCR 세라믹에 대해 200°C에서 구한 0.55 V와 유사한 값이다.

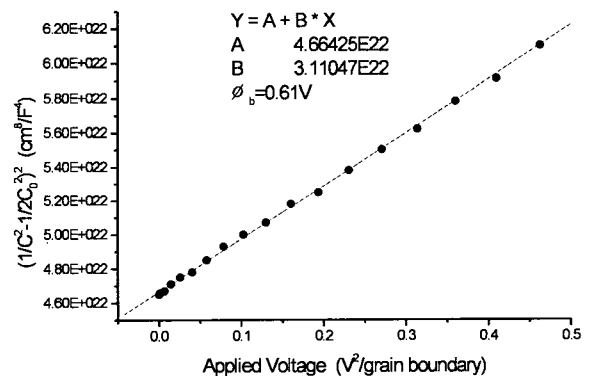


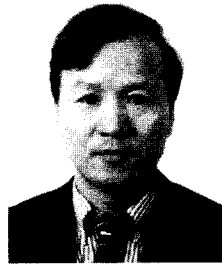
Fig. 4. 본 저자가 제안한 C-V 관계식을 PTCR 세라믹에 적용한 예.

3. 결 론

ZnO 바리스터나 PTCR 세라믹과 같은 전자세라믹스들은 결정립계에 형성된 전위장벽에 의해 그 고유한 특성이 발현된다. 따라서 전위장벽을 측정할 수 있는 적절한 방법이 필요하며, 그 한 방법으로 C-V 관계식이 이용되고 있다. 그러나 전위장벽의 형태나 재료의 특성에 따라 적절한 C-V 관계식의 선택이 요구된다. ZnO 바리스터의 경우에는 Mukae에 의해 제안된 C-V 관계식이 널리 적용되고 있으나, PTCR 세라믹의 경우에는 잘 일치하지 않기 때문에 새로운 적절한 C-V 관계식을 제안하였다. 이 새로운 C-V 관계식은 PTCR 세라믹의 실험 데이터와 잘 일치하여 그 적합성이 입증되었다.

참고 문헌

1. S. M. Sze, *Physics of Semiconductor Devices*, 2nd ed., (Wiley, New York, 1981), p. 279.
2. K. Mukae, K. Tsuda and I. Nagasawa, "Capacitance vs Voltage Characteristics of ZnO Varistors," *J. Appl. Phys.*, **50**(6), 4475 (1979).
3. W. Heywang, "Resistivity Anomaly in Doped Barium Titanate," *J. Am. Ceram. Soc.*, **47**(10), 484 (1964).
4. D. H. Kim, I. K. Park and H. G. Kim, *Jpn. J. Appl. Phys.*, **34**, 4862 (1995).
5. 문금성, 조성걸, 심영재, "SiO₂의 첨가가 Pr-ZnO 바리스터에 미치는 소결 및 전기적인 특성에 대한 영향," *한국세라믹학회지*, **37**, 1044 (2000).
6. S. K. Lee, S. G. Cho and Y. J. Shim, "Characteristics of ZnO Varistors with Praseodymium Oxide," *Kor. J. Ceram.*, **5**(4) 357 (1999).
7. 이영근, BaTiO₃계 PTC세라믹의 특성에 미치는 첨가물의 영향과 전기적 특성에 대한 모델링, 경상대학교 세라믹공학과 박사학위논문 (2001).
8. Y. G. Li and S. G. Cho, "Capacitance-voltage Relation for Ceramics with Positive Temperature Coefficient of Resistance," *J. Appl. Phys.*, **91**(7), 4535 (2002).



조성걸

- 1975년 서울대학교 재료공학과 학사
- 1978년 쌍용중공업(주)
- 1985년 서울대학교 무기재료공학과 석사
- 1989년 미국 Alfred Univ. 공학박사
- 1990년 경상대학교 전자재료공학과 전임강사
- 현재 경상대학교 전기전자공학부 교수