

## 전력전자 소자의 특징 및 동향

서종원\* 김종부\*\*

성균관대학교 정보통신공학부\*, 인덕대학\*\*

### I. 전력전자 소자의 동향

전기에너지가 발명된 이후로 최근 10여년 전까지만 해도 전기회사로부터 공급받는 고정된 주파수와 고정된 전압의 전력을 사용해왔다. 그러나 사회의 발전에 따라 전기에너지의 이용이 급격히 증가하였고, 이를 충족시킬 만큼 공급 가능한 전력 자원의 개발이 충분히 뒤따르지 않고 있어 한정된 전기에너지를 보다 효율적으로 이용하기 위한 전기 기기의 저소비 전력화 및 효율성 향상에 대한 많은 연구가 이루어지고 있다. 또한 최근 기기들의 개발 추세가 소형화, 저전압 구동 및 고속화를 요구하고 있고 이러한 요구에 대응하기 위하여 전력전자 소자의 개발이 이루어지고 있다.

전력전자 소자를 사용하던 초기에는 전압의 크기를 가변하기 위하여 사용하였으나, 최근에는 전압과 주파수 모두를 목적하는 응용에 적절하게 변화시켜가며 사용하는 방향으로 연구가 이루어지고 있다. 전력전자 소자는 가변전압, 가변 주파수의 전기 에너지를 만들기 위해 사용되는 것으로 1978년의 MOT-FET로부터 FET, GTO, Thyristor 및 최근의 IGBT에 이르기까지 많은 발전을 거듭해왔으며, 구조적으로는 바이폴러계열 소자인 BJT 등으로부터 MOS 계열인 Power MOS-FET과 MOS 구조를 기반으로 하는 바이폴러계열 소자인 IGBT 등으로 변화해왔다.

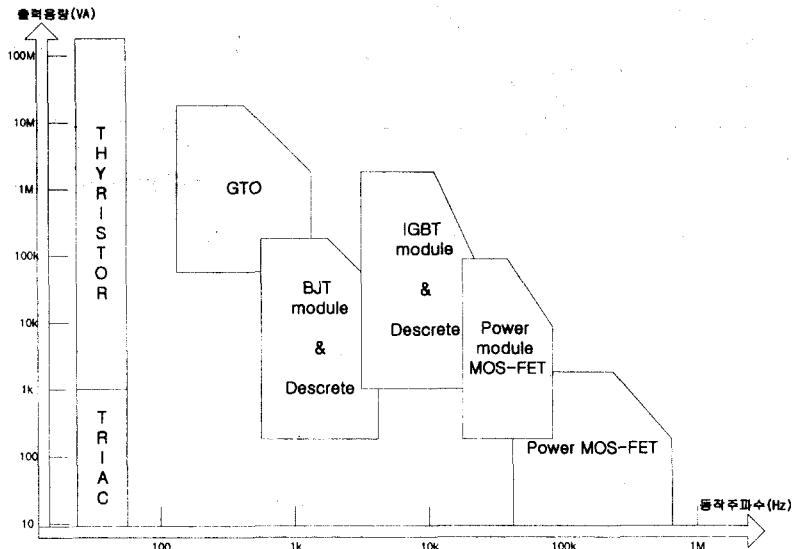
이와 같은 전력전자소자의 발전에는 전술한 바와 같이 고효율, 소형화, 저소비 전력화, 저전압 구동 및 고속화라는 목적이 있으며, 이러한 목적을 달성하기 위해 고내압화, 대전류화, 고속화,

저손실화, 복합화, 집적화 및 모듈화의 특성을 가지도록 진보 발전하여 많은 전력 변환 및 제어 분야에 사용되고 있다. 전력전자 소자의 적용 사례는 일상에서 손쉽게 접할 수 있는 인버터를 채택한 제품들이며, 최근들어 부각되기 시작한 생활용 로봇들의 구동기에도 이러한 소자들이 응용되고 있다. 산업용으로는 전기 철도의 구동 장치와 같이 주로 전동기를 응용한 분야에 적용되고 있다. 뿐만 아니라 태양광, 풍력, 조력 발전 등의 대체에너지를 통해 생산된 전력을 상용전원과 연계시키기 위한 분야 등의 대규모 응용 뿐만 아니라 소형 휴대용 기기의 효율적인 전력 사용을 위한 스위칭 전원에 사용되고 있다.

전력전자 소자는 저내압과 고내압의 두 가지로 나누어 기술의 발전을 고찰할 수 있다. 저내압 소자는 Power MOS-FET를 주류로 trench 구조 등을 채용하며, 소형, 경량화되고 있으며 고내압 소자는 고속 동작에 따른 ON 전압의 저감, ON 전압과 스위칭 시간의 trade off 특성의 개선, 열저항의 저감 등 개발 해야 할 과제를 안고 있으며 IGBT는 Power MOS-FET의 결점인 고내압 영역에서 ON 전압을 저감함으로써 고내압화 및 고속화의 두 가지를 모두 추구하고 있다.

다음 <그림 1>은 대표적인 전력전자 소자의 용량과 주파수의 적용 범위를 나타낸다.

지난 10년 동안 전력전자 소자는 Power MOS-FET 또는 IGBT 등의 MOS계열이 그 전까지 주로 사용되고 있던 BJT를 교체해 왔으며 이는 고전압 대전류 동작이 가능한 IGBT의 특성 개선에 따른 것으로 GTO Thyristor를 사용하고 있던 전동차량 분야에까지 IGBT로 대체



〈그림 1〉 대표적인 전력전자 소자의 용량과 주파수의 적용 범위

되어가고 있다.

전력 제어 분야의 확대와 함께, 요구되는 특성도 엄격해지고 있으며, IGBT의 특성을 넘어 각종 신구조가 제안되고 있다. 신구조의 소자는 Power MOS-FET와 같이 전압구동형으로 전류 구동에서 전압구동으로 변화해가는 추세는 계속될 것으로 예상된다.

본 고에서는 이러한 전력전자 소자의 개별적인 특성에 대하여 간략히 살펴보고 이를 이들의 적용에 고려되어야 할 사항에 대하여 다룬다.

## II. 전력전자 소자의 특징

전력전자 소자는 바이폴라계열과 MOS 계열 소자로 나누어진다. 대표적인 바이폴라계 전력전자 소자는 BJT, THYRISTOR, GTO THYRISTOR 등이 있으며, 그 기본적인 동작에 대하여 살펴보고 MOS-FET와 MOS 구조를 가진 바이폴라 소자인 IGBT (Insulated Gate Bipolar Transistor)의 구조와 동작에 대하여 고찰해 본다.

### 1. BJT(Bipolar Junction Transistor)

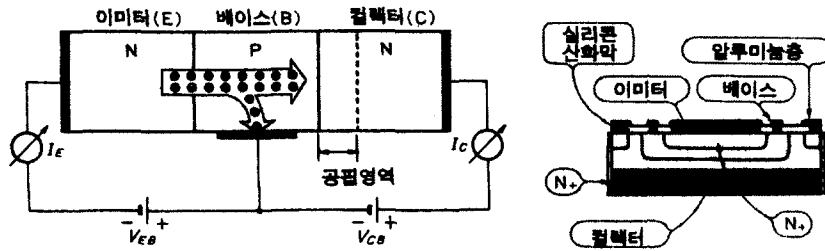
트랜지스터 동작의 개념은 3극 집합형 트랜지스터를 모델로 한 설명이 일반적으로 이용되고 있다. 하나의 단결정 속에 N형, P형, N형의 부분을 만든 것으로, 순방향 및 역방향으로 전압을 인가한 2개의 PN 접합 다이오드를 조합한 모델을 생각할 수 있다.

트랜지스터에는 PNP형과 NPN형이 있지만, 〈그림 2〉와 같이 NPN형의 경우 좌측부의 N형을 이미터, 오른쪽부의 N형을 컬렉터, 중간이 얇은 층을 베이스라 부른다.

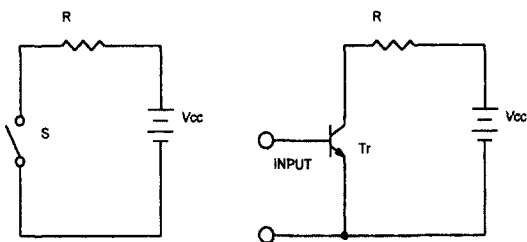
이미터 전류  $I_E$ 에서 베이스 전류  $I_B$ 를 뺀 전류의 나머지가 컬렉터 전류  $I_C$ 가 된다. 즉, 컬렉터측은 역바이어스되어 있어 미소한 베이스 전류로 큰 컬렉터 전류를 꺼낼 수 있다.

베이스 전류의 미소변화에 대하여 컬렉터 전류의 변화로 증폭된 전류를 꺼낼 수 있기 때문에 전자기기의 액츄에이터 드라이브를 비롯한 전력 증폭회로에 사용되고 있다.

트랜지스터의 주요 용도로는 스위칭 전원, DC-DC 컨버터 등의 스위칭용으로 사용되기도 하고, 스테레오 오디오 앰프 등의 전력 증폭용으로 사용되기도 한다. 여기서는 주로 트랜지스터의 스



〈그림 2〉 바이폴러 트랜지스터의 구조 모델 및 단면



〈그림 3〉 기계적 스위치와 트랜지스터를 사용한 스위치 회로

위칭 동작에 대하여 고찰해본다.

〈그림 3〉은 기계적 스위치와 트랜지스터의 스위칭 동작 회로로 왼쪽의 그림에서 기계적 스위치가 열려 있을 때에는 전혀 전류가 흐르지 않고, 닫혀 있을 때에 전류가 흘러, 전원  $V_{cc}$ 의 모두가 부하  $R$ 의 양단에 가해진다. 〈그림 3〉의 오른쪽은 스위치를 트랜지스터로 대체하고 있다. 베이스단에 입력신호를 가함으로써 부하  $R$ 을 전원  $V_{cc}$ 에 접속하거나 분리하는 스위치로 사용하고 있으며 왼쪽과 같은 동작을 하고 있다.

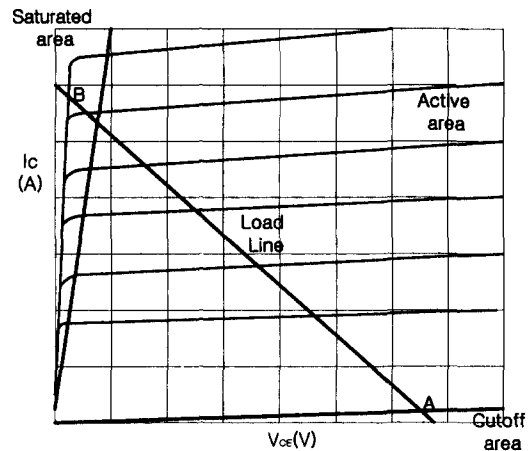
〈그림 4〉는 NPN 트랜지스터의 전원  $V_{ce}$ - $I_c$  특성을 나타내고 있다. 이 동작범위는 차단영역, 활성영역, 포화영역의 3가지 영역으로 구성되어 있다.

1) 차단영역

차단영역은 이미터 및 컬렉터의 양접합이 역바이어스로, 컬렉터 전류는 아주 작고, 고임피던스 상태로 되어 있다. 〈그림 4〉의 부하선상의 A점이 스위치 OFF시의 동작점으로 되고 있다.

2) 활성영역

활성영역은 널리 사용되고 있는 모드로 이미터



〈그림 4〉 트랜지스터의  $V_{ce}$ - $I_c$  특성

접합은 순바이어스, 컬렉터 접합은 역바이어스로 되어 있다. OFF에서 ON으로 스위칭할 때, 동작점 A에서 부하선에 따라 활성영역을 통과하여 B점에 도달한다.

3) 포화영역

포화영역은 베이스 전류가 충분하게 흐르고 있으며, 이미터, 컬렉터 양접합 모두 순바이어스되어 저임피던스 상태로 되어 있다. 〈그림 4〉의 B점이 스위치 ON시의 동작점이다.

베이스 전류를 단속적으로 ON/OFF 시킨 경우, 트랜지스터의 동작점은 포화영역 B점과 차단영역 A점을(활성영역을 통과하면서) 교대로 이동한다.

스위치로 사용되는 트랜지스터는 ON/OFF를 반복하게 되며 이와 같이 트랜지스터를 스위치로 사용하는 경우에는 다음과 같은 특성이 요구된다.

- 1) ON 저항이 작다. 즉 컬렉터 이미터간 포화전압  $V_{CE(SAT)}$ 가 낮다.
- 2) OFF 저항이 크다. 즉 컬렉터 이미터간 차단 전류  $I_{CEO}$ (또는 컬렉터 베이스간 차단전류  $I_{CBO}$ )가 작다
- 3) 스위칭 속도가 빠르다. 즉 동작점이 활성영역을 통과하는 속도가 빠르다.
- 4) 파괴내량이 강하고, 신뢰성이 높다. 즉 순바이어스, 역바이어스시의 안전 동작영역이 넓다.

트랜지스터의 기본적인 스위칭 회로는 <그림 3>과 같으며, 베이스에 입력 펄스를 인가한 경우의 베이스 전류, 컬렉터 전류 파형은 <그림 5>와 같다.

<그림 5>의 각 시간 패러미터에 대한 정의는 다음과 같다

- 1) 지연시간(delay time) :  $t_d$   
 베이스에 입력 펄스가 인가되고 나서 컬렉터 전류가 최대값의 10%에 도달하기까지의 시간. 트랜지스터를 OFF 상태에서, 활성영역 경계면으로 이동하는데 필요한 시간.
- 2) 상승시간(rise time) :  $t_r$   
 컬렉터 전류가 최대값의 10%에서 90%까지 도

달하는시간. 트랜지스터가 활성영역을 통과하는 시간.

- 3) 축적시간(storage time) :  $t_{stg}$   
 베이스 전압이 0, 또는 역방향으로 가해지고 나서 컬렉터 전류가 최대값의 90%까지 감소하는 시간. 포화영역에 있는 트랜지스터의 베이스에 OFF 펄스를 인가하여, 활성영역 경계면으로 이동하기까지 필요한 시간

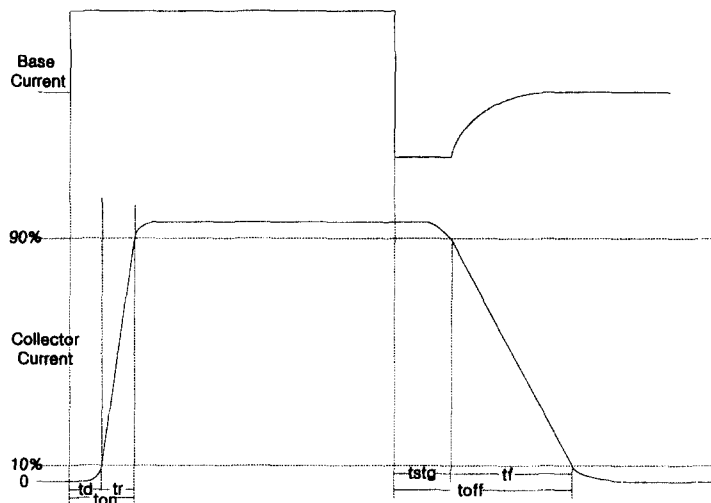
- 4) 하강시간(fall time) :  $t_f$   
 컬렉터 전류의 최대값이 90%에서 10%로 감소하는 시간. 트랜지스터가 활성영역을 통과하는 시간

- 5) turn on 시간 :  $t_{on}$   
 지연시간( $t_d$ ) + 상승시간( $t_r$ )

- 6) turn off 시간 :  $t_{off}$   
 축적시간( $t_{stg}$ ) + 하강시간( $t_f$ )

이들 스위칭 특성은 응용장치에 있어서 소자의 스위칭 주파수를 정하는데 사용된다. 고속 스위칭용 바이폴러 트랜지스터에서는 약 100 kHz 정도가 한계이다. 그 이상의 주파수대역에서는 MOS-FET나 IGBT 등의 스위칭 소자가 사용된다.

트랜지스터를 스위치 회로로 사용한 경우에 발



<그림 5> 트랜지스터의 베이스 전류, 컬렉터 전류 파형

생하는 손실은 다음과 같다.

- 1) ON시의 포화전압에 의한 ON 손실 :  $P_{on}$
- 2) ON, OFF시에 과도적으로 발생하는 스위칭 손실 :  $P_{ton}, P_{toff}$
- 3) OFF 기간 중의 누설전류  $I_{CEO}$ 에 의한 OFF 손실  $P_i$ 가 있다.

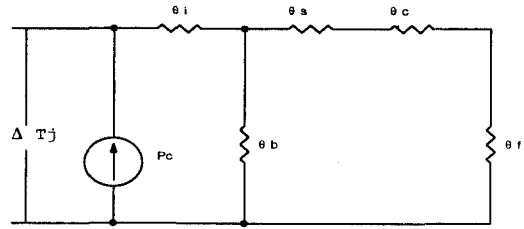
실질적으로 누설전류에 의한 손실은 대부분 무시할 수 있기 때문에 ON 손실과 turn off시의 스위칭 손실에 대해서만 고려하면 크게 무리가 없다. ON 손실은 컬렉터 이미터간 포화전압  $V_{CE(SAT)}$ 가 낮은 트랜지스터를 포화상태로 사용함으로써 억제할 수 있다. Turn on 손실은 상승시간  $t_r$  기간에 발생하고, turn off 손실은 하강시간  $t_f$ 에 발생한다. 일반적으로  $t_f > t_r$ 의 관계가 있으며,  $t_f$ 를 짧게함으로써 스위칭 손실을 감소시킬 수 있다.

그 수단으로, turn off시에 베이스-이미터간에 역바이어스를 걸고,  $t_f$ 를 짧게하는 방법이 일반적으로 되어 있다. 트랜지스터의 베이스-이미터간에 드라이브 전류에 의한 캐리어가 남아 있다. 이것이 완전히 소멸할 때까지 OFF 상태로 되지 않기 때문에 역바이어스를 인가하고, 이 축적 캐리어를 급격히 소멸시키려고 하는 것이다. 그러나, 함부로 큰 역바이어스를 인가하면 역바이스 시 안전 동작영역이 좁아져 파괴되거나,  $h_{FE}$ 의 열화현상 등이 발생하여 신뢰성을 떨어뜨리게 된다.

트랜지스터의 최대 접합부 온도  $T_{JMAX}$ 는 정해져 있으며, 이  $T_J$ 를 어떻게 낮은 온도로 사용하는가에 따라 신뢰성이 높아지고, 또한 수명은 길어진다. 그렇게 하기 위해서는 방열판을 사용한 방열 설계가 중요하다.

트랜지스터 접합부에서 발생하는 열이 외부로 전도되는 경로는 열의 이동을 전류와 같이 생각하고, 전기회로로 대치할 수 있다. 열저항과 열용량으로 나타내고, 열적 안정상태에서는 <그림 6>과 같은 방열 등가회로가 된다.

접합부에서 본 외기까지의 전열저항  $\theta_{j-A}$ 는 <그림 6>의 등가회로에서  $\theta_{j-A} = \theta_b // (\theta_i + \theta_c + \theta_s +$



<그림 6> 방열 등가회로

$\theta_f$ )로 되지만 외부 열저항  $\theta_b$ 는  $\theta_i, \theta_c, \theta_s, \theta_f$ 에 비해 상당히 크기 때문에 간략하게  $\theta_{j-A} = \theta_i + \theta_c + \theta_s + \theta_f$ 로 된다. 여기에서  $\theta_b$ 는  $\theta_b = (T_{JMAX} - T_c) / P_{C MAX}$ 의 수식으로 트랜지스터의 카타로그에서 계산식으로 구할 수 있다.  $\theta_c + \theta_s$ 는 패키지 접촉면의 상태에 따라 변하는 값으로 테이블을 참조하면 된다.

- $\theta_i$ : 내부 열저항(접합부에서 패키지까지)
- $\theta_c$ : 외부 열저항(패키지에서 직접 외기까지)
- $\theta_s$ : 절연판 열저항
- $\theta_b$ : 접촉 열저항(방열판과 접촉부 사이)
- $\theta_f$ : 방열판 열저항(방열판의 외기에 대한다)

트랜지스터의  $T_J$ 는  $T_J = P \times (\theta_i + \theta_c + \theta_s + \theta_f) + T_c$ 로 된다. 손실  $P$ 를 구함으로써 필요한 방열판의 열저항  $\theta_f$ 를 알 수 있고 최대정격을 만족하는 방열 설계를 할 수 있다. 접합온도  $T_J$ 를 낮은 온도에서 사용하면 보다 신뢰성이 높아지므로, 최대 접합온도  $T_{JMAX}$ 의 70%~80%에서 사용하는 것이 일반적이다.

일반적으로 스위칭용 트랜지스터 파괴의 원인은 다음 3종류로 분류할 수 있다.

- 1) 전력손실이 크기 때문에 열폭주로 인한 파괴(파괴시간이 길다)
- 2) 이상 펄스에 의한 순방향 바이어스에서의 파괴(파괴시간 10ms 이하)
- 3) 이상 펄스에 의한 역방향 바이어스에서의 파괴(파괴시간 10ms 이하)

이러한 파괴로부터 트랜지스터를 보호하기 위

해서는 방열설계, 순방향 바이어스나 역방향 바이어스시의 안전동작 영역을 고려한 설계를 해야 한다.

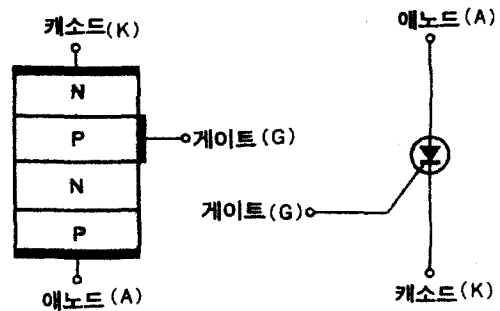
## 2. THYRISTOR

사이리스터는 실리콘 제어 정류소자라고도 한다. 순방향 전류의 흐름을 제어할 수 있는 다이오드와 같은 역할을 하며, 양방향으로 안정한 스위칭 기능을 갖는 반도체 소자이다.

사이리스터의 동작 개념을 간단하게 “스위칭 기능을 하는 소자”라고 표현할 수 있다. 사이리스터는 OFF 상태의 고저항일 때와 ON 상태의 저저항일 때의 두 상태의 기능을 갖는 회로 소자라고 할 수 있다. 앞서 기술한 BJT의 경우 포화영역, 활성영역, 차단영역으로 구분되며 스위칭 용도로 사용할 경우에는 포화영역과 차단영역에서만 사용하였으며, 그 이외에 증폭 용도로 사용할 경우 활성영역에서 동작하는 3가지 영역을 가지고 있었으나, 사이리스터의 경우에는 기계적인 스위치와 동일하게 ON과 OFF의 두 가지 상태만을 갖는다.

〈그림 7〉은 사이리스터의 기본 구조를 보이고 있는데 anode, cathode, gate의 3단자 소자로서 주전극은 anode와 cathode이며 제어단자가 gate 전극이다. 사이리스터의 역할은 제어단자에 전류를 흘리지 않는 경우는 anode/cathode의 어느 쪽의 방향에 대해서도 고저항을 나타내어 기계적으로 연결되지 않은 스위치와 같이 동작하며, 대부분 전류를 흘리지 않은 저지 상태를 유지한다. 이 제어단자에 작은 전류를 흘리면 anode가 cathode 전극에 대하여 정방향으로 바이어스되고 있을 때만 저항값이 변화하며, 한없이 0에 가까운 상태로 되어 전류가 anode 전극에서 cathode 전극의 방향으로 흐른다. 사이리스터는 이 기능을 활용하여 교류전원의 위상제어 등에 사용하고 있다.

사이리스터의 경우에는 게이트 전극에 흘리는 전류를 사용하여 turn on은 제어가 가능하지만 turn off는 외부 제어가 불가능하다. 다만 anode와 cathode에 역바이어스를 인가하거나 순전류



〈그림 7〉 사이리스터의 기본 구조와 회로 기호

를 유지전류 이하로 유지할 경우에는 OFF 시킬 수 있다. 따라서 사이리스터를 교류전원의 위상 제어로 사용할 경우 turn on 시점은 게이트 전극에 전류를 흘림으로써 제어할 수 있고, turn off는 교류전원의 위상이 반전될 때 anode와 cathode에 역바이어스가 되며 이때 off된다.

## 3. GTO(Gate Turn Off Thyristor)

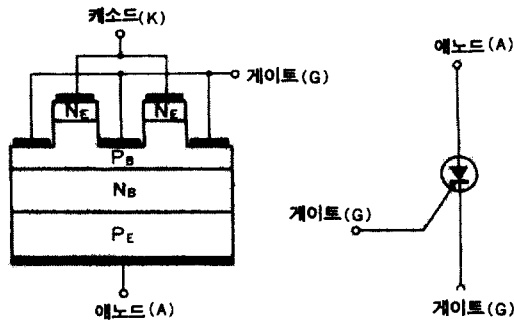
GTO 사이리스터(Gate Trun Off Thyristor)는 게이트를 역바이어스함으로써 ON 상태에서부터 turn off할 수 있는 기능을 가진 사이리스터이다.

사이리스터를 turn on 시키면, ON 상태를 OFF 상태로 되돌리기 위해서는 anode와 cathode 간에 역바이어스를 인가하거나, 또는 순전류를 유지전류 이하로 해야 한다.

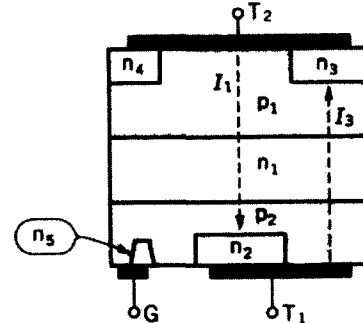
GTO 사이리스터는 게이트 단자에 제어신호를 가함으로써 ON/OFF의 제어가 가능한 소자로 GTO 사이리스터를 turn on 시키기 위해서는 사이리스터와 같이 게이트 전극에 플러스 신호를 가하면 anode로부터 cathode로 향해서 전류가 흐른다. 반대로 게이트 전극에 마이너스 신호를 주면 turn off 동작이 시작되며 이러한 기능을 자기소호 기능이라 부른다.

즉, GTO 사이리스터는 게이트를 역바이어스함으로써 ON 상태를 OFF 상태로 해제하는 기능을 가진 사이리스터라 할 수 있다.

〈그림 8〉은 GTO 사이리스터의 기본 구조와 회로기호에 대한 표현이다.



〈그림 8〉 GTO 사이리스터의 기본 구조와 회로기호



〈그림 9〉 트라이액의 구조

GTO 사이리스터는 자기소호기능을 가진 스위칭 소자로 서지내량이 크고, 고전압, 대전류 용도에 적합한 소자로 전기철도 차량 등의 인버터, chopper 장치 등에 응용되어왔다.

#### 4. TRIAC

TRIAC은 교류 제어용 스위칭 소자로, TRIode AC Semiconductor switch 라는 영문에서 만들어진 단어로 기본 구조는 사이리스터와 같으며 등가적으로 사이리스터 2개가 역병렬 접속된 모양을 가지고 있다.

트라이액은 대표적인 교류 부하인 히터, 모터, 램프 등의 ON, OFF하는 것 뿐만 아니라, 위상을 제어함으로써 히터의 온도, 모터의 회전 속도, 램프의 광량 등을 제어할 수 있다.

트라이액의 구조는 2개의 사이리스터가 역병렬로 접속된 것으로 〈그림 9〉와 같이 되어있다.

양방향 소사이므로 단자의 명칭은 anode, cathode라고 부르지 않고, T1(Terminal 1: 사이리스터의 cathode에 해당), T2(Terminal 2: 사이리스터의 anode에 해당), 게이트라 부르며 게이트-T1 간은 다이오드가 역병렬로 접속된 구조이고 양방향 어느 쪽의 게이트 전류로도 트리거할 수 있다.

트리거 모드로는 4종류의 조합이 있으며, 일반적으로 로마숫자로 I~IV 모드라 부르고 있다. 이 트리거 모드의 조합은 제조사에 따라 부르는 법에 약간씩 차이가 있다.

트라이액을 사용할 경우 정격 전류는 실제로

흐르는 실효전류의 약 2배 이상의 정격 전류를 가진 트라이액 소자를 선정해야 한다. 만약 3 ARMS의 전류를 흘릴 것이라면 6A~8A 정격의 트라이액을 사용하는 것이 유리하다.

사용할 제품의 정격 전류가 정해졌으면 열계산에 의해 접합부의 온도를 추정하고, 방열판의 크기나, 최종적인 사용가부를 검토해야한다.

이때 주의해야 할 점은 돌입전류의 유무이다. 트라이액에는 서지전류  $I_{TSM}$ 의 규정이 있으며 통상 이것은 “비반복”에 대한 규정으로 소자의 전체 사용시간에서 누적횟수의 총합이 100회 정도 이하의 부하단락 전류 등 돌입전류를 대상으로 한 것이며, 전원 투입시의 돌입전류에는 해당되지 않는다.

이와 같은 경우는 돌입시의 접합부 온도를 산출하여 최대 정격의  $T_{JMAX}$ 를 넘는 경우는 정격 전류를 높여 사용하던가, 위상제어 등에 의해 돌입전류를 억제할 필요가 있으며, 최근에는 반복 돌입전류 내량이 강한 트라이액이 상품화되고 있으므로 이를 사용하는 것도 한 방법이다.

트라이액의 정격 전압은 교류 전원전압에 의해 선정하며 120V 라인 이하의 전원전압에는 400V 이상의 정격을, 240V 라인 이하의 전원전압에는 600V 이상의 정격제품을 사용한다. 단 예외로 2상 모터의 정회전 역회전 제어 등은 기동용 콘덴서의 충전전압에 의해 전원전압의 약 2배인 전압이 트라이액에 인가되기 때문에 전원전압의 2배에 대하여 라인 전압으로 고려해야 한다. 즉 100V 전원 전압을 사용할 경우에도 600

V 이상의 정격을 갖는 트라이액을 사용하는 것이 바람직하다.

또한, L 성분의 영향 등으로 트라이액의 정격 전압을 넘는 서지전압이 인가되는 경우에도 1 단계 위의 전압정격품을 사용하는 것이 바람직하다.

외부 노이즈가 트라이액에 주는 악영향은 주로 오동작과 파괴의 2가지이며 여기서는 주로 오동작에 대하여 고찰한다. 트라이액의 노이즈 내량에는 한계가 있으며, 이것을 넘으면 게이트 신호가 없어도 turn on 하는 오동작을 하기도 한다. 이러한 오동작이 1차요인으로 트라이액을 파괴하는 일은 없지만, 오동작함으로써 발생하는 이상 전류, di/dt 등의 2차 요인에 의해 트라이액의 열화, 파괴하는 일도 있다.

트라이액에 악영향을 주는 노이즈에는 일반적으로 dv/dt, (dv/dt)c, 임펄스 노이즈, 서지 전압 및 안테나 효과 등에 의한 게이트 노이즈 등이 있다. 이러한 노이즈에 대한 대책으로는 스너버 회로, 배리스터, 제너 다이오드 C<sub>GK</sub>, R<sub>GK</sub> 등이 효과적이다.

일반적으로 트라이액은 오동작 방지와 과전압 파괴로부터 보호하기 위하여 스너버 회로라 부르는 콘덴서와 저항으로 구성되는 노이즈 서프्रेस러를 부가하여 사용한다. 스너버 회로는 dv/dt, (dv/dt)c를 억제하거나 임펄스 노이즈 등을 흡수함으로써 트라이액이 오동작하는 것을 방지하는 것과 L성분 등의 영향이나 외부 서지 등에서 트라이액에 인가되는 서지 전압을 흡수하여 트라이액이 파괴하는 것을 방지하는 효과가 있다.

스너버 회로의 정수를 결정하기 위해서 먼저 요구되는 노이즈 레벨을 제거할 수 있는 콘덴서를 선정하고, 콘덴서로부터 방전전류 등을 확인하고 트라이액 또는 드라이버의 커플러 등에 손상을 주지 않는 저항값을 선정한다. 콘덴서 용량은

$$C_s = \frac{0.63 E_A}{(dv/dt)(R_L + R_s)}$$

E<sub>A</sub>: 인가 피크 전압

R<sub>L</sub>: 부하 저항

R<sub>s</sub>: 스너버 저항

일반적으로는 C<sub>s</sub>=0.022 uF~0.1 uF 정도, R<sub>s</sub>=47Ω~120Ω 정도의 범위에서 선택하면 큰 무리가 없다.

스너버 회로도 서지 전압의 흡수에 유효하지만, 정격 이상의 전압이 인가되는 경우는 배리스터나 제너 다이오드 등 전압 클램프 소자로 보호할 필요가 있다. 일반적으로 제너 다이오드 쪽이 응답속도가 빠르지만, 비교적 저가의 배리스터가 많이 사용되고 있다.

게이트 신호의 배선이 길어지면 노이즈가 발생하기 쉬워진다. 이러한 경우에는 게이트-T1 간에 콘덴서 C<sub>GK</sub>를 삽입하면 효과적이다. C<sub>GK</sub>는 dv/dt 등의 노이즈에도 효과가 있다. R<sub>GK</sub>도 필수는 아니지만 노이즈로부터의 보호에는 효과가 있다. 단, R<sub>GK</sub>에 게이트 전류의 일부가 바이패스하므로 I<sub>GK</sub>가 커진다. 게이트 감도와 노이즈 내량에서 어느 쪽을 우선적으로 사용할 것인지의 여부를 결정할 필요가 있다. 일반적으로는 C<sub>GK</sub>의 정수는 0.01 uF~0.1 uF 정도의 값을 선택해 두면 되고, R<sub>GK</sub>의 정수는 1A급의 경우 500Ω~1kΩ 정도, 3A급일 경우 100Ω~200Ω 정도, 6A~25A급에서 50Ω~150Ω 정도의 값을 선정해 두면 큰 무리가 없다. R<sub>GK</sub>에 바이패스하는 전류는 V<sub>GK</sub>/R<sub>GK</sub>로 되므로 게이트 전류가 부족하지 않도록 주의가 필요하다.

트라이액은 위상제어함으로써 유연하게 연속적인 파워 컨트롤이 가능하다. 그러나, 이 제어는 동시에 노이즈 발생의 원인도 된다. 이것은 트라이액이 turn on할 때에 상승이 빠른 전류가 흐르기 때문이다. 위상제어시의 노이즈가 문제로 되는 경우는 트라이액의 터미널 T1, T2에 병렬로 C를 연결하거나 이와 함께 T1 또는 T2에 직렬로 L을 삽입하는 C 또는 LC 필터를 부가한다.

그러나 위상을 제어하지 않는 경우에도 노이즈가 발생하며 이것을 저감하기 위해서는 타라이액이 ON하기 직전에 나타나는 단자간 잔류전압을 작게 해야 한다. 트라이액이 ON하기 위해서는 수 V의 단자간 전압(T1-T2간)이 필요하다. 즉, 게이트 신호가 들어가 있더라도 단자간 전압(전



원전압)이 단자간 전압 이상으로 될 때까지는 ON하지 않는다.

단자간 잔류전압이 커질수록 ON했을 때 전류의 상승이 커지기 때문에 발생 노이즈도 커진다. 발생 노이즈를 저감하기 위해서는 단자간 잔류전압을 작게할 필요가 있다. 단자간 잔류전압은 게이트 전류가 작으면 커지기 때문에 게이트 전류를 충분히 흘리면 발생 노이즈도 작아진다.

### 5. Power MOS-FET

Power MOS-FET는 1970년대 초에 개발되어 이상에 가까운 스위칭 소자로 평가 받았다. 원리적으로는 다수 캐리어만으로 동작하기 때문에, 바이폴러 트랜지스터와 같이 캐리어의 축적효과, 2차 항복현상 등의 소수 캐리어의 영향을 받지 않는다. 또한 기본적으로는 접합형 FET 이상의 고입력 임피던스를 가지고 있으며, 소전력으로 구동이 가능하다.

바이폴러 트랜지스터와 비교한 Power MOS-FET의 특징을 정리하면,

#### 1) 기기의 고효율화

캐리어의 축적효과에 의한 축적시간이 없고, 스위칭 속도는 1자리 이상 빠르다.

#### 2) 회로 구성의 간략화

전압 제어 소자이기 때문에 구동전력이 작고, 구동회로가 간단하다.

#### 3) 회로 설계의 마진 향상

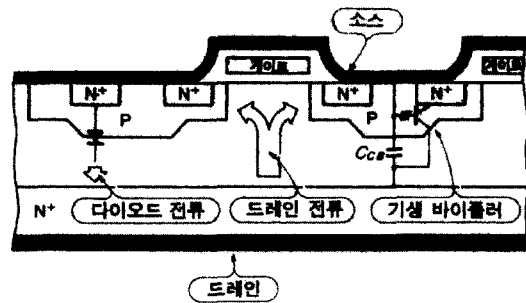
열적으로 자기 안정성을 가지고 있으며, 2차 항복현상이 일어나기 어렵고 파괴에 강하다.

#### 4) 부품 개수의 저감

등가적으로 드레인-소스간에 다이오드가 내장되어 있다.

의 4가지 항목이 바이폴러 트랜지스터에 비하여 Power MOS-FET가 가지는 특징으로 이러한 것들로 전자장치의 고성능화를 실현할 수 있다.

〈그림 10〉은 Power MOS-FET의 구조를 보인 것으로 이중확산 구조의 Power MOS는 고저항의 드레인 기판에 동일 확산층을 이용하여, 채널로 되는 베이스 영역과 고도핑의 소스 영



〈그림 10〉 Power MOS-FET의 구조

역을 확산에 의해 형성하여, p 확산의 깊이 차를 채널로 하고 있다.

게이트와 소스간에 전압을 인가함으로써 드레인 전류가 흐른다. 즉, 파워 MOS는 바이폴러 트랜지스터와 같이 전류로 제어하는 것이 아니라, 게이트 소스간에 인가하는 전압에 의해 제어하는 전압 제어형 소자이다. Power MOS는 다수 캐리어 소자이기 때문에 캐리어의 축적시간, 즉 축적효과가 없으며, 고속의 스위칭 동작을 가능하게 하고 있다. 응용에서는 특별한 고주파 동작의 경우가 아닌한, 바이폴러 트랜지스터에서 사용되는 복잡한 캐리어 인출회로는 필요하지 않다.

Power MOS-FET는 게이트가 실리콘 산화막으로 완전히 절연되어 있기 때문에, 각 전극간에는 게이트-드레인간의  $C_{gd}$ , 게이트-소스간의  $C_{gs}$ , 드레인-소스간의  $C_{ds}$ 의 용량이 존재하며, 입력용량인  $C_{iss}=C_{gd}+C_{gs}$ , 출력용량은  $C_{oss}=C_{ds}+C_{gd}$ , 귀환용량  $C_{rss}=C_{gd}$ 와 같이 표시할 수 있다.

게이트 전극의 구조에 의해 게이트 드레인간 용량과 게이트 소스간 용량이 결정되며, 또한 이중확산 구조에 근거한 PN 접합부의 용량에 의해, 드레인 소스간 용량이 결정된다.

일반적으로 데이터 시트상에 기재되어 있는 용량은 바이어스를 고정했을 때의 값으로 드라이브 회로의 설계에서 이 값을 그대로 사용하면 계산상의 차이가 생기며 이것은 용량이 드레인 소스간 전압이 함수로 되어있고 Power MOS-FET에 귀환용량이라 부르는 밀러 용량이 존재하고 있기 때문이다.

바이폴러 트랜지스터에서는 고전압 영역에서,

전류 집중으로 설명되는 2차 항복현상에 의해 접합 파괴가 발생한다. 하지만, Power MOS에서는 2차 항복현상이 없기 때문에 전압 및 전류의 최대정격에 대하여 한계까지 사용할 수 있다는 특징을 가지고 있다.

Power MOS-FET의 응용분야에는 오래전부터 스위칭 전원에 사용되고 있으며 스위칭 주파수를 높임으로써 소형/경량화를 추구하여 왔으며, 전원의 2차측 회로에 응용되어 DC-DC 컨버터와 동기정류 회로 및 PWM제어, 인버터 회로 등에 응용되고 있다.

Power MOS-FET는 바이폴러 소자에 비해 우수한 특징을 많이 가지고 있으며, 시장은 확대 일로를 걷고 있으며, 범용화가 진행, 바이폴러 트랜지스터를 대체해 나가고 있다.

이러한 Power MOS-FET에서 축적한 기술을 토대로 하여 MOS계 소자와 동일 칩상에 신호처리, 구동회로, 보호회로(온도, 전류, 전압), 진단 기능 등의 주변회로를 집적한 인텔리전트 파워 디바이스(IPD)의 개발로 이어지고 있다.

전력전자 소자의 기본 구조는 MOS계로 좁혀지고 있다고 생각되며 장래의 전력전자 소자는 Power MOS-FET를 기초로 특성 개선이 진행되어 갈 것으로 예상된다.

IPD를 비롯한 복합 또는 인텔리전트 디바이스의 개발이 진행되는 가운데, 기본 디바이스인 Power MOS-FET의 특성이 제품의 가치 그 자체를 지배하기 때문에, 특성 개선에 많은 노력이 가해지고 있다.

Power MOS-FET의 개발은 그 주요 특성인 ON 저항의 저감을 명제로, 최소의 칩면적에 어떻게 달성할 것인가 하는 가로방향의 집적/미세화 기술의 향상에 역점을 두고, 고속화, 저손실화라고 하는 성능의 향상/개선을 이루고 있다.

또한 전자회로에 사용되는 제어용 IC들의 미세 공정화로 인하여 동작 전압의 저감으로 인하여 5V에서 3.3V로 신호 전압이 바뀌고 있다. 따라서 전력전자 소자의 구동 전압도 역시 이에 맞추어 저전압 구동이 가능하도록 발전해야 하며, 5V계 신호처리용 IC를 직접 구동하는 회로에는 4

V 구동의 Power MOS-FET가 표준으로 사용되나 IC 전원 전압의 3.3V화 및 전지 구동기기의 증가와 더불어 전지 구동에 대한 대응이 요구되어 게이트 임계값 전압  $V_{TH}$ 를 0.6~1.5V 정도로 억제한 2.5V 구동품의 개발로 그 초점이 옮겨가고 있다.  $V_{TH}$ 의 분산의 범위도 좁아지는 경향을 보이고 있으며 2.5V 구동의 Power MOS-FET가 P채널 FET를 포함하여 상품화되고 있으며 1.5V 구동 Power MOS-FET의 개발로 이어지고 있다.

이와 함께 인덕턴스 부하로 Power MOS-FET를 사용할 때,  $dV/dt$ 에 의해 FET에 구조적으로 내장되어 있는 바이폴러 트랜지스터에 전류가 순간적으로 흘러, 그 결과 베이스 이미터 접합이 순바이어스되어 파괴를 초래하는 상황이 발생하므로 셀 구조, 게이트 배선의 균형을 피하고 기생 바이폴러 트랜지스터의 동작을 저지하는 신구조가 채용, 개발이 진행되고 있다.

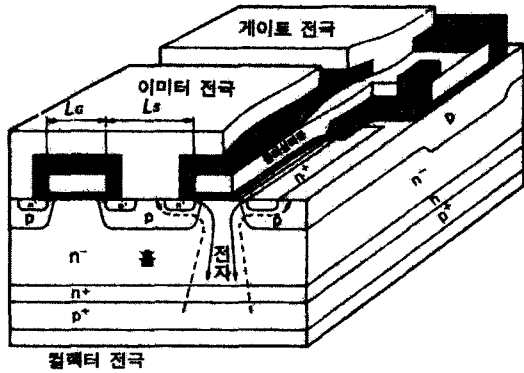
## 6. IGBT(Insulated Gate Bipolar Transistor)

IGBT는 MOS 구조를 가진 바이폴러 소자로, Power MOS-FET의 고속성과 바이폴러의 저저항성을 겸비한 전력전자 소자이다. IGBT의 응용 분야는 일반적으로 고내압, 대전류 주파수적으로는 1kHz 이상의 영역으로 앞의 <그림 1>에서 IGBT의 위치를 보면 바이폴러 계열의 고용량과 MOS 계열의 고속성을 어느 정도 만족시키고 있다. 응용으로는 산업용, 민수용 소용량 모터, 인버터, 카메라의 스트로브 플래시, IH(Induction Heating) 밥솥 등에 응용되어 왔고 용량, 개선에 따라 최근 들어 전기 철도용 차량에 까지 그 영역을 넓혀가고 있다.

<그림 11>은 IGBT의 구조를 보이고 있다.

IGBT의 기본 구조는 N채널 MOS-FET의 드레인 n층에 p<sup>+</sup>층을 추가한 p<sup>+</sup>n<sup>-</sup>pn<sup>+</sup>의 4층 구조이다. MOS-FET와의 특성상의 차이는 바이폴러 디바이스, 소스 드레인간에 형성되는 기생 다이오드가 없다는 것이다.

N채널형 동작은 게이트 이미터간에 임계값 전압  $V_{TH}$  이상의 플러스 전압을 인가함으로써, 게이



〈그림 11〉 IGBT의 구조

트 전극 바로 밑의 p층에 반전층(채널)이 형성되고, 이미터 전극 밑의 n+층에서 n-층으로 전자의 주입이 시작된다. 이 전자는 p+n-p 트랜지스터의 소수 캐리어로 되어, 컬렉터 기판 p+층에서 정공이 유입되어 바이폴러 동작이 일어나므로 컬렉터 이미터간 포화전압을 낮게 할 수가 있다.

이미터 전극 사이트에 n+pn- 기생 트랜지스터를 구성하고 있지만, n+pn- 기생 트랜지스터가 동작하면, p+n-pn+의 사이리스터로 되어, 출력측의 전류 공급이 정지할 때까지 전류가 계속 흘러 입력신호로 제어 불가능한 상태가 된다. 일반적으로 이 상태를 래치 업이라 부르고 있다.

IGBT에서는 n+pn- 기생 트랜지스터의 동작을 억제하기 위해, p+n-p 트랜지스터의 전류 증폭을 가급적 아주 작게 함으로써 래치 업 대책을 강구하고 있다. p+n-p의 전류 증폭률  $\alpha$ 는 0.5 이하가 되도록 설계되어 있다. IGBT의 래치 업 전류  $I_L$ 은 정격 전류에 대하여 3배 이상의 역량을 가지고 있다.

IGBT의 개발에서 중요한 부분은 손실의 저감, 효율 향상과 파괴 내량의 향상이다. 스위칭 다이오드의 손실은 다이오드가 ON 상태의 정상 손실과 ON에서 OFF 상태로 이행하는 스위칭 손실로 분류된다. IGBT의 특성에서 정상손실, 스위칭 특성이다. 파괴내량은 래치 업 내량, 단락 내량, di/dt, dv/dt 내량이 있다. 스위칭 특성 개선을 위한 개발 기술은 대부분 n+ 버퍼의 농도, 층 두께, n- 에피택셜층의 농도, 두께, 셀 패턴,

미세 패턴, 라이프 타임, 컨트롤, 입력용량의 저감 구조로 n+ 버퍼의 농도, 층 두께와 n- 에피택셜층의 농도, 두께는 농도 및 층 두께를 최적화하고, 축적 캐리어로 되는 홀을 감소시켜 IGBT 특유의 컬렉터 전류테일 부분을 감소시킨다. 셀 패턴, 미세 패턴에 대한 것은 입력 저항  $r_g$ 를 셀 패턴의 최적화로 저감시켜, MOS-FET부 게이트 전하의 충방전 시간을 고속화 한다. 라이프 타임, 컨트롤은 전력전자 소자를 고속화하는데 있어서 일반적으로 사용되는 기술로 캐리어의 소멸시간을 짧게 한다. 라이프 타임 킬러로 중금속 확산, 전자선 조사 등이 일반적으로 사용되고 있으며, 입력 용량의 저감 구조를 위해서는 MOS-FET부의 게이트 용량을 저감시켜 충방전 시간을 고속화 한다.

IGBT의 개발 기술은 세대가 진행됨에 따라 제조 기술이 향상되고, 보다 미세화할 수 있게 되었다. IGBT는 1세대에서 4세대로 진화함에 따라  $V_{CE(sat)}$ 에서 50%의 저감,  $t_r$ 에서 50%~60%의 개선을 실현하고 있으며, 3세대에서 4세대로 이행하는 과정에서 게이트 구조를 칩 표면에서 칩 내부로 홈과 같이 형성함으로써 더욱 미세화가 가능하게 되었다. 게이트를 칩 내부에서 홈 모양으로 파져있어, trench 구조라고 부르는 것이다. Trench 게이트화에 의해, 셀의 유닛 크기는 1/5이 되었으며, MOS-FET의 채널저항을 저감하고, 칩면적 당의 전류밀도를 높여, 정격 전류에 대하여 최소의 칩 크기로 제품화가 가능하게 된 것이다.

차세대의 동향으로 하나는 실리콘으로 대체하는 소재의 채용에 의한 특성 개선이 있다. 또한 라이프 타임, 컨트롤 방법에 따라 국소적으로 틈을 만들어  $V_{CE(sat)}$ 의 의존 특성을 줄여,  $V_{CE(sat)}$ 를 높이는 일없이 스위칭 특성을 고속화하는 방법도 고려되고 있다. 이 외에, 한층 더 미세화에 의해 MOS부 채널저항을 저감하는 방법도 검토되고 있으며 이러한 방법들에 의해 스위칭 특성은 MOS-FET와 동등하게 되고,  $V_{CE(sat)}$ 는 사이리스터와 동등한 특성을 갖는 이상적인 전력전자 소자로 실현될 것이 예상된다.

### III. 결 론

스위칭 소자의 동작 속도의 고속화는 제품의 전원부분이 차지하는 크기를 줄일 수 있으며 근래의 휴대용 기기의 급속한 보급과 더불어 소형/경량화 및 저소비전력화에 대한 요구를 충족시킬 수 있어 현재의 수 MHz의 동작 주파수에서 그 이상의 동작 속도를 요구하고있다.

또한 대용량 부하의 제어에서 특히 전기철도 차량 등에 응용하기 위해서 보다 효율적인 제어를 위해 고속으로 동작하는 스위칭 소자가 요구되며 동시에 대용량 부하로 이에 적절한 출력 용량을 요구하고 있다. 지금까지는 GTO Thyristor 또는 일부에서 IGBT를 사용하고 있으나 각각 동작 속도에 따른 효율문제 및 출력 용량이 제한되어 그 사용에 제약을 받고 있다.

이와 같이 전력전자 소자는 고용량, 고효율화라는 명제를 달성하기 위하여 꾸준히 발전해왔으며 아직까지도 추구하고 있는 목표이다. 전력전자 소자의 1세대에 해당하는 바이폴러계열의 트랜지스터 및 Thyristor 등은 고용량이라는 목표는 달성하였으나 상대적으로 저속으로 스위칭이 가능하였으며 따라서 높은 효율을 달성할 수 없었다. 반면 MOS 계열의 Power MOS-FET는 고속 동작에 따른 고효율화에는 근접하였으나 수용할 수 있는 용량은 바이폴러계열에 비하여 매우 낮은 수준이었다. 이들을 적절히 절충한 IGBT의 등장으로 고용량, 고효율화라는 목적에 보다 가깝게 다가갔으나 아직 많은 개선의 여지가 남아 있다.

〈그림 1〉의 전력전자 소자의 용량과 동작 주파수의 범위에서 볼 수 있듯이 용량과 동작 주파수 양측에서 고용량, 고속동작을 만족하는 소자의 개발이 요원한 상태이다. 따라서 최근에는 IGBT를 기반으로 그 영역을 확대해 나가고 있으며, 소

자의 신구조 및 신 소재를 사용하여 이러한 특성을 개선해 나가고 있다.

뿐만 아니라 전력전자 소자의 개발과 함께 고려해야할 중요한 문제는 스위칭 동작에 따라 발생하는 열에 대한 처리 문제이다. 스위칭 동작에서 발생하는 열은 전력상의 낭비되는 에너지로 되며, 동시에 전력전자 소자의 수명에도 악영향을 미치게 된다. 따라서 스위칭시에 발생하는 열의 저감 역시 중요한 요소이며, 또한 발생한 열을 빠른 속도로 방출시키는 방열 설계 역시 전력전자소자와 함께 고려되어야 할 사항이다.

본 고에서는 바이폴러 계열의 트랜지스터를 기본으로 기초적인 스위칭 동작과 발생하는 열에 대한 열적 모델 및 이에 대한 처리 방법 등을 살펴보고 Thyristor 및 GTO Thyristor, TRIAC 등의 바이폴러 계열 소자에 대해 기본 구조와 그 특성을 고찰해 보았고, Power MOS-FET의 구조와 특성 및 MOS 구조를 가진 바이폴러계 소자인 IGBT에 대해 고찰해 보았다. 전력전자 소자에서 추구하는 고용량, 고효율화를 달성하기 위해서는 IGBT에 기반하여 trench 등의 구조적인 개선과 실리콘 이외의 소재를 개발하는 방향이 바람직할 것이라 예상된다.

### 참 고 문 헌

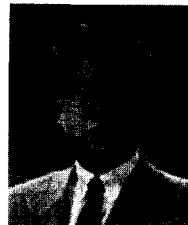
- (1) 전력전자 제어회로/김상진, 김제홍, 차인수 공저. 북스힐, 2001.
- (2) 전력전자공학, 노의철, 정규범, 최남섭 공저, 文運堂, 2000.
- (3) 전력전자공학, 千熙英 編著, 淸文閣, 1997.
- (4) Power Electronics: Principle and Applications. , Vithayathil, Joseph
- (5) Power Electronics, Rashid, Muhammad Harunur

## 저 자 소 개



徐宗完

1995~1999 성균관대학교 전기공학과, 1999~2001: 성균관대학교 대학원 전기전자및컴퓨터공학과(석사), 2001~현재: 성균관대학교 대학원 정보통신공학부(박사과정), 2001~현재: 경기대학교 시간강사, 2001~현재: 대림대학 시간강사, 2002~현재: 인덕대학 시간강사, 2000~2001: 전자부품연구원 위촉연구원, 무선 멀티미디어 단말, 전력선 통신 및 Home Network, 산업용 Embedded System



金鐘夫

1985 성균관대학교 졸업, 1988 성균관대학교 대학원(석사), 1993 성균관대학교 대학원(공학박사), 1988~1991: (주)LG정보통신연구소, 1996~1997: Ohio 주립대 교환교수, 1991~현재: 인덕대학 부교수