

MMIC Packaging

김 용 훈

광주과학기술원 기전공학과 센서시스템연구실

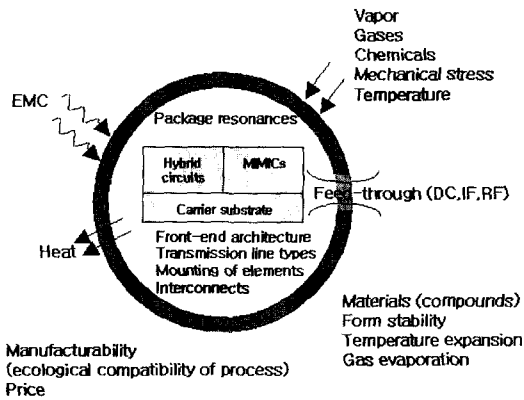
I. MMIC packaging의 문제점

주파수의 이용이 1 GHz 대역의 무선 이동통신에서 점차 더 높은 마이크로파, 밀리미터파 대역으로 이동하면서 통신 장비 및 단말기에 사용되는 부품의 소자도 hybrid 형태에서 monolithic 집적소자로 급격히 바뀌어지고 있다. 마이크로파 및 밀리미터파 대역에서 사용되고 있는 MMIC (Monolithic Microwave Integrated Circuit) 소자는 가장 널리 사용되고 있는 증폭기 소자를 비롯하여 혼합기, 스위치, 주파수 체배기 등이 있으며 특정한 주파수에 이용되는 전압제어 발진기도 있다. 이러한 MMIC 소자는 회로의 크기가 아주 작고, 대량 생산을 할 수 있으며 가격이 저렴하다는 장점 때문에 무선국의 송수신 장비에서부터 단말기까지, 무선이용 장치에 널리 사용되고 있다. 그러나 이용 주파수가 마이크로파 대역에서 밀리미터파 대역으로 올라 가면서 MMIC 소자의 사용에도 많은 문제점을 보여주고 있다.

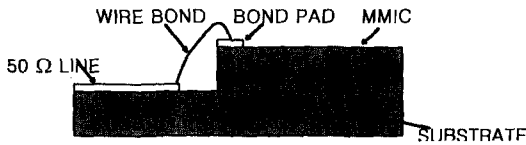
마이크로파, 밀리미터파 대역에서 사용하는 MMIC는 Si, GaAs, InP 등 반도체를 이용하여 회로를 집적화 시킨 소자로써 일반 적으로 다량 생산에 필요한 SMD (Surface Mount Device) 형태로 package하여 사용하고 있다. 1-10 GHz 정도까지는 packaging 하여도 소자의 성능에는 크게 영향이 없으나, 주파수가 20 GHz 이상이 되면 MMIC chip 상태에서의 특성과 package 한 후의 성능에 많은 차이를 보여주고 있다. 이러한 현상은 chip을 packaging하는 과정에서 발

생하는 package resonance, feed through, heat transfer, imperfect interconnection 등의 현상 때문이다.

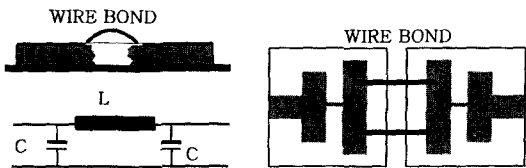
MMIC chip package는 1) chip을 직접 기판에 연결 하거나 또는 흔히 캐리어 (carrier)라 하는 package 기판에 연결하는 기술과, 2) chip을 직접 SMD package 형태로 만드는 package 기술이 있다. 일반적으로 MMIC chip을 planar transmission line인 microstrip line, CPW 등에 wire bonding을 하여 소자를 캐리어에 연결하여 실장하는데, flip-chip mounting 기술을 이용하여 bonding 없이도 직접 회로에 실장할 수도 있다. Wire bonding을 이용하여 실장하는 것은 비교적 주파수가 낮은 마이크로파 대역에서는 bonding되는 wire의 길이가 사용 주파수에 비하여 현저히 짧기 때문에 영향이 적으나, 파장의 길이가 아주 짧아 wire의 길이를 무시할 수 없는 밀리미터파 대역에서는 wire에서 발생하는 radiation, inductance 등의 기생 성분이 회로 성능에 큰 영향을 미치게 되며 이러한 현상은 신호의 전달 삽입손실과 회로 내부에서 전자파간의 결합 현상이 발생하여 각 단자간의 격리도를 현저히 감소시키며 궁극적으로는 회로의 발진 원인이 되기도 한다. 이러한 전기적 특성 이외에도 chip mounting에 사용되는 접착 재료와 열 전달 성능, chip과 chip 사이에서 발생할 수 있는 EMC 문제, 사용되는 온도에서의 정상적 작동 여부 등 많은 사항을 고려하여 package 하여야 하므로, MMIC chip을 단순히 평면 기판에 실장하는데 발생하는 문제만 고려하는 것이 아니라, chip을 이용하여 구성하는 RF단 전



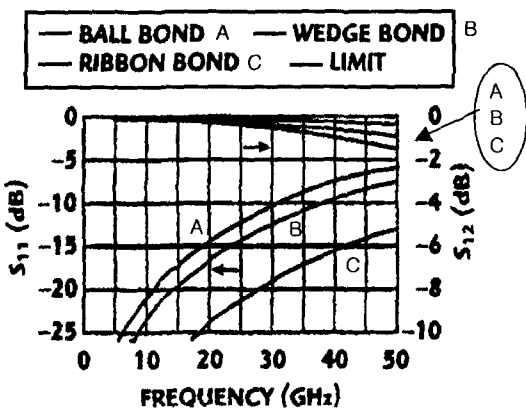
〈그림 1〉 Interconnection and packaging problems.^[1]



〈그림 2〉 MMIC chip의 wire bonding 구조



〈그림 3〉 Wire bond 및 등가회로



〈그림 4〉 Wire 형태에 따른 MMIC chip 소자 연결의 성능 A: 1mil ball bond, B: 1mil wedge bond, C: 2mil ribbon bond.^[2]

체의 구조를 고려하여 package 기술을 개발하여야 한다. Packaging 하는데 주요하게 고려해야 하는 점은 1) 신뢰성 있으면서도, 2) chip의 기본 성능을 유지하면서, 3) 쉽고 빠르게 저가격으로 제작할 수 있어야 한다. 〈그림 1〉에 packaging 하는데 발생할 수 있는 EMC, 열전달, package resonance, inter connection, 접착제, feed-through 문제점들에 대하여 도시하였다.^[1]

Wire bonding 없이 chip 소자를 실장하는 것이 최선의 방법이나, 대부분 MMIC chip을 packaging하기 위하여서는 〈그림 2〉처럼 chip을 평면 기판 위에 있는 전송선로 (일반적으로 50 ohm microstrip 전송선)에 wire를 이용하여 연결하는 방법을 일반적으로 많이 사용하고 있다. 그러나 wire를 이용하여 소자를 연결 시 〈그림 3〉에 제시한 wire bond 등가회로에서 보는 것처럼 직렬 인덕터, 병렬 캐패시터의 기생 성분이 존재하게 되어 회로에 불연속 영향을 주게 되어 성능을 저하시키게 된다. 등가회로 소자의 값들은 wire의 길이, 종류, 형태에 따라 다르게 되며, 주파수가 밀리미터파로 올라갈수록 그 영향은 더욱 크게 된다. Wire bonding에 대하여서는 밀리미터파까지 모델링을 통하여 예상되는 회로의 영향을 정확히 예측할 수가 있으며 〈그림 4〉에 wire형태에 따른 chip 소자 연결 시뮬레이션 결과를 제시하였다^{[2][3]}. 1mil 직경의 wire를 이용하였을 경우 반사손실 S₁₁<15dB를 기준하여 ball bond는 18 GHz까지만 사용할 수 있는 것에 반하여 wedge bond는 23 GHz까지 사용할 수 있다. 그러나 2mil의 ribbon bond를 하였을 경우 사용 주파수는 40 GHz까지 확장되어, ball bond에 비하여 2배 이상의 높은 주파수까지 사용할 수 있게 된다. 이러한 시험 결과를 통하여 wire 형태, bonding 구조 등이 MMIC Chip의 package에 크게 영향을 미치는 것을 알 수 있다. 다음 절에서는 위에서 언급한 interconnection 문제점을 해결하기 위한 여러 가지 방법과 packaging 기술에 대하여 좀더 고찰하여 보기로 한다.

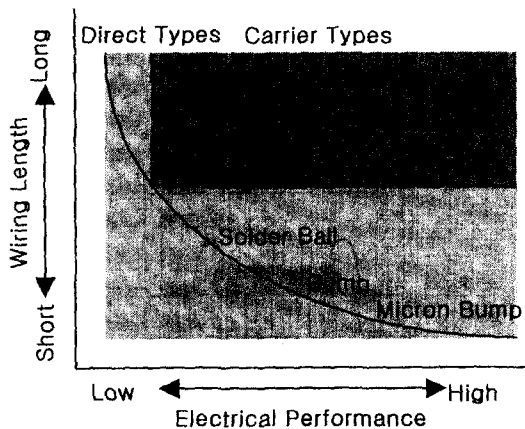
II. MMIC packaging 기술

MMIC 소자를 SMD 형태로 하기 위하여서는 chip을 캐리어 또는 캐리어 없이 직접 평면 회로에 연결하는 interconnection 기술과, 단일 chip을 직접 package에 실장하는 방법을 생각할 수 있다. 또한 package할 때 고려할 사항은 chip 상태의 회로 성능과 package된 후의 성능을 고려해야 하는 것은 물론이거니와, chip이 동작할 때 발생하는 열 방출에 따른 성능, 온도 변화에 따른 성능, 그리고 shielding에 따른 성능 모두를 함께 고려하여야 최적의 성능을 갖는 package를 구현 할 수 있다.

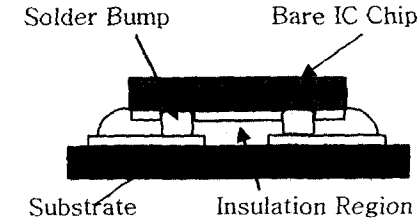
1. MMIC 소자의 Interconnection^[4]

1) Direct interconnection

앞 절에서 잠깐 언급한 것처럼 wire로 연결되는 chip과 회로 연결 단자 사이에 전송 선로의 변화로 인하여 신호 전달 모드가 변하므로 써 불연속 현상이 일어나, 이로 인한 기생성분 때문에 회로의 성능이 저하된다. 즉 wire의 연결 길이가 짧을수록 소자의 성능 감쇄가 줄어들며 이러한 관계를 <그림 5>에 도시하였다. 가장 일반적으로



<그림 5> Wire 길이에 따른 MMIC 소자의 전기적 성능^[4]



<그림 6> Solder bump bonding의 구성도

사용하는 wire bonding은 길이가 최소한 100 μm 이상은 되어야 하며 이에 비하여 수십 μm 길이를 갖는 bump는 더 좋은 성능을 보여주고 있다. Bump 또는 접속 길이가 더 짧은 micro bump 방식은 흔히 flip chip이라고 불리는 것으로서 MMIC의 연결 패드에 wire로 연결하는 방식이 아니라, chip의 패드에 금으로 된 bump를 형성하여 직접 기판에 Thermocompression 또는 Thermosonic bonding machine를 이용하여 face-down bonding(FDB) 방식으로 접속하는 방법이다. 이 방법은 <그림 5>에서 보는 것처럼 접속 길이도 짧을 뿐더러 성능도 제일 우수한 것으로 나타나고 있으며, 75 GHz에서 0.2 dB의 삽입손실, 15dB 반사손실을 갖는 실험 결과가 보고되고 있다.^[5] <그림 6>에 bump bonding에 대한 방법을 도시하였다.

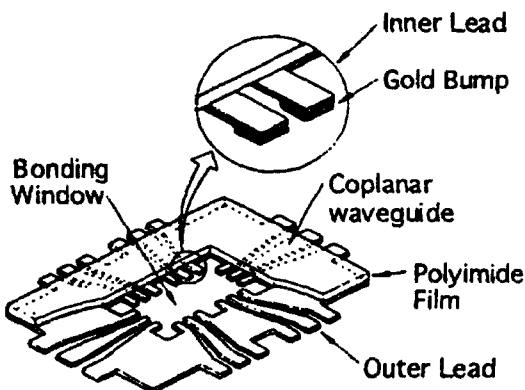
Solder bump bonding 방식은 신뢰성이 높고, MMIC chip을 microstrip, 또는 CPW 형태에 관계없이 사용할 수 있으며, 특히 chip 자체를 기판에 연결하므로 열 전달 문제가 wire bonding에 비하여 적어 밀리미터파용 MMIC chip의 connection에 아주 적합한 방식이다.

2) 캐리어 형태의 interconnection

캐리어 형태의 interconnection은 MMIC chip을 임피던스 정합된 캐리어에 실장한 후 이 캐리어를 다시 package하는 방법이다. 가장 대표적인 방법은 MMIC chip을 wafer 상에서 측정하는 probe와 유사한 임피던스 변환기를 같은 구조 그대로 캐리어 형태로 이용하는 것으로, <그림 7>에 캐리어 형태의 실장 방법을 도시하였다. Probe는 일반적으로 CPW와 같은 구조를 갖으

며 GSG(Ground-Signal-Ground) 단자로 되어 있다. 단지 MMIC chip에서 CPW 선폭의 넓이와 평면회로(알루미늄 또는 teflon 기판에서의 microstrip, CPW 선로)에서의 선폭 넓이가 달라 이를 보상할 수 있는 변환기 역할을 캐리어가 하게 되는 것이다. Wire를 이용한 직접 bonding 방법과 달리 캐리어상에 구현된 probe 형태의 단자를 직접 MMIC chip에 연결 하므로 wire bonding시 발생하는 불연속 성분을 크게 줄일 수 있다. 이러한 방법은 probe의 성능에 좌우되며 실질적으로 100 GHz 이상까지 사용할 수 있는 장점이 있다. 다만 캐리어에 probe를 구현하여야 하므로 제작비가 다른 방법에 비하여 비싼 것이 걸림으로 되고 있다.

또 다른 방법은 probe 형태를 이용하지 않고 wire bonding 방법을 이용하지만 wire bond로 인한 기생성분과 package 내부에 불연속 성분을 이용하여 (실제적으로는 L-C회로 성분) interconnection 회로를 구현하는 방법이다. 이 회로는 일반적으로 wire에 대한 정확한 불연속 모델을 통하여 지역 통과 여파기를 구현하는 것으로서 <그림 3>에 도시하였으며 참고문헌 [2]도 이러한 방법을 이용하여 50 GHz까지 사용할 수 있는 상용 SMD 형태의 package를 소개하고 있다. 이 이외에도 다양한 형태의 캐리어 접속 방법이 있으나 지면 관계로 자세한 설명은 다른 기회로 미루기로 한다.



<그림 7> CPW 구조의 캐리어 interconnection^[4]

2. Packaging 기술

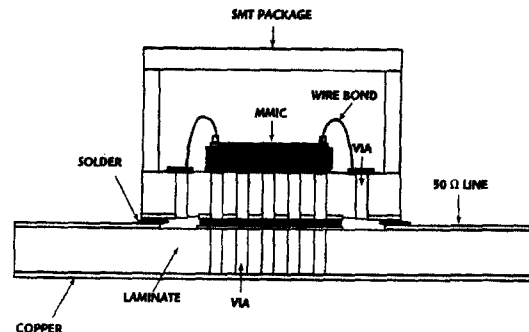
Packaging 방법에는 크게 chip을 직접 package 또는 housing에 연결하는 방법, chip을 캐리어에 실장한 후 이 캐리어를 package에 다시 실장하는 방법, 그리고 저 가격을 위한 chip size package 방법 등이 대표적으로 이용이 되고 있다.

1) 캐리어 package

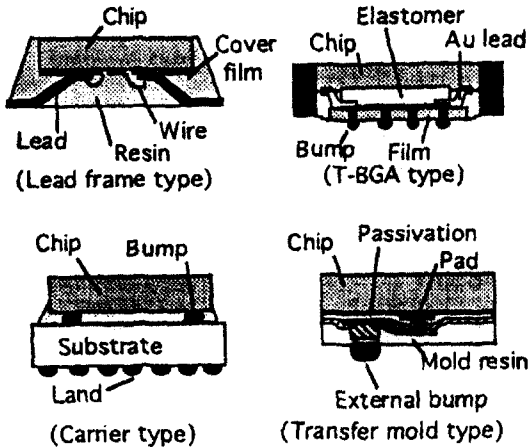
마이크로파 대역에서 밀리미터파 대역까지 일반적으로 가장 많이 사용하고 있는 package 기술로써 <그림 8>에서와 같이 MMIC chip을 SMD package용 캐리어에 wire bonding을 한 후 이 캐리어를 평면 회로의 기판에 실장하는 것이다. 이 방법은 wire bonding, via hole을 통한 불연속 성분에 크게 영향을 받게 된다. 그러나 앞 절에서 언급한 임피던스 보상회로를 첨부함으로써 성능을 크게 증가시킬 수 있으며, 현재 40~50 GHz까지 사용할 수 있는 package가 시장에 소개되고 있다.

2) MMIC Chip의 직접 package

MMIC chip을 package 바닥면에 직접 에폭시나, 프리폼 솔더를 이용하여 die 접속한 후 wire bond를 이용하여 소자의 단자를 회로 기판에 연결하는 방법이다. 이 방법은 캐리어를 이용하지 않기 때문에 캐리어에 의하여 발생할 수 있는 접지 문제가 발생하지 않고 또한 열 전달 효과가 좋아 전력 증폭기나, 주파수가 아주 높은 밀



<그림 8> 캐리어를 이용한 MMIC chip package^[2]



〈그림 9〉 Chip Size Package 형태 : lead frame type, T-BGA type, Carrier type, Transfer mold type^[1]

리미터파 대역에서는 상대적으로 캐리어 형태의 package 방식보다 성능이 우수하다. 그러나 wire bonding이 잘못되는 경우 package 전체를 버릴 수 있어 assembling 시 아주 주의를 요하는 단점이 있다.

3) Chip Size Package : CSP

wire의 짧은 선 길이를 유지하면서 bare chip 자체를 회로에 직접 실장하는 방법으로 flip chip도 이 분류에 속하게 된다. CSP 형태는 일반적인 package에 비하여 크기가 1/10 정도로서 가격이 저렴하다는 큰 장점을 가지고 있다. 〈그림 9〉에 도시한 것처럼 chip에 직접 lead frame를 붙혀 만든 lead frame 형태, chip을 bump에 Au lead를 통하여 연결한 후 이를 다시 bump에 연결한 TAB/BGA(T-BGA) 형태, chip에 bump를 만들어 기판에 연결하는 캐리어 형태의 flip chip, chip의 pad에 mold resin을 한 후 이것을 external bump와 연결하여 구현한 Transfer mold 형태 등이 있다.

3. Package의 성능

Package할 때 가장 중요한 점은 package 된 후 MMIC chip 상태의 성능과 비교하여 열

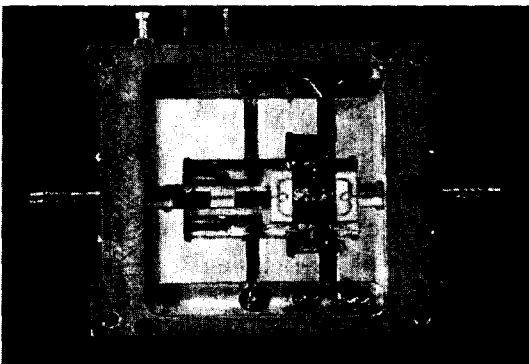
마나 근접하느냐가 큰 관심이 된다. 앞 절에서는 주로 wire bond시 발생하는 불연속 성분에 의한 회로 성능 저하에 대하여 언급하였으나, 이 절에서는 chip 소자의 접착에 의한 영향과 열 전달 성능 그리고 shield에 대하여 간단히 생각하여 보기로 한다. 전기적 성능은 package의 삽입 손실(S21)과 각 단자에서의 반사 계수(S22, S11)를 측정하여 검증할 수 있지만, Package 방법과 형태에 따라 열 전달 특성은 다르게 된다. 저 잡음 증폭기나, 협대역 이득 증폭기는 열 전달 문제가 크게 문제시 되지 않지만 전력증폭기, 초 광대역 증폭기에서는 소비 전력이 커, chip에서 발생하는 열이 회로의 성능에 크게 영향을 미치게 된다. 증폭기의 경우 MMIC chip마다 약간의 차이는 있지만 chip에서 발생하는 열을 어떻게 접지하느냐에 따라 회로의 이득이 2~4dB까지의 차이가 나타나고 있다. 물론 사용 주파수에 따라 저주파 대역보다 밀리미터파 대역에서, 협대역 증폭기보다 광대역 증폭기 일수록 더 큰 변동 현상을 보이고 있다.

MMIC Chip에서 발생하는 열 저항 문제는 die attach 방법과, chip을 package에 안착 시키는 구조물의 형태에 크게 좌우되며, MMIC Chip은 일반적으로 에폭시와 프리폼 솔더를 이용하여 알루미늄 또는 황동에 접착 시킨다. 그러나 이 금속들은 열 전달 계수가 크지 않아, 열 전달이 문제가 되는 경우에는 다이아몬드나 티타늄 금속으로 된 캐리어를 사용하기도 한다. 이러한 캐리어는 가격이 비싸다는 단점이 있다. 성능, 가격만을 고려한 나머지 flip chip과 같은 CSP는 많은 장점에도 불구하고, bare chip을 사용하므로써 주변에 있는 다른 MMIC 소자와 EMC 문제를 야기할 수 있다. 모듈의 소형화를 위하여서는 MMIC chip을 가능한 단일 면적에 많이 package 하여야 하는데, 이때 shield 영향을 심각히 고려하여야 한다. Shield가 부적절한 경우 밀리미터파 대역에서는 파장이 짧으므로 회로의 assembling에 따라 아주 쉽게 공진 현상이 발생할 수 있으며, 이러한 공진은 그 원인을 찾아 제거하기가 아주 어렵다.

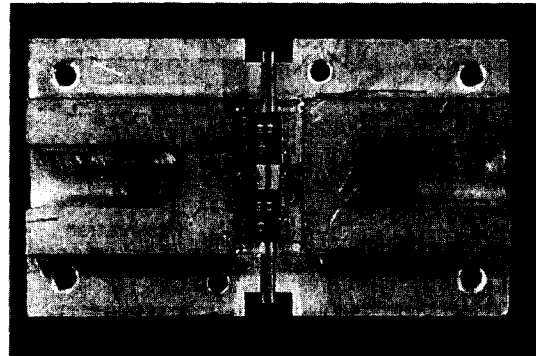
밀리미터파 대역에서는 기술상 아직 어렵지만 마이크로파 대역에서는 ceramic 기판의 multilayer metallization 기술을 이용하거나 MCF (Multilayer Ceramic Frame) 방법으로 shield 효과를 최대로 할 수 있다.

III. MMIC assembling 및 integration 모듈

Package의 마지막 단계로, SMD 또는 bare chip을 assembling 하여 모듈 형태로 구성하여야 하는데, 형태에 따라 package에 coaxial feed through를 만들어 직접 coaxial 단자를 연결할 수 있는 방법과, 도파관을 이용하는 구조가 있다. 전자의 방법이 많이 사용되고 있으나, 삽입손실 등으로 인하여 coaxial 단자를 직접 사용하기 어려운 60 GHz 이상의 주파수에서는 도파관을 이용하여야 하며, 이 대역에서는 package 자체를 도파관과 직접 연결할 수 있도록 하는 것이 시스템의 조립에 유리하다. 최근에는 100 GHz까지 사용할 수 있는 1mm의 coaxial 단자가 소개되고 있으나, 범용으로 사용하기에는 가격 등으로 인하여 아직 이른 감이 있다. <그림 10>에 Coaxial 단자를 이용한 40 GHz MMIC 증폭기와 도파관 단자 형태의 60 GHz MMIC 증폭기 모듈을 보여주고 있다.^[6] MMIC Chip을



<그림 10> Coaxial 단자를 이용한 40 GHz MMIC 증폭기^[6]



<그림 11> 도파관 단자 형태의 60 GHz MMIC 증폭기^[6]

이용한 증폭기 모듈 제작에 있어서는 wire bonding 뿐만 아니라 coaxial 단자 또는 도파관과의 transition 설계가 아주 중요하다. 60 GHz에서 도파관의 transition으로 인하여 발생하는 삽입손실은 도파관-마이크로스트립의 경우 0.5dB 정도이며, 입력-출력단과 전송선로를 포함하는 경우 1~1.5dB의 삽입 손실과 15 이하의 반사손실을 얻을 수 있다.

IV. 결 론

MMIC package에 대하여 현재 이용되고 있는 기술들에 대하여 본 논문에서 검토하여 보았다. 결론적 MMIC chip을 성능 저하 없이 package에 잘 실장하기 위하여서는 chip과 연결 시 발생하는 임피던스 불연속을 어떻게 제어하느냐에 따라 package의 성능을 보장할 수 있게 된다.

밀리미터파 시스템의 조기 상용화는 주파수 이용에 대한 많은 장점에도 불구하고 아직 실용화가 안되는 것은 가격 경쟁력이 확보되어야 하며 이것은 package의 기술 개발에 달려있다고 하여도 과언이 아니라고 여겨진다.

참고 문헌

- (1) W. Menzel, "Interconnects and Packaging of Millimeter-Wave Circuits," Topical Symposium on Millimeter Waves (TSMW), Abstracts pp.24, July 7-8, 1997.
- (2) Hei Broadband, HEI Inc. A DC to 50 GHz and Beyond MMIC Carrier, Microwave Journal Vol. 44, NO. 9, pp. 236-239, 2001.
- (3) 박필재, 밀리미터파 대역 증폭기 최적 설계를 위한 기생성분의 모델링과 모델을 이용한 설계 및 구현에 관한 연구, 광주과학기술원, 2000.
- (4) Fuminori Ishitsuka, "Interconnects and Packaging for Microwave Devices," Microwave Workshop Digest Yokohama, Japan, pp.239-243, 1995.
- (5) Aoki, S., Someta, H., Yokokawa, S., Ono, K., Hirose, T. and Ohashi, Y. "A flip chip bonding technology using gold pillars for millimeter-wave application," IEEE MTT-S Int. Microwave Symp. Dig., pp447-450, 1997.
- (6) Production catalog, millisys, inc., <http://www.millisys.com>

저자 소개



김용훈

1952년 9월 3일생, 1974년 2월 경희대학교 전자공학과(학사), 1976년 2월 연세대학교 전자공학과(석사), 1990년 7월 Stuttgart University(박사), 1976년 8월~1980년 7월: 공군 제2사관학교 전임장사, 1980년 9월~1981년 7월: 연세대학교, 광운대학교 강사, 1982년 4월~1983년 9월: 독일 Berlin공대, 항공우주(연), 연구원, 1983년 10월~1990년 9월: 독일 Stuttgart대, 우주항법(연), 선임연구원, 1990년 10월~1994년 7월 한국 항공우주연구소 전자탐재실, 실장, 1994년 8월~1995년 1월: ARINC Research Co., Research Fellow, 1995년 2월~현재: 광주과학기술원, 부교수 <주관심 분야: 마이크로파, 밀리미터파 소자 및 시스템, 밀리미터파 통신 시스템, ITS용 레이더 시스템, 밀리미터파 영상 레이더, 밀리미터파 라디오미터 시스템, 고해상도 라디오미터 시스템>